ПРИЛОЖЕНИЕ К ЖУРНАЛУ

РАДИО

С. А. БИРЮКОВ

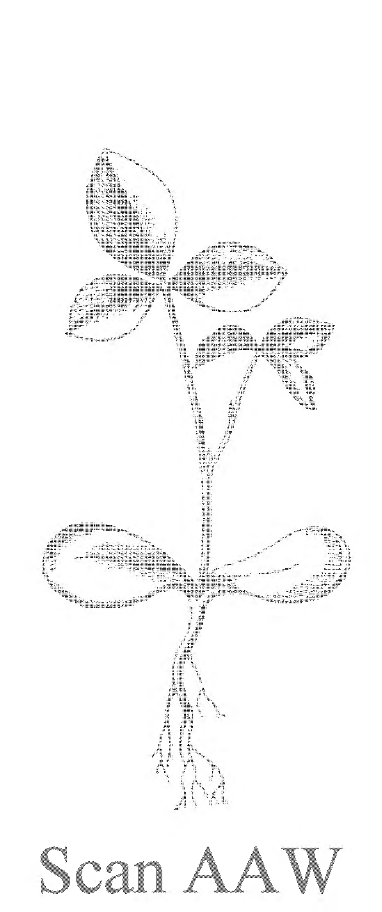
ПРИМЕНЕНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ СЕРИЙ ТТЛ

ПРИЛОЖЕНИЕ К ЖУРНАЛУ «РАДИО»

Выпуск 5

С. А. БИРЮКОВ

ПРИМЕНЕНИЕ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ СЕРИЙ ТТЛ



МОСКВА
ИЗДАТЕЛЬСТВО «ПАТРИОТ», МП «СИМВОЛ-Р»
И РЕДАКЦИЯ ЖУРНАЛА «РАДИО»
1992

ББК 32.84
Б64

Редактор *Л. И. Венгренюк*

Бирюков С. А.

Б64 Применение интегральных микросхем серий ТТЛ. — М:. «Патриот», МП «Символ-Р», «Радио», 1992. — 120 с. (Приложение к журналу «Радио»)

Рассматриваются функционирование и применение большинства выпускаемых в настоящее время микросхем серий ТТЛ К155, К555, КР1533, КР531. Приведены данные по выходным и входным токам, потребляемой мощности, быстродействию. Рассмотрены схемы соединения микросхем для увеличения разрядности, фрагменты схем цифровых устройств с использованием некоторых микросхем.

Книга рассчитана на широкие круги радиолюбителей и специалистов.

Б $\frac{2302030700-056}{072(02)-92}$ КБ-36-137-91 **ББК 32.84 6Ф2**

ISBN 5—7030—0604—X

Бирюков Сергей Алексеевич

Применение интегральных микросхем серий ТТЛ

Редактор А. С. Журавлев
Корректор С. В. Михеева

ИБ № 5286

Сдано в набор 31.1.92 г. Подписано в печать 21.4.92 г.
ЛР № 030172 от 11.10.91 г.
Формат 84×108[1]/32 Бумага тип № 2 Гарнитура литературная
Печать высокая Усл. п. л. 6,30 Усл. кр.-отт. 6,72 Уч.-изд. л. 7,52
Тираж 65 000 экз. Заказ 1320 Изд. № 2-г-595

Малое предприятие «Символ-Р» 103045, Москва, Селиверстов пер., 10

Производственно-издательский комбинат ВИНИТИ
140010, г. Люберцы, Октябрьский пр., 403

ПРЕДИСЛОВИЕ

Широкое внедрение цифровой техники в радиолюбительское творчество связано с появлением интегральных микросхем. Цифровые устройства целиком на дискретных транзисторах и диодах имели очень большие габаритные размеры, ненадежно работали из-за большого числа элементов и, особенно, паяных соединений. Интегральные микросхемы, содержащие десятки, сотни, а иногда и тысячи, десятки тысяч компонентов, позволили по-новому подойти к проектированию и изготовлению цифровых устройств. Надежность отдельной интегральной микросхемы мало зависит от числа элементов и близка к надежности одиночного транзистора, а потребляемая мощность в пересчете на отдельный компонент резко уменьшается с повышением степени интеграции. В результате на интегральных микросхемах стало возможным собирать сложнейшие устройства, изготовить которые в радиолюбительских условиях без их использования было бы совершенно невозможно.

Разработке цифровых устройств радиолюбителям мешает отсутствие систематического и популярного изложения вопросов практического использования интегральных микросхем в радиолюбительской литературе. В имеющихся книгах научного характера часто подходят к вопросам проектирования цифровых устройств с теоретических позиций без учета особенностей интегральных микросхем различных серий, а описание правил использования конкретных микросхем разбросано по специальным изданиям, руководящим техническим материалам и стандартам, недоступным широкому кругу радиолюбителей. Автором сделана попытка восполнить этот пробел.

Книга написана на основании большого опыта автора по изучению и применению микросхем серий ТТЛ К155, К555, КР531, КР1533 и содержит материал, частично нашедший отражение в его статьях, опубликованных в журнале «Радио» в 1982—1991 гг.,* и книгах, изданных в издательстве «Радио и связь». В книге описаны общие принципы функционирования комбинационных, последовательностных микросхем, ждущих мультивибраторов и генераторов, приведены схемы соединения микросхем для увеличения разрядности, фрагменты принципиальных схем цифровых устройств с применением различных описываемых микросхем.

Описание в данной книге принципов использования интегральных микросхем, конечно, не может претендовать на полноту. Рассмотренные серии микросхем быстро развиваются, особенно серия КР1533, в дополнение к ним начат выпуск КМОП серии КР1564, по функционированию и разводке выводов совпадающей с микросхемами ТТЛ. Описанием функционирования микросхем ТТЛ, приведенными здесь, можно пользоваться и при применении микросхем серии КР1564.

Автор надеется, что данная книга поможет многим радиолюбителям и радиоспециалистам творчески подойти к самостоятельной разработке и изготовлению многих полезных цифровых устройств.

* Под псевдонимом С. А. Алексеев.

ОБЩИЕ СВЕДЕНИЯ О МИКРОСХЕМАХ СЕРИЙ ТТЛ

У нас в стране обширна номенклатура выпускаемых интегральных микросхем. Для построения устройств автоматики и вычислительной техники широкое применение находят цифровые микросхемы серии К155, которые изготавливают по стандартной технологии биполярных микросхем транзисторно-транзисторной логики (ТТЛ). Имеется свыше 100 наименований микросхем серии К155. При всех своих преимуществах — высоком быстродействии, обширной номенклатуре, хорошей помехоустойчивости — эти микросхемы обладают большой потребляемой мощностью. Поэтому им на смену выпускают микросхемы серии К555, принципиальное отличие которых — использование транзисторов с коллекторными переходами, зашунтированными диодами Шоттки. В результате транзисторы микросхем серии К555 не входят в насыщение, что существенно уменьшает задержку выключения транзисторов. К тому же они значительно меньших размеров, что уменьшает емкости их p-n-переходов. В результате при сохранении быстродействия микросхем серии К555 на уровне серии К155 удалось уменьшить ее потребляемую мощность примерно в 4—5 раз.

Дальнейшее развитие микросхем серий ТТЛ — разработка микросхем серии КР1533. Основное эксплуатационное отличие их от схем серии К555 — в 1,5...2 раза меньше потребляемая мощность при сохранении и повышении быстродействия.

Средняя задержка распространения элементов микросхем серии К155, К555, КР1533 примерно 15...20 нс. В случаях, когда требуется более высокое быстродействие, используют микросхемы серии КР531. Для сравнения основных параметров в табл. 1 приведены значения средней потребляемой мощности $P_{ср}$ и средней задержки $t_{з.ср}$ распространения микросхем ТТЛ указанных серий, а также

Таблица 1

Параметр	Серия микросхем			
	К155	К555	КР1533	КР531
$P_{ср}$, мВт	10	2	1,2	19
$t_{з.ср}$, нс	20	18	14	5
$I^0_{вх}$, мА	1,6	0,4	0,2	2
$I^1_{вх}$, мА	0,04	0,02	0,01	0,05
$I^0_{вых}$, мА	16	8	8	20
$I^1_{вых}$, мА	0,4	0,4	0,4	1
N	10	20	40	10

стандартные значения входных I_{bx} и выходных $I_{вых}$ токов и нагрузочной способности N указанных серий микросхем*.

Стандартные выходные уровни лог. 1 составляют 2,4...2,7 В, лог. 0—0,36...0,5 В.

Напряжение питания микросхем серий ТТЛ 5 В±5%, для серии КР1533 допуск на напряжение питания ±10%.

Микросхемы выпускают в пластмассовых корпусах с 8, 14, 16, 20, 24, 28 выводами, температурный диапазон их работоспособности: —10...+70° С. Часть микросхем серий К155 и К555 выпускают в керамических корпусах (их обозначение КМ155 и КМ555), температурный диапазон работоспособности таких микросхем: —45... ...+85° С.

На рис. 1 приведены зависимости выходного напряжения от входного для инвертирующих логических элементов упомянутых серий микросхем при температуре +20° С. Поскольку за порог переключения принимается входное напряжение, при котором выходное равно ему, его нетрудно найти по приведенным зависимостям как точку пересечения с прямой $U_{вых}=U_{вх}$. Из рисунка видно, что микросхемы серии КР1533 имеют наибольший порог переключения — 1,52 В и, как следствие, наибольшую помехоустойчивость.

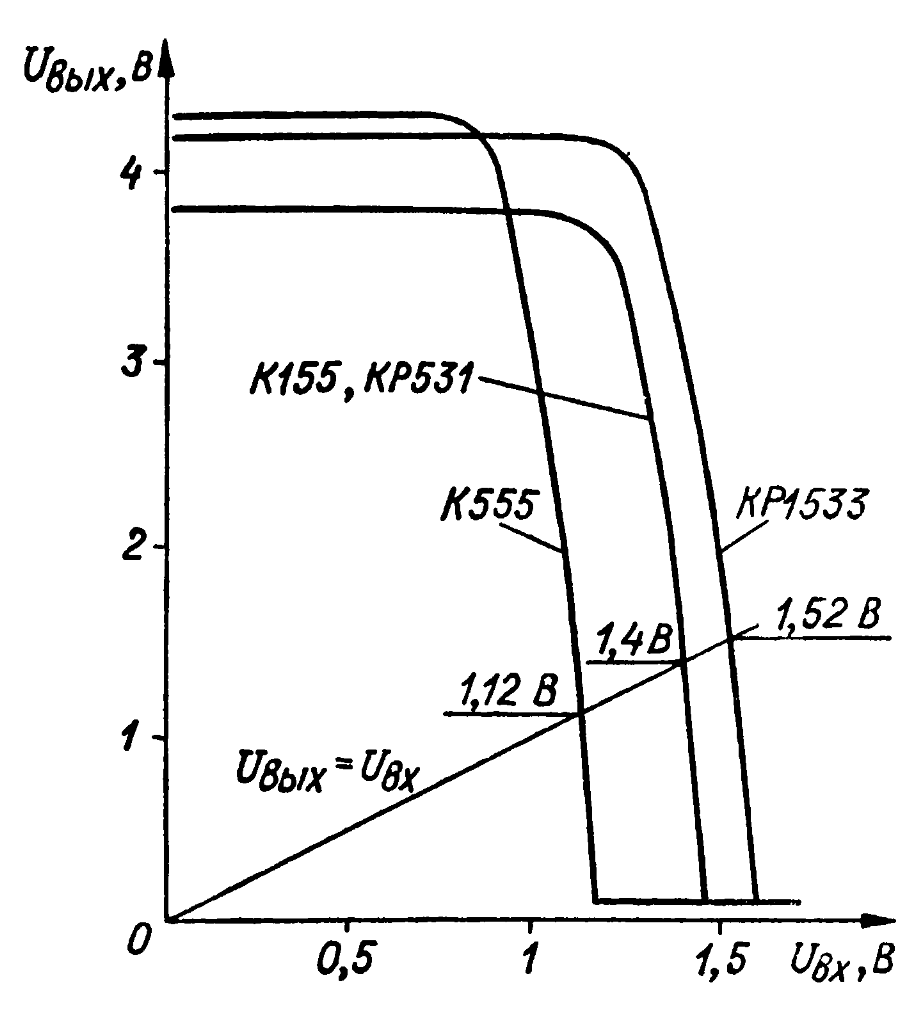


Рис. 1. Зависимость выходного напряжения от входного для инверторов ТТЛ-серий

Рассматриваемые серии имеют в своем составе однотипные микросхемы с совпадающими после номера серии цифробуквенными обозначениями. Логика работы однотипных микросхем, за редким исключением, отмеченным далее, совпадает. Микросхемы серии КР531 ранее не имели в обозначении буквы Р, а имели в конце обозначения букву П, например К531ЛА3П.

* Некоторые микросхемы допускают бóльшие выходные токи и имеют бóльшую нагрузочную способность, чем указано в табл. 1. Часть микросхем (особенно серии КР531) также имеют отличные от стандартных входные токи. Эти отличия специально указаны далее.

В табл. 2 приведены обозначение большинства рассматриваемых микросхем, финкциональное назначение, число выводов корпуса, средняя потребляемая мощность, средняя задержка распространения сигнала и номер рисунка, на котором приведено графическое обозначение микросхемы.

В функциональном назначении буквы означают: ОК — микросхемы имеют выход с открытым коллектором, ОЭ — с открытым эмиттером, Z — выходы могут переводиться в высокоимпедансное состояние.

При разработке принципиальных схем различных устройств всегда возникает вопрос: что делать с неиспользуемыми входами интегральных микросхем. Если по логике работы на вход необходимо подать лог. 0, то его соединяют с общим проводом, если лог. 1 — возможны варианты. Во-первых, неиспользуемые входы микросхем серии К155 можно никуда не подключать, т. е. подпаивать к контактной площадке минимальных размеров, к которой (это важно) не подключены никакие проводники. Но при этом несколько уменьшается быстродействие микросхем. Для микросхем серий К555, КР531, КР1533 оставлять входы неподключенными не допускается. Во-вторых, возможно подключение неиспользуемых входов к используемым входам того же элемента, но это увеличивает нагрузку на микросхему — источник сигнала, что также снижает быстродействие. В-третьих, можно подключать неиспользуемые входы микросхем серий К155 и КР531 к выходу инвертирующего элемента, входы которого при этом надо соединить с общим проводом. Наконец, можно объединять неиспользуемые входы микросхем этих серий и подключать их к источнику питания +5 В через резистор сопротивлением 1 кОм (до 20 входов к одному резистору). Входы микросхем серий К555 и КР1533 можно подключать к источнику питания +5 В непосредственно.

Недопустимо подключать к входу микросхемы проводник, который во время работы может оказаться неподключенным к выходу источника сигнала, например при управлении от кнопки или переключателя, так как это резко снижает помехоустойчивость устройства. Такие проводники следует подключать к источнику +5 В через резистор сопротивлением 1...10 кОм.

На печатных платах с использованием микросхем серий К155, К555, КР1533 необходима установка блокировочных конденсаторов между цепью +5 В и общим проводом. Их число определяется одним-двумя конденсаторами емкостью 0,033...0,15 мкФ на каждые пять микросхем. Конденсаторы следует располагать на плате по возможности равномерно. Их следует также установить рядом со всеми микросхемами с мощным выходом (например, К155ЛА6) или с потребляемой мощностью более 0,5 Вт.

Микросхемы серий КР531 требуют особого внимания при разводке цепей питания и общего провода. При изготовлении промышленных устройств на микросхемах этой серии используют многослойные печатные платы, один из слоев используют в качестве общего провода, другой — в качестве питания. Если используют двухслойные платы, шины питания и общего провода выполняют навесными в виде латунных полос шириной около 5 мм, керамические блокировочные конденсаторы емкостью 0,047...0,15 мкФ подпаивают непосредственно к этим шинам (один конденсатор на одну-две микросхемы). В радиолюбительских условиях можно одну сторону печатной платы использовать под общий провод, другую — под сиг-

Таблица 2

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
К155АГ1	Одновибратор	14	125	70	146
К155АГ3	2 одновибратора	16	330	30	149
К555АГ3	с перезапуском		110	41	
К555АГ4	2 одновибратора	16	55	20	149
КР531АП2	4 двунаправленных буферных элемента (ОК)	16	650	40	10
К555АП3	8 инвертирующих бу-	20	180	20	10
КР1533АП3	ферных элементов (Z)		125	13,5	
КР531АП3			850	20	
К555АП4	8 буферных элемен-	20	180	20	10
КР1533АП4	тов (Z)		150	15,5	
КР531АП4			450	20	
К555АП5	8 буферных элемен-	20	180	20	10
КР1533АП5	тов (Z)		135	15	
К555АП6	8 двунаправленных	20	450	35	10
КР1533АП6	буферных элементов		275	10	
КР531ГГ1	2 генератора	16	750	—	157
К155ИВ1	Шифратор 8 — 3	16	300	25	99
К555ИВ1			102	16	
К555ИВ3	Шифратор 10 — 4	16	45	33	102
К155ИД1	Дешифратор 4 — 10	16	132	—	87
К155ИД3	Дешифратор 4 — 16	24	250	32	79
КР1533ИД3			75	33	
К155ИД4	2 дешифратора 2 — 4	16	210	27	83
К555ИД4			55	25,8	
КР1533ИД4			35	30	
К555ИД5	2 дешифратора 2 — 4 (ОК)	16	55	40	83
К555ИД6	Дешифратор 4 — 10	16	71,5	30	91
К555ИД7	Дешифратор 3 — 8	16	55	33	92
КР1533ИД7			50	19,5	
КР531ИД7			370	11	
КМ155ИД8А	Преобразователи кода	24	325	100	113
КМ155ИД8Б	для неполного	24	325	100	113
КМ155ИД9	матричного индикатора	24	325	100	114
К155ИД10	Дешифратор 4 — 10	16	350	50	94
К555ИД10	(ОК)		72,5	50	
КМ155ИД11	Преобразователь для управления шкалой в «столбик»	16	850	50	117
КМ155ИД12	Дешифратор 3 — 8 (ОЭ)	16	300	50	117
КМ155ИД13	Преобразователь для управления шкалой в «две точки»	16	350	50	117

Обозначение микросхем	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
КР531ИД14	2 дешифратора 2 — 4	16	450	11	97
К555ИД18	Преобразователь кода для семисегментного индикатора	16	65	100	120
К155ИЕ1	Делитель частоты на 10	14	150	30	24
К155ИЕ2	Десятичный счетчик	14	265	100	25
К555ИЕ2			45	50	
К155ИЕ4	Счетчик по модулю 12	14	255	100	25
К155ИЕ5	Двоичный счетчик	14	265	135	25
К555ИЕ5			45	70	
К155ИЕ6	Десятичный реверсивный счетчик	16	510	30	28
К555ИЕ6			170	43,5	
КР1533ИЕ6			110	23	
К155ИЕ7	Двоичный реверсивный счетчик	16	510	30	28
К555ИЕ7			170	43,5	
КР1533ИЕ7			110	23	
К155ИЕ8	Делитель частоты с переменным коэффициентом деления	16	600	25	30
К155ИЕ9	Десятичный синхронный счетчик	16	505	25	33
К555ИЕ9			176	31	
КР1533ИЕ9			105	20,5	
КР531ИЕ9			635	15	
К555ИЕ10	Двоичный синхронный счетчик	16	176	35	40
КР1533ИЕ10			105	20,5	
КР531ИЕ10			635	15	
КР1533ИЕ11	Десятичный счетчик с синхронными предустановкой и сбросом	16	105	19,5	41
КР531ИЕ11			800	20	
К155ИЕ14	Десятичный счетчик с предустановкой	14	295	25	42
К555ИЕ14			148	45	
КР531ИЕ14			600	18	
К555ИЕ15	Двоичный счетчик с предустановкой	14	148	45	42
КР531ИЕ15			600	18	
КР531ИЕ16	Десятичный реверсивный счетчик	16	800	20	43
КР531ИЕ17	Двоичный реверсивный счетчик	16	800	20	43
К555ИЕ18	Двоичный счетчик с синхронными предустановкой и сбросом	16	176	35	46
КР1533ИЕ18			105	19,5	
КР531ИЕ18			800	20	
К555ИЕ19	2 четырехразрядных десятичных счетчика	14	130	30	47
К555ИЕ20	2 четырехразрядных двоичных счетчика	16	130	30	47
К155ИМ1	Одноразрядный сумматор	14	175	55	137

Продолжение табл. 2

Обозначение микросхем	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер. рис.
К155ИМ2	Двухразрядный сумматор	14	290	35	139
К155ИМ3	Четырехразрядный сумматор	16	640	45	139
К555ИМ5	2 одноразрядных сумматора	14	85	24	139
К555ИМ6	Четырехразрядный сумматор	16	200	21	139
К155ИП2	Восьмивходовый сумматор по модулю 2	14	294	40	135
К555ИП5 КР1533ИП5 КР531ИП5	Девятивходовый сумматор по модулю 2	14	148 100 525	50 42 20	135
К555ИП6 КР1533ИП6	4 двунаправленных инвертирующих буферных элемента	14	150 110	35 16	10
К555ИП7 КР1533ИП7	4 двунаправленных буферных элемента	14	200 160	35 16,5	10
К155ИР1	Четырехразрядный сдвигающий регистр	14	410	35	50
К555ИР8	Восьмиразрядный сдвигающий регистр	14	148	32	50
К555ИР9	Восьмиразрядный сдвигающий регистр	16	198	32	50
К555ИР10	Восьмиразрядный сдвигающий регистр	16	190	35	50
К555ИР11А КР531ИР11	Четырехразрядный реверсивный сдвигающий регистр	16	127 670	24 18	50
КР531ИР12	Четырехразрядный сдвигающий регистр	16	545	15	52
К155ИР13	Восьмиразрядный реверсивный сдвигающий регистр	24	580	30	55
К155ИР15 К555ИР15	Четырехразрядный регистр хранения информации (Z)	16	360 100	32 28	57
К555ИР16	Четырехразрядный сдвигающий регистр (Z)	14	115	65	59
К155ИР17	Регистр последовательного приближения	24	660	28	60
КР531ИР18	Шестиразрядный регистр хранения информации	16	720	15	64
КР531ИР19	Четырехразрядный регистр хранения информации	16	430	15	64

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
КР531ИР20	4 мультиплексора 2 — 1 с памятью	16	600	15	65
КР531ИР21	Статический сдвигатель кода	16	425	18	66
К555ИР22	Восьмиразрядный регистр хранения информации (Z)	20	220	36	69
КР1533ИР22			135	15	
КР531ИР22			700	18	
К555ИР23	Восьмиразрядный регистр хранения информации (Z)	20	248	34	69
КР1533ИР23			155	14	
КР531ИР23			700	19	
КР1533ИР24	Восьмиразрядный реверсивный сдвигающий регистр	20	190	16	70
КР531ИР24			1125	20	
К555ИР27	Восьмиразрядный регистр хранения информации	20	154	27	72
КР1533ИР31	24-разрядный сдвигающий регистр	28	200	100	75
КР1533ИР33	Восьмиразрядный регистр хранения информации (Z)	20	135	14	76
КР1533ИР34	2 четырехразрядных регистра хранения информации (Z)	24	135	16	77
К555ИР35	Восьмиразрядный регистр хранения информации	20	135	27	78
КР1533ИР37	Восьмиразрядный регистр хранения информации (Z)	20	135	15	76
КР1533ИР38	2 четырехразрядных регистра хранения информации (Z)	24	155	13,5	77
К155КП1	Мультиплексор 16 — 1	24	360	25	105
К155КП2	2 мультиплексора 4 — 1	16	315	26	105
К555КП2			55	33	
КР1533КП2			70	29	
КР531КП2			350	15	
К155КП5	Мультиплексор 8 — 1	14	230	27	105
К155КП7	Мультиплексор 8 — 1	16	260	33	105
К555КП7			55	37	
КР1533КП7			60	30	
КР531КП7			350	15	
К555КП11	4 мультиплексора 2 — 1 (Z)	16	66	21	105
КР1533КП11			45	26	
КР531КП11			450	16	

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
К555КП12	2 мультиплексора	16	77	31	105
КР1533КП12	4 — 1 (Z)		70	15	
КР531КП12			350	15	
К555КП13	4 мультиплексора 2 — 1	16	115	29	105
КР1533КП13	с памятью		50	30	
К555КП14	4 мультиплексора 2 — 1	16	60	21	105
КР1533КП14	с инверсией (Z)		37	17	
КР531КП14			400	16	
К555КП15	Мультиплексор 8 — 1	16	60	28	105
КР1533КП15	(Z)		70	22	
КР531КП15			425	12	
К555КП16	4 мультиплексора 2 — 1	16	80	22	105
КР1533КП16			100	18	
КР531КП16			420	16	
КР1533КП17	2 мультиплексора 4 — 1 с инверсией (Z)	16	60	38	105
КР1533КП18	4 мультиплексора 2 — 1	16	50	10	105
К531КП18	с инверсией		400	16	
КР1533КП19	2 мультиплексора 4 — 1 с инверсией	16	50	18	105
К155ЛА1	2Х4И—НЕ	14	55	18,5	2
К555ЛА1			8,25	20	
КР1533ЛА1			4,75	18	
КР531ЛА1			65	5	
К155ЛА2	8И—НЕ	14	26	18,5	2
К555ЛА2			4,4	27	
КР1533ЛА2			3,15	18	
КР531ЛА2			37	6	
К155ЛА3	4Х2И—НЕ	14	110	18,5	2
К555ЛА3			16,5	20	
КР1533ЛА3			9,6	12	
КР531ЛА3			135	5	
К155ЛА4	3Х3И—НЕ	14	82,5	18,5	2
К555ЛА4			13,5	20	
КР1533ЛА4			7	10	
КР531ЛА4			100	5	
К155ЛА6	3Х3И—НЕ	14	135	18,5	2
К555ЛА6			33	24	
К155ЛА7	2Х4И—НЕ	14	110	39	2
К555ЛА7			12	30	
КР1533ЛА7			4,75	31	
КР531ЛА7			60	7,5	
К155ЛА8	2Х4И—НЕ (ОК)	14	110	39	2
КР1533ЛА8			9,6	41	
К555ЛА9	4Х2И—НЕ (ОК)	14	16,5	30	2
КР1533ЛА9			9,6	38	
КР531ЛА9			125	7,5	

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
К155ЛА10	3×3И—НЕ (ОК)	14	82	30	2
К555ЛА10			13	30	
К155ЛА11	4×2И—НЕ (ОК)	14	110	20,5	2
К555ЛА11	4×2И—НЕ (ОК)		15	30	
К155ЛА12	4×2И—НЕ	14	270	18,5	2
К555ЛА12			38,5	24	
КР531ЛА12			290	6,5	
К155ЛА13	4×2И—НЕ (ОК)	14	270	20	2
К555ЛА13			38,5	30	
КР531ЛА13			290	10	
КР531ЛА16	2×4И—НЕ	14	155	6,5	2
КР531ЛА17	2×4И—НЕ (Z)	14	185	10	2
К155ЛА18	2×2И—НЕ (ОК)	8	355	25	2
КР531ЛА19	12И—НЕ (Z)	16	74	7	2
К155ЛД1	2 расширителя 4И—ИЛИ	14	20	—	7
К155ЛД3	Расширитель 8И—ИЛИ	14	10	—	7
К155ЛЕ1	4×2ИЛИ—НЕ	14	135	18,5	3
К555ЛЕ1			34	20	
КР1533ЛЕ1			15,5	11	
КР531ЛЕ1			190	5,5	
К155ЛЕ2	2×4ИЛИ—НЕ	16	95	18,5	3
К155ЛЕ3	2×4ИЛИ—НЕ	14	95	18,5	3
К155ЛЕ4	3×3ИЛИ—НЕ	14	130	13	3
К555ЛЕ4			32,5	15	
К155ЛЕ5	4×2ИЛИ—НЕ	14	285	10,5	3
К155ЛЕ6	4×2ИЛИ—НЕ	14	285	10,5	3
КР531ЛЕ7	2×5ИЛИ—НЕ	14	185	6	3
К155ЛИ1	4×2И	14	165	23	4
К555ЛИ1			36	24	
КР1533ЛИ1			16	12	
			220	7,5	
К555ЛИ2	4×2И (ОК)	14	37	35	4
К555ЛИ3	3×3И	14	28	17,5	4
КР531ЛИ3			170	8	
К555ЛИ4	3×3И (ОК)	14	25	35	4
К155ЛИ5	2×2И (ОК)	14	325	100	4
К555ЛИ6	2×4И	14	18,5	24	4
К155ЛЛ1	4×2ИЛИ	14	190	18,5	5
К555ЛЛ1			44	22	
КР531ЛЛ1			250	7	
К155ЛЛ2	2×2ИЛИ	8	340	25	5
К155ЛН1	6 НЕ	14	165	18,5	6
К555ЛН1			25	20	
КР1533ЛН1			12	12	
КР531ЛН1			195	5	

Продолжение табл. 2

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
К155ЛН2	6 НЕ (ОК)	14	165	30	6
К555ЛН2			25	30	
КР1533ЛН2			13	34	
КР531ЛН2			185	7,5	
К155ЛН3	6 НЕ (ОК)	14	155	19	6
К155ЛН5	6 НЕ (ОК)	14	155	19	6
К155ЛН6	6 НЕ (Z)	16	385	16,5	6
КР1533ЛН7	6 НЕ (Z)	16	37,5	6,5	6
КР1533ЛН8	6 НЕ	14	50	14,5	6
КР1533ЛП3	3 мажоритарных клапана	16	35	42	143
К155ЛП5	4 сумматора по модулю 2	14	250	23	135
К555ЛП5			55	23	
КР1533ЛП5			30	13	
КР531ЛП5			190	10	
К155ЛП7	2×2И—НЕ+2 транзистора NPN	14	55	100	2
К155ЛП8	4 повторителя (Z)	14	280	15,5	9
К555ЛП8			110	16,5	
К155ЛП9	6 повторителей (ОК)	14	150	20	9
К155ЛП10	6 повторителей (Z)	16	425	19	9
К155ЛП11	6 повторителей (Z)	16	425	19	9
К555ЛП12	4 сумматора по модулю 2 (ОК)	14	50	30	135
К155ЛР1	2×2И+2И—ИЛИ—НЕ	14	70	18,5	7
К155ЛР3	2И+2И+2И+3И—ИЛИ—НЕ	14	47,5	18,5	7
К155ЛР4	4И+4И—ИЛИ—НЕ	14	70	18,5	7
К555ЛР4	4И+4И—ИЛИ—НЕ	14	7	20	7
КР1533ЛР4			5	27	
КР531ЛР9	2И+2И+3И+4И—ИЛИ—НЕ	14	70	5,5	7
КР531ЛР10	2И+2И+3И+4И—ИЛИ—НЕ (ОК)	14	68	8	7
К555ЛР11	3И+3И—ИЛИ—НЕ+2И+2И—ИЛИ—НЕ	14	12	20	7
КР1533ЛР11			9	20	
КР531ЛР11	2×2И+2И—ИЛИ—НЕ	14	100	5,5	7
К555ЛР13	3И+2И+3И+2И—ИЛИ—НЕ	14	11	20	7
КР1533ЛР13			7	20	
К155ПП5	Преобразователь кода для семисегментного индикатора	14	55	—	110
К155ПР6	Преобразователь двоично-десятичного кода в двоичный	16	520	37,5	128
К155ПР7	Преобразователь двоичного кода в двоично-десятичный	16	520	37,5	128

Окончание табл. 2

Обозначение микросхемы	Функциональное назначение	Число выводов	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
К155РЕ3	ПЗУ 32 слова по 8 разрядов	16	550	50	127
К155РЕ21	Комплект микросхем	16	650	45	122
К155РЕ22	для формирования	16	650	45	122
К155РЕ23	знаков на матричных	16	650	45	122
К155РЕ24	индикаторах и дисплеях	16	650	45	122
К555СП1	Элемент сравнения	16	110	33	140
КР1533СП1	четырехразрядных		55	31	
КР531СП1	чисел		575	12	
К155ТВ1	JK-триггер	14	105	32,5	16
К555ТВ6	2 JK-триггера	14	44	25	16
К555ТВ9	2 JK-триггера	16	22	25	16
КР531ТВ9			250	7	
КР531ТВ10	2 JK-триггера	14	250	7	16
КР531ТВ11	2 JK-триггера	14	250	7	16
К155ТВ15	2 JK-триггера	16	150	21,5	16
КР1533ТВ15			20	15,5	
К155ТЛ1	2 триггера Шмитта 4И—НЕ	14	160	24,5	13
К155ТЛ2	6 триггеров Шмитта НЕ	14	300	25	13
К555ТЛ2			102	22	
К155ТЛ3	4 триггера Шмитта	14	200	25	13
КР531ТЛ3	2И—НЕ		280	12	
К155ТМ2	2 D-триггера	14	157	32,5	16
К555ТМ2			44	32	
КР1533ТМ2			20	15,5	
КР531ТМ2			125	9	
К155ТМ5	Четырехразрядный регистр хранения информации	14	265	22,5	48
К155ТМ7	Четырехразрядный ре-	16	265	27,5	48
К555ТМ7	гистр хранения информации		66	18	
К155ТМ8	Четырехразрядный ре-	16	225	30	49
К555ТМ8	гистр хранения		99	30	
КР1533ТМ8	информации		70	17,0	
КР531ТМ8			480	15	
К555ТМ9	Шестиразрядный ре-	16	121	30	49
КР1533ТМ9	гистр хранения		95	19	
КР531ТМ9	информации		720	15	
К555ТР2	4 RS-триггера	16	38,5	21	16
КР1533ТР2			27,5	22	

нальные цепи и под провод питания, конечно, при этом придется устанавливать относительно много перемычек и к каждой микросхеме блокировочный конденсатор.

Как правило, напряжение питания микросхем подводят к выводу с максимальным номером, общий провод — к выводу, номер которого вдвое меньше. Случаи исключения из этого правила приведены в табл. 3.

Таблица 3

Обозначение микросхемы	Номер вывода	
	+5 В	Общ.
К155ИД1	5	12
К155ИЕ2	5	10
К555ИЕ2	5	10
К155ИЕ4	5	10
К155ИЕ5	5	10
К555ИЕ5	5	10
К155ИМ2	4	11
К155ИМ3	5	12
КР1533ИР31	14	28
К155ТМ5	4	11
К155ТМ7	5	12
К555ТМ7	5	12

Микросхемы серий К555 и КР1533 можно применять вместо однотипных микросхем серии К155 и совместно с ними, при этом следует иметь в виду, что их нагрузочная способность на микросхемы серии К155 составляет 5. Микросхемы серии КР531 следует применять только в случае необходимости высокого быстродействия, так как они создают большой уровень помех, к которым особенно чувствительны микросхемы серии К555, и потребляют большую мощность.

Цифровые микросхемы по своим функциям делятся на два широких класса — комбинационные и последовательные: к первому относятся микросхемы, не имеющие внутренней памяти (состояние выходов этих микросхем однозначно определяется уровнями входных сигналов в данный момент времени); к второму — микросхемы, состояние выходов которых определяется не только уровнями входных сигналов в данный момент времени, но и последовательностью состоянияй в предыдущие моменты времени из-за наличия внутренней памяти.

К комбинационным относятся простые логические микросхемы И-НЕ, И-ИЛИ-НЕ, НЕ, ИЛИ-НЕ, И, ИЛИ, более сложные элементы — дешифраторы, мультиплексоры, сумматоры по модулю 2, полные сумматоры, преобразователи кодов для семисегментных и матричных индикаторов, шифраторы, программируемые постоянные запоминающие устройства, преобразователи двоично-десятичного кода в двоичный и обратно, однонаправленные и двунаправленные буферные элементы, мажоритарные клапаны, триггеры Шмитта, которые, однако, имеют внутреннюю память и могут быть отнесены и к последовательностным микросхемам, а также некоторые другие.

К последовательностным микросхемам относятся триггеры, счетчики, сдвигающие регистры, оперативные запоминающие устройства и некоторые другие микросхемы.

Ждущие мультивибраторы нельзя отнести однозначно ни к одному из упомянутых классов, так как внутренняя память этих микросхем помнит изменение входных сигналов ограниченное время, после чего состояние выходов микросхемы ни от чего не зависит. То же самое относится и к генераторным микросхемам.

МИКРОСХЕМЫ КОМБИНАЦИОННОГО ТИПА МАЛОЙ СТЕПЕНИ ИНТЕГРАЦИИ

Существует много типов микросхем ТТЛ малой степени интеграции, различающихся по функциональному назначению, нагрузочной способности, схеме выходного каскада. Работа логических элементов этих микросхем достаточно проста. Для элементов И выходной уровень лог. 1 формируется при подаче на все входы элемента уровней лог. 1, для элемента ИЛИ для формирования уровня лог. 1 на выходе достаточно подачи хотя бы на один вход уровня лог. 1. Элементы И-НЕ (основной элемент серий ТТЛ и ИЛИ-НЕ дополнительно инвертируют выходной сигнал, элемент И-ИЛИ-НЕ состоит из нескольких элементов И, выходы которых подключены к входам элемента ИЛИ-НЕ.

По нагрузочной способности микросхемы можно разделить на стандартные (N=10 для серий К155 и КР531 и N=20 и 40 для микросхем серий К555 и КР1533 соответственно), микросхемы с повышенной нагрузочной способностью (N=30 и более), микросхемы со специальным выходным каскадом, обеспечивающим значительно более высокую нагрузочную способность в одном из логических состояний. Некоторые типы микросхем выпускают с так называемым «открытым» коллекторным выходом.

Отдельно следует отметить специальный класс микросхем с третьим состоянием выходного каскада, называемым также еще «высокоимпедансным», или «Z-состоянием», при котором микросхема отключается по своему выходу от нагрузки. Это, как правило, буферные элементы с относительно большой нагрузочной способностью.

На рис. 2 приведены графические обозначения микросхем ТТЛ, выполняющих функции И-НЕ — самой многочисленной группы простых логических микросхем.

Микросхемы ЛА1 — ЛА4* имеют стандартную для своей серии нагрузочную способность, микросхемы ЛА6 и ЛА12 всех серий — втрое бóльшую. Микросхемы ЛА7 — ЛА11, ЛА13 выполнены с открытым коллектором, нагрузочная способность для ЛА7 — ЛА11 в состоянии лог. 0 стандартная, для ЛА13 — втрое бóльшая. Максимально допустимое напряжение, которое можно подавать на выход микросхемы ЛА11, находящейся в состоянии лог. 1, — 12 В, для остальных — 5,5 В.

Микросхема КР531ЛА16 (рис. 2) — два мощных магистральных усилителя, выполняющих функцию 4И-НЕ. Нагрузочная способность каждого усилителя 60 мА в состоянии лог. 0 и 40 мА в состоянии

* Здесь и далее в тексте в названии оставлена только та его часть, которая определяет тип триггера, счетчика, логического элемента и т. п., если такие же обозначения используются в микросхемах нескольких серий.

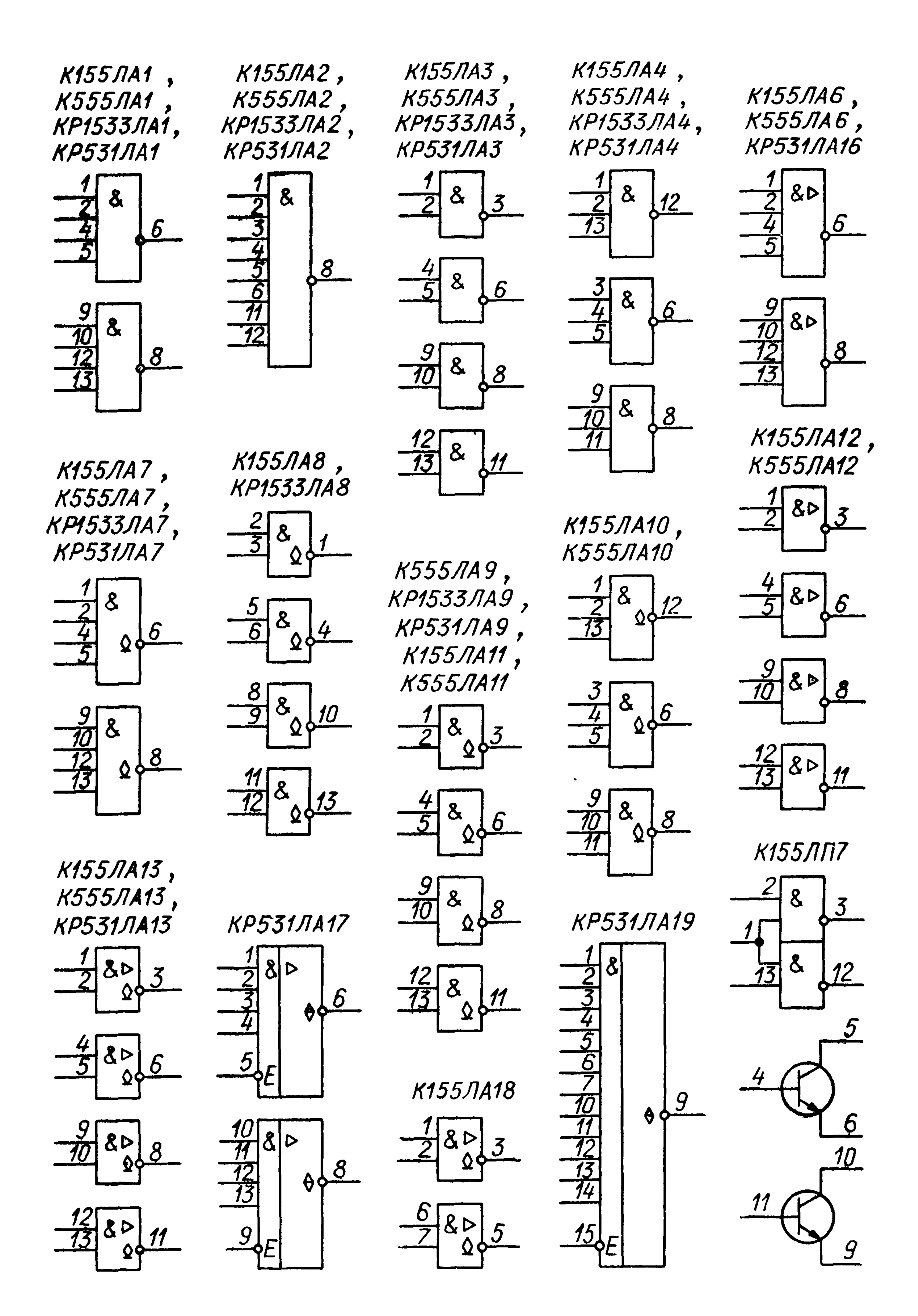


Рис. 2. Микросхемы И-НЕ

лог. 1 при выходном напряжении 2 В, что позволяет работать на линию связи с волновым сопротивлением 50 Ом, нагруженную на конце. Кроме того, гарантируется, что при выходном напряжении 2,7 В в состоянии лог. 1 выходной ток составляет не менее 3 мА.

Микросхема КР531ЛА17 (рис. 2) — два элемента 4И-НЕ с возможностью перевода выхода в высокоимпедансное состояние при подаче на вход E лог. 1. При подаче на вход E лог. 0 выходы активны, допустимые выходные токи составляют 50 мА в состоянии лог. 0 и 32 мА в состоянии лог. 1 при выходном напряжении 2 В, что обеспечивает возможность работы на линию связи с волновым сопротивлением 75 Ом. Дополнительно гарантируется, что при выходном напряжении 2,7 В в состоянии лог. 1 выходной ток составляет не менее 3 мА.

Входные токи микросхем КР531ЛА12, КР531ЛА13, КР531ЛА16, КР531ЛА17 по сигнальным входам в состоянии лог. 0—4 мА, по входам E — 2 мА.

Микросхема К155ЛА18 (рис. 2) выполнена с открытым коллектором, ее выходное напряжение в состоянии лог. 0 не более 0,5 В при выходном втекающем токе 100 мА и не более 0,8В при токе 300 мА. Максимальное напряжение на выходе в состоянии лог. 1 — 30 В, что позволяет коммутировать нагрузку мощностью до 9 Вт — электромагнитные реле, маломощные электродвигатели. Лампы накаливания, однако, можно использовать на номинальный ток не более 60 мА, так как сопротивление нити лампы в холодном состоянии значительно меньше номинального.

Микросхема КР531ЛА19 (рис. 2) — двенадцативходовый элемент И-НЕ с возможностью перевода выхода в высокоимпедансное состояние при подаче лог. 1 на вход E. В состоянии лог. 1 при выходном напряжении 2,4 В микросхема допускает выходной ток до 6,5 мА, в состоянии лог. 0—20 мА.

Микросхема К155ЛП7 — два стандартных логических элемента И-НЕ с двумя объединенными входами и два n-p-n транзистора с предельно допустимым коллекторным напряжением 30 В и максимальным током коллектора 300 мА. Подложка микросхемы подключена к выводу 8, что позволяет, подключив ее к источнику отрицательного напряжения, коммутировать транзистором и отрицательные сигналы, не выходящие по амплитуде за напряжение этого источника.

На рис. 3 приведены графические обозначения микросхем, выполняющих функцию ИЛИ-НЕ. На входах микросхем К155ЛЕ2, К155ЛЕ3 установлены дополнительные элементы И, позволяющие стробировать входные сигналы. Нагрузочная способность микросхем ЛЕ1—ЛЕ4, КР531ЛЕ7 стандартная для соответствующей серии, микросхем К155ЛЕ5 и К155ЛЕ6 в состоянии лог. 0— 48 мА, что соответствует N=30, в состоянии лог. 1 — выше. Микросхема К155ЛЕ5 может обеспечить при выходном напряжении 2,4 В вытекающий ток 2,4 мА, микросхема К155ЛЕ6 — 13,2 мА. Для микросхемы К155ЛЕ6 нормирован также ток при выходном напряжении 2 В — он составляет не менее 42,4 мА, т. е. эта микросхема может обеспечивать работу на нагрузку 50 Ом, например, на коаксиальный кабель с волновым сопротивлением 50 или 75 Ом, согласованный на конце.

На рис. 4 приведены графические обозначения микросхем, выполняющих функцию И. Микросхемы ЛИ1, ЛИ3, ЛИ6 имеют стандартную для своих серий нагрузочную способность, микросхемы

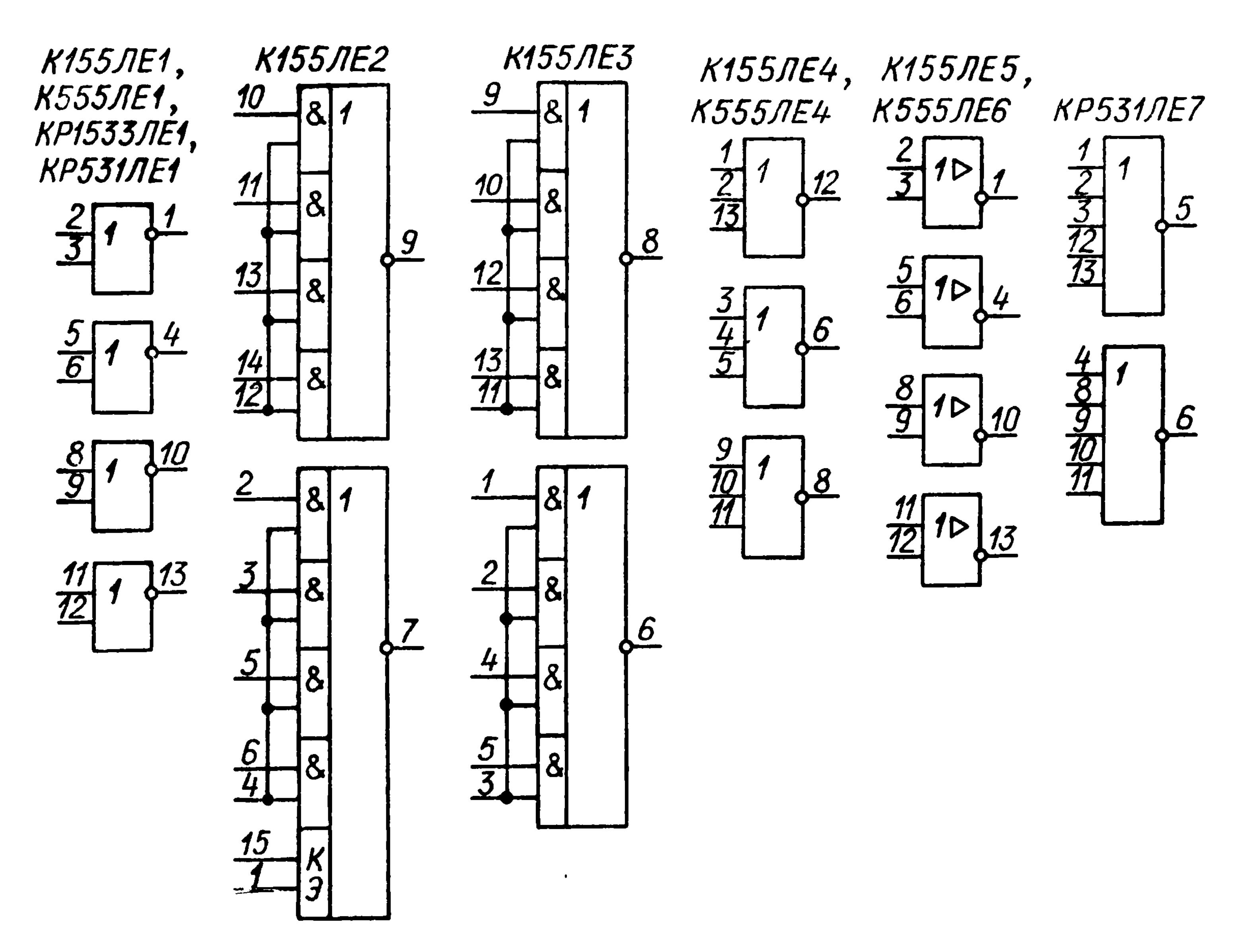


Рис. 3. Микросхемы ИЛИ-НЕ

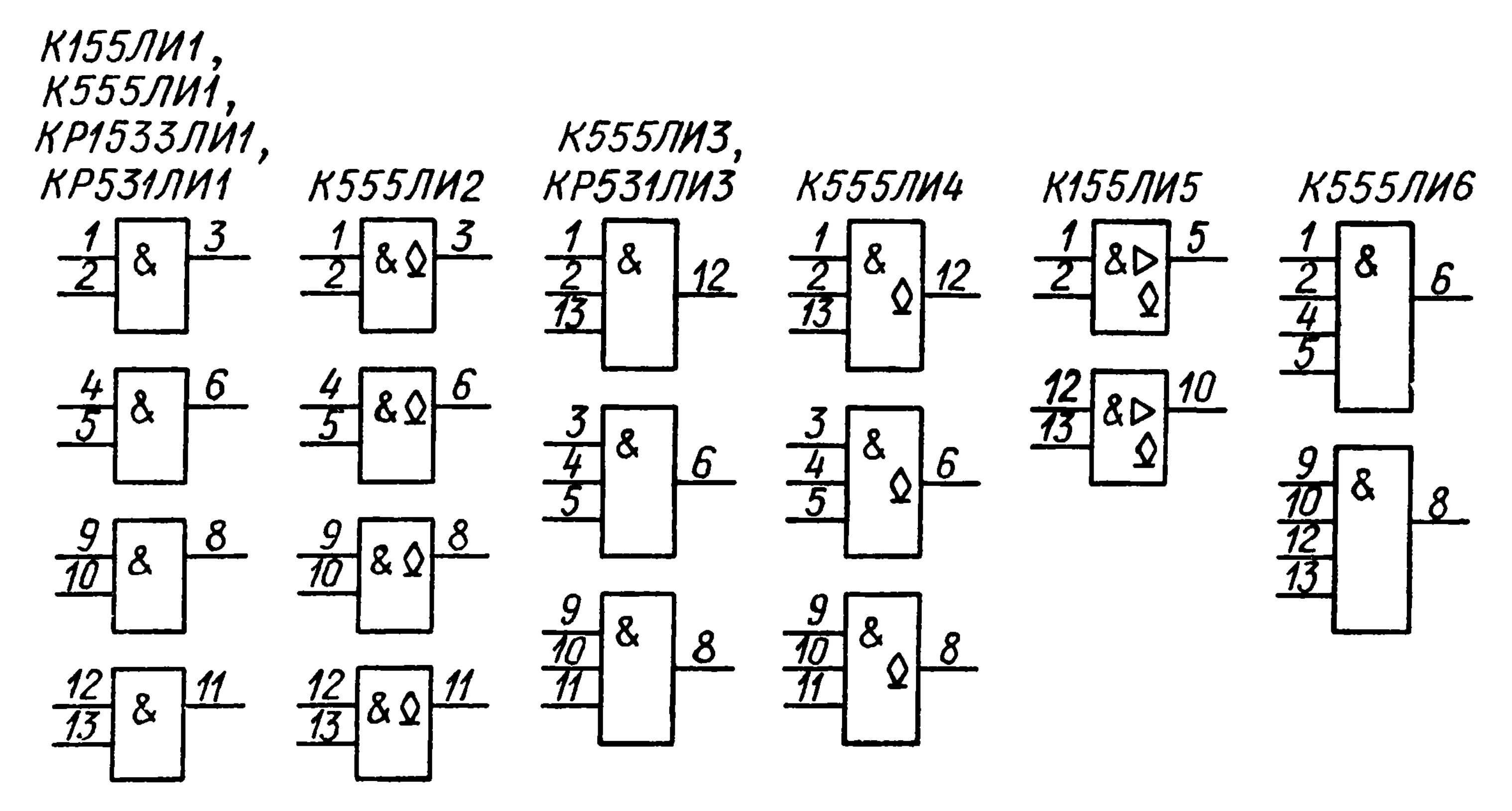


Рис. 4. Микросхемы И

ЛИ2 и ЛИ4 выполнены с открытым коллектором, их нагрузочная способность в состоянии лог. 0 стандартная, в состоянии лог. 1 допускается подача напряжения 5,5 В.

Микросхема К155ЛИ5 выполнена с открытым коллектором, ее нагрузочная способность такая же, как у К155ЛА18.

На рис. 5 приведены графические обозначения микросхем, выполняющих функцию ИЛИ. Микросхема ЛЛ1 имеет стандартную нагрузочную способность, микросхема К155ЛЛ2 выполнена с откры-

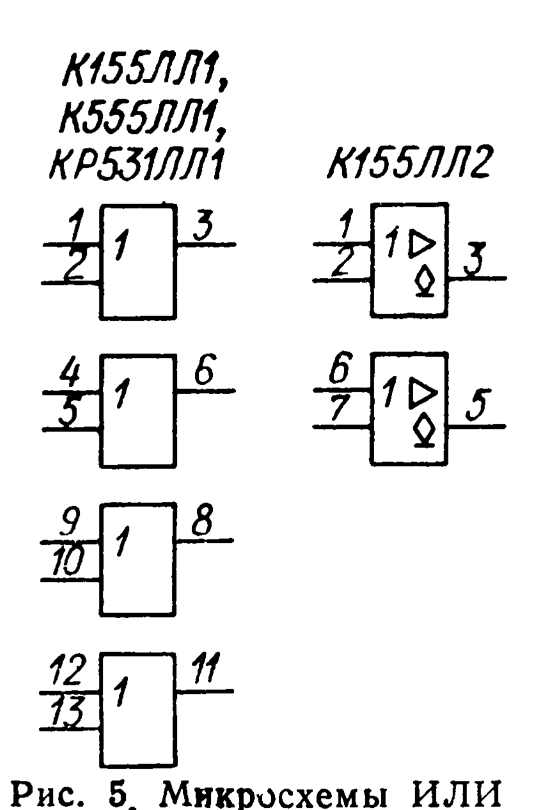


Рис. 5. Микросхемы ИЛИ

тым коллектором и имеет нагрузочную способность такую же, как К155ЛА18.

На рис. 6 приведены графические обозначения микросхем, выполняющих функцию НЕ (инверторы). Микросхемы ЛН1 имеют стандартную нагрузочную способность, а ЛН2, К155ЛН3, К155ЛН5 выполнены с открытым коллектором и имеют стандартную нагрузочную способность в состоянии лог. 0. Для К155ЛН3 и К155ЛН5 дополнительно гарантируется, что при втекающем токе 40 мА выходное напряжение в состоянии лог. 0 не превышает 0,7 В. Допустимое напряжение на выходе микросхемы в состоянии лог. 1 составляет 5,5, 30 и 15 В для ЛН2, К155ЛН3 и К155ЛН5 соответственно.

Микросхема К155ЛН6 (рис. 6) — шесть мощных инверторов с возможностью перевода выходов в высокоимпедансное состояние. Управление состоянием выходов производится по двум равноправным входам управления E (1 и 15), собранным по схеме, выполняющей функцию И. При подаче на оба указанных входа лог. 0

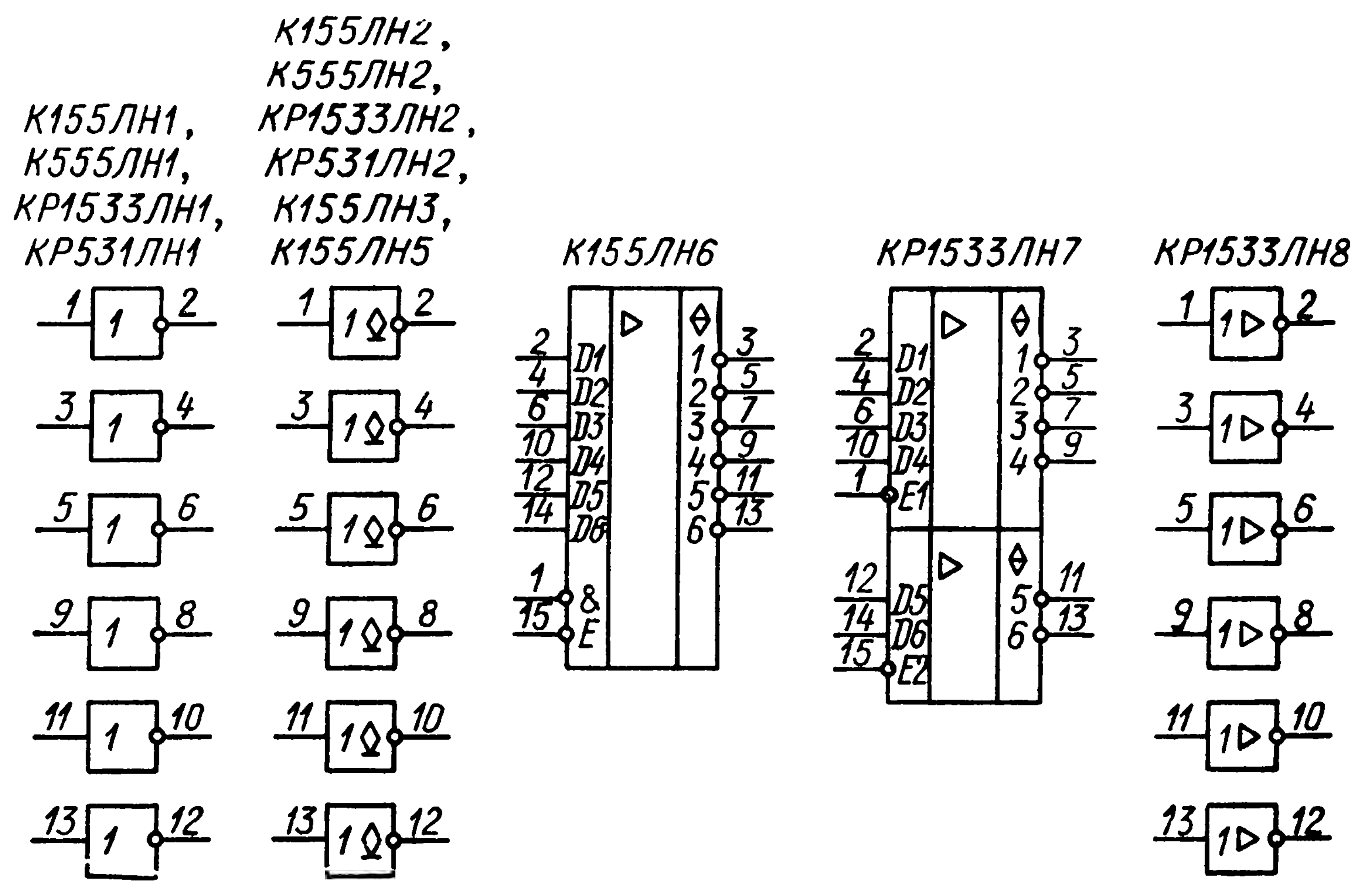


Рис. 6. Микросхемы НЕ

выходы инверторов переходят в активное состояние и инвертируют входные сигналы, при подаче хотя бы на один вход лог. 1 — переходят в высокоимпедансное состояние.

Нагрузочная способность инверторов довольно велика — при лог. 0 на выходе выходной втекающий ток может достигать 32 мА,

при этом выходное напряжение не более 0,4 В, при лог. 1 на выходе выходной вытекающий ток — до 5,2 мА при выходном напряжении 2,4 В.

Микросхема КР1533ЛН7 (рис. 6) — шесть инверторов с повышенной нагрузочной способностью и возможностью перевода выходов в высокоимпедансное состояние. Инверторы сгруппированы в две группы, у каждой из которых свой вход управления. Подача лог. 0

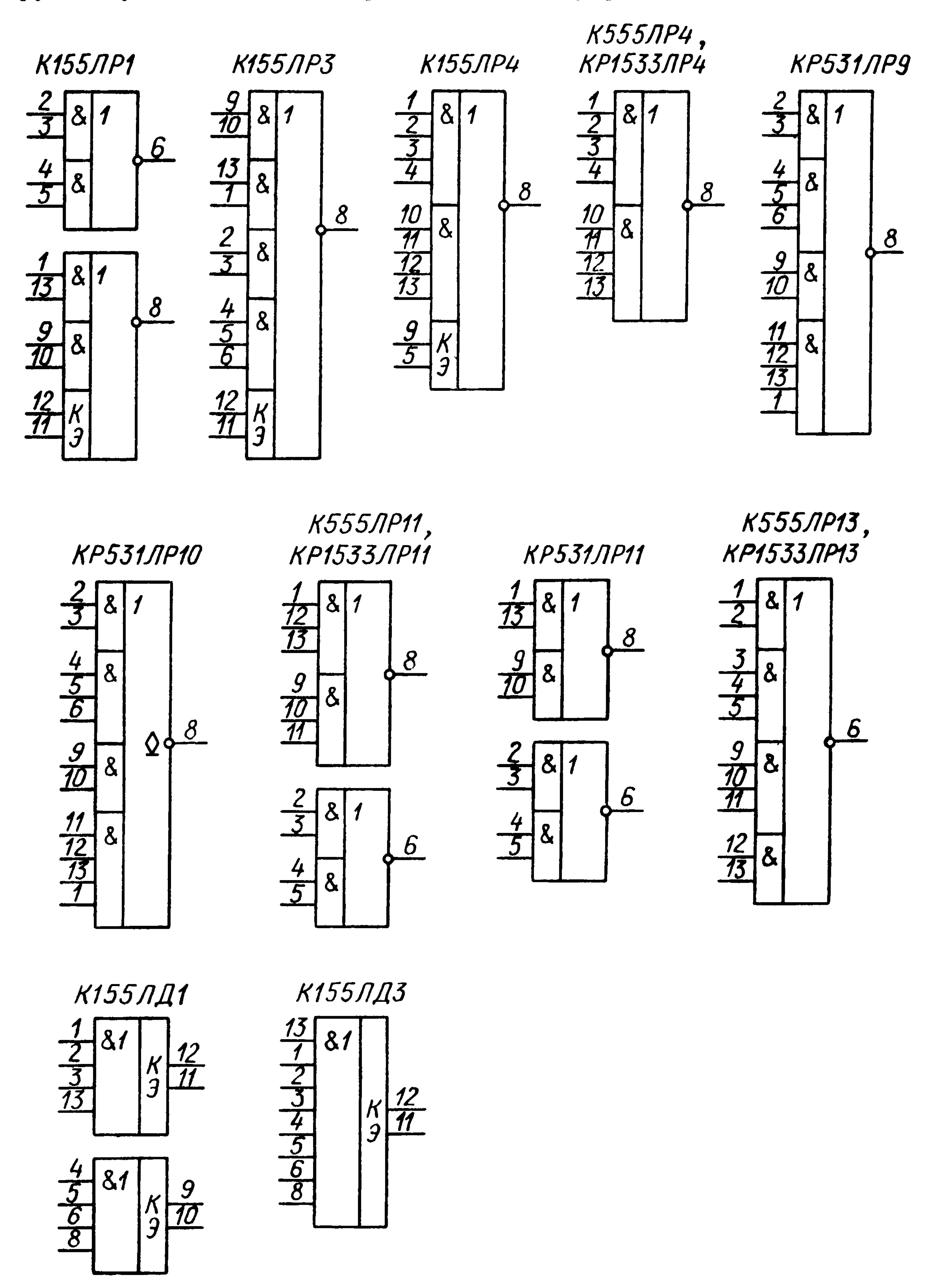


Рис. 7. Микросхемы И-ИЛИ-НЕ и расширителей И-ИЛИ

на вход E1 включает инверторы с выходами 1—4, на вход E2 — выходы 5 и 6. Нагрузочная способность микросхемы 12 мА при 0,4 В в состоянии лог. 0 и 3 мА при 2,4 В в состоянии лог. 1.

Микросхема КР1533ЛН8 (рис. 6) — шесть инверторов с повышенной нагрузочной способностью; максимальный уровень — в состоянии лог. 0 — 0,4 В при втекающем токе 12 мА и 0,5 В при 24 мА, минимальный уровень в состоянии лог. 1 2,4 В при вытекающем токе 3,0 мА и 2,5 В при 0,4 мА.

На рис. 7 приведены графические обозначения микросхем, выполняющих функцию И-ИЛИ-НЕ и расширителей И-ИЛИ. Все микросхемы И-ИЛИ-НЕ имеют стандартные выходы, кроме КР531ЛР10, которая выполнена с открытым коллектором, допустимое напряжение для нее в состоянии лог. 1—5,5 В. Следует отметить различие микросхем К155ЛР4 и К555ЛР4, КР1533ЛР4, а также К555ЛР11, КР1533ЛР11 и КР531ЛР11. Микросхемы К155ЛР1, К155ЛР3, К155ЛР4 имеют входы для подключения расширителей И-ИЛИ К155ЛД1 и К155ЛД2, увеличивающих число групп И в функции ИЛИ этих микросхем. Аналогичные входы для расширения числа входов по ИЛИ имеет микросхема К155ЛЕ2.

Однако более простой способ построения элементов И или ИЛИ с большим числом входов — каскадное соединение микросхем, выполняющих функции И-НЕ и ИЛИ-НЕ. На рис. 8, а приведена схема элемента И на 16 входов, на рис. 8, б — элемента ИЛИ на 32

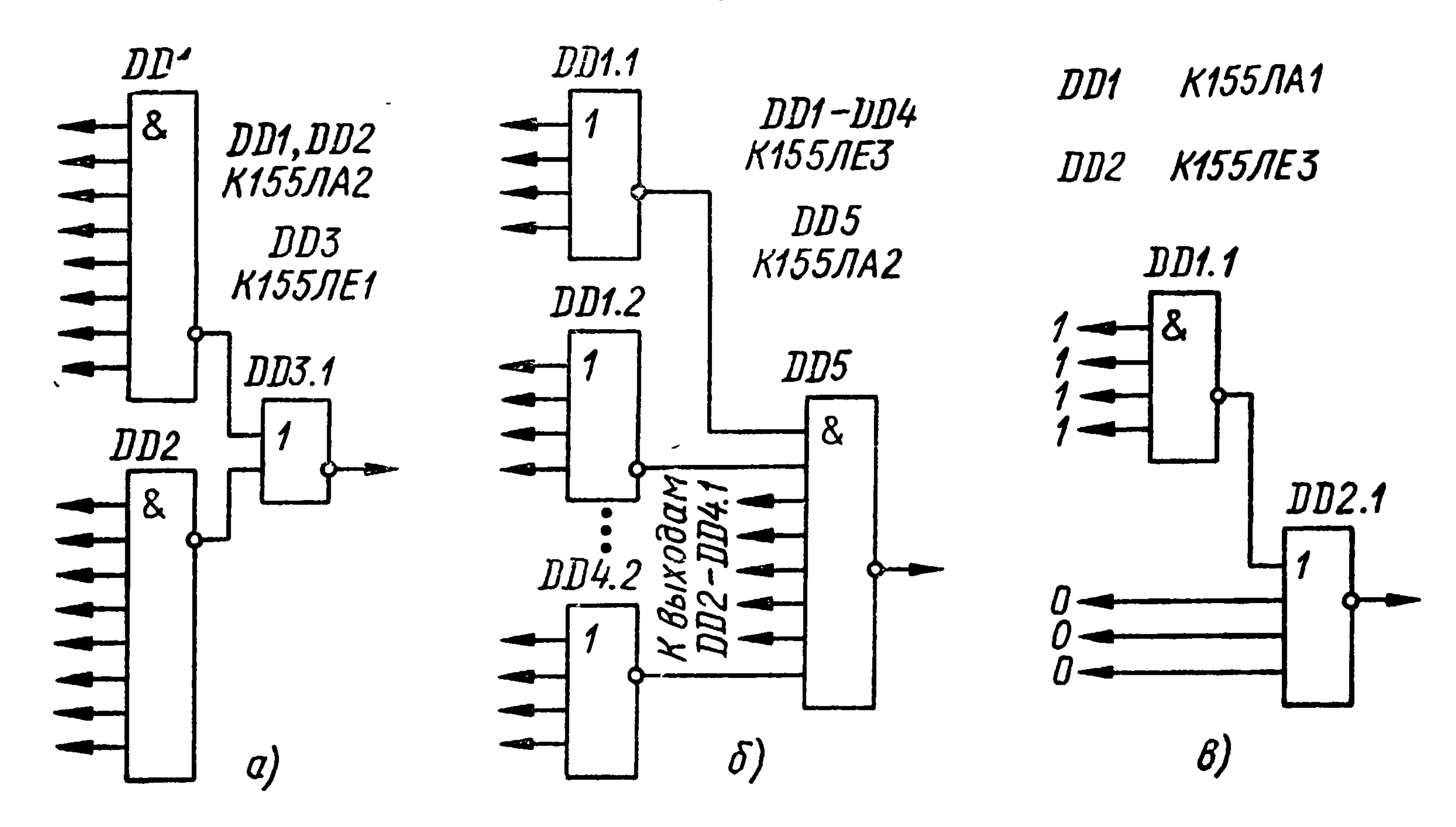


Рис. 8. Многовходовые элементы И (а), ИЛИ (б), элемент совпадения на четыре лог. 1 и три лог. 0 (в)

входа. На рис. 8, в приведена схема элемента совпадения, формирующего на своем выходе лог. 1 при лог. 1 на четырех верхних по схеме входах и лог.0 на трех нижних. Такой элемент может использоваться для дешифрации определенных состояний счетчиков и других устройств.

На рис. 9 приведены графические обозначения микросхем — повторителей входного сигнала.

Микросхема ЛП8 — четыре повторителя входного сигнала с высокоимпедансным состоянием. При лог. 0 на управляющем входе E сиг-

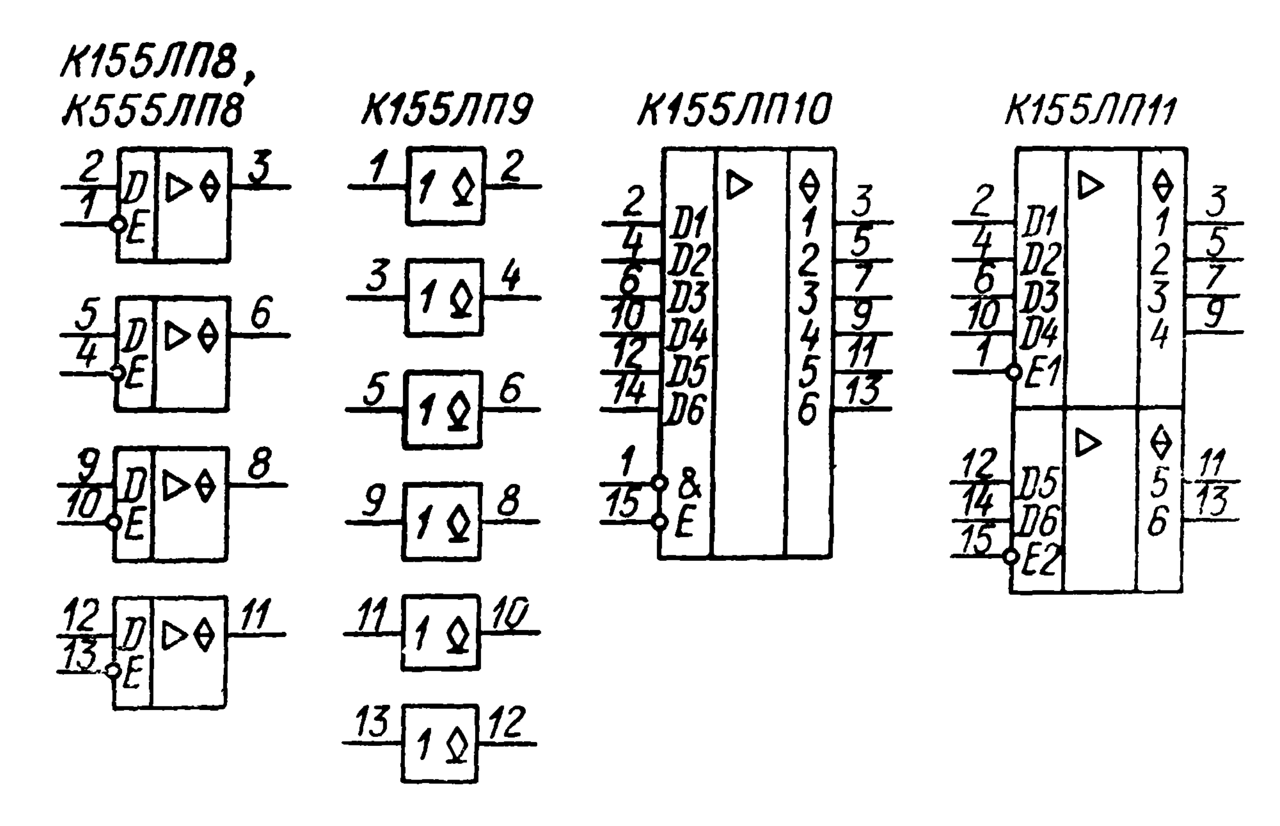


Рис. 9. Микросхемы повторителей

налы с входа D элемента проходят на выход элемента без инверсии. При лог. 1 на входе E выход элемента переходит в высокоимпедансное состояние. При лог. 0 на выходе микросхема К155ЛП8 обеспечивает втекающий ток 16 мА, при лог. 1 — вытекающий 5,2 мА, К555ЛП8 — 24 мА и 2,6 мА соответственно.

Микросхема К155ЛП9 (рис. 9) — шесть повторителей входного сигнала с открытым коллектором, ее выходные параметры такие же, как и у К155ЛН3.

Микросхема К155ЛП10 (рис. 9) — шесть мощных повторителей с возможностью перевода выходов в высокоимпедансное состояние. Логика управления и нагрузочная способность этой микросхемы такие же, как и у К155ЛН6.

Микросхема К155ЛП11 (рис. 9) — шесть мощных повторителей, подобных повторителям микросхема К155ЛП10, но разбитых на две группы, каждая из которых имеет свой вход управления. Подача лог. 0 на вход E1 включает повторители с выходами 1—4, вход E2 управляет выходами 5 и 6. Нагрузочная способность микросхемы К155ЛП11 такая же, как у К155ЛН6.

Основное назначение микросхем — повторителей входного сигнала — поочередная подача на одну магистраль сигналов от различных источников. Причем благодаря большой нагрузочной способности микросхем магистраль может иметь большую емкость и большое число подключенных к ней нагрузок и источников сигналов. Эти микросхемы находят широкое применение также в качестве буферных элементов, в особенности в микропроцессорных системах. Для таких же целей служат далее рассматриваемые микросхемы, графические обозначения которых приведены на рис. 10.

Микросхема КР531АП2 — четыре пары буферных неинвертирующих элементов с открытым коллектором, частично соединенных между собой. Сигналы могут передаваться со входов A1 — A4 на двунаправленные выходы C1 — C4 при лог. 0 на входе EA и лог. 1 на входе EB, с двунаправленных выводов C1 — C4 на выходы B1 — B4 при лог. 0 на входе EB и лог. 1 на входе EA. При подаче лог. 1 на оба входа EA и EB выходы B1 — B4 и C1 — C4 переходят в высокоимпедансное состояние. Одновременная подача лог. 0 на входе EA и EB не допускается. Попарное соединение выводов A1 — A4 и B1 —

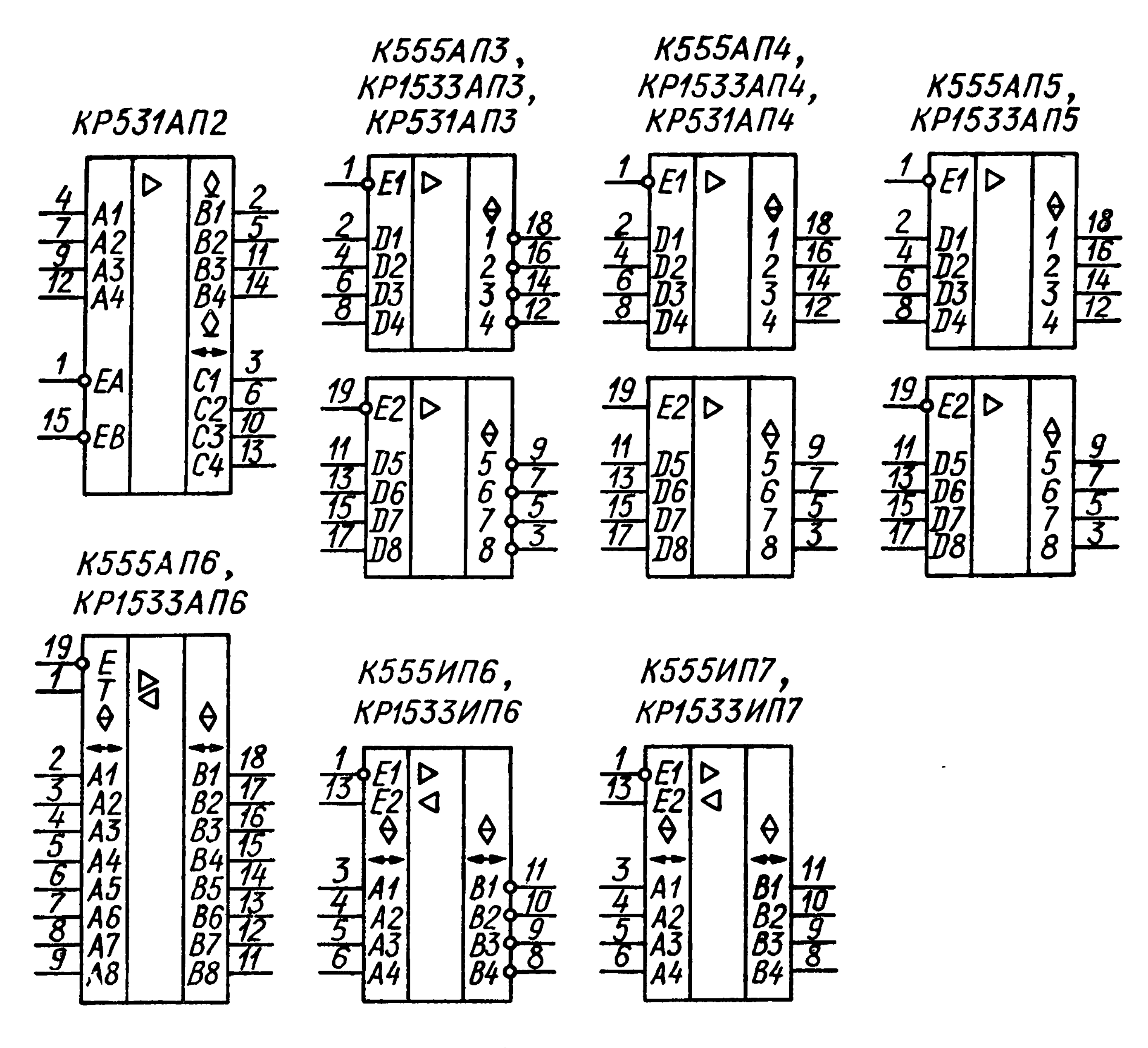


Рис. 10. Буферные микросхемы

B4 превращает микросхему в четыре двунаправленных ключа. Максимальный выходной ток в состоянии лог. 0—60 мА, максимальные входное и выходное напряжения в состоянии лог. 1—10,5 В, входной ток в состоянии лог. 0 не превышает 0,15 мА.

Микросхема АП3 (рис. 10) — восемь инвертирующих буферных элементов с повышенной нагрузочной способностью и возможностью перевода выходов в высокоимпедансное состояние. Элементы разбиты на две группы по четыре, у каждой из групп свой вход управления для включения элементов и их перевода в третье состояние (E1 и E2). Включение элементов каждой группы происходит при подаче на соответствующий вход (E1 и E2) лог. 0, переход в высокоимпедансное состояние — при подаче лог. 1. Выходной втекающий ток микросхема К555АП3 в состоянии лог. 0 при напряжении на выходе 0,5 В может достигать 24 мА, вытекающий в состоянии лог. 1 при напряжении на выходе 2 В — 15 мА. Для микросхем КР1533АП3 максимальный уровень лог. 0 0,4 В при втекающем токе 12 мА и 0,5 В при 24 мА. Минимальный уровень лог. 1 2,4 В при вытекающем токе 3 мА и 2,5 В при 0,4 мА. Нагрузочная способность микросхемы КР531АП3 в состоянии лог. 0 64 мА, в состоянии лог. 1 3 мА при выходном напряжении 2, 4 В и 15 мА при 2 В. Входные токи по сигнальным входам D1 — D8 в состоянии лог. 0 0,4 мА.

Микросхема АП4 (рис. 10) — восемь аналогичных буферных элементов без инверсии. Отличие ее в том, что один из входов включения элементов и их перевода в третье состояние (E1) — инверсный, подобно АП3, второй (E2) — прямой. Нагрузочная способность этой микросхемы такая же, как у АП3.

Микросхема АП5 (рис. 10) — восемь неинвертирующих буферных элементов, обе группы которых имеют инверсные входы управления включением. В остальном эта микросхема аналогична АП4.

Микросхемы АП3—АП5 служат для буферизации и коммутации сигналов в микропроцессорных устройствах, например, сигналов адреса, сигналов управления при организации внутренних и внешних шин микро-ЭВМ. Основное их назначение — обеспечение однонаправленной передачи информации. Однако, при необходимости, с их помощью можно обеспечить и двунаправленную передачу. На рис. 11 в качестве примера показано соединение выводов микросхемы АП4 для получения двунаправленного буферного элемента. При подаче лог. 0 на объединенные между собой входы E1 и E2 происходит передача сигнала от расположенных слева по рисунку выводов микросхемы (входы A1—A4) к правым (B1—B4), при подаче лог. 1 — наоборот: от B1—B4 к A1—A4. Два треугольника в среднем поле графического обозначения микросхемы символизируют усиление и направление передачи сигнала, верхний — при подаче активного сигнала на вход E1 (для инверсного входа — лог. 0), нижний — на вход E2 (для прямого входа — лог. 1).

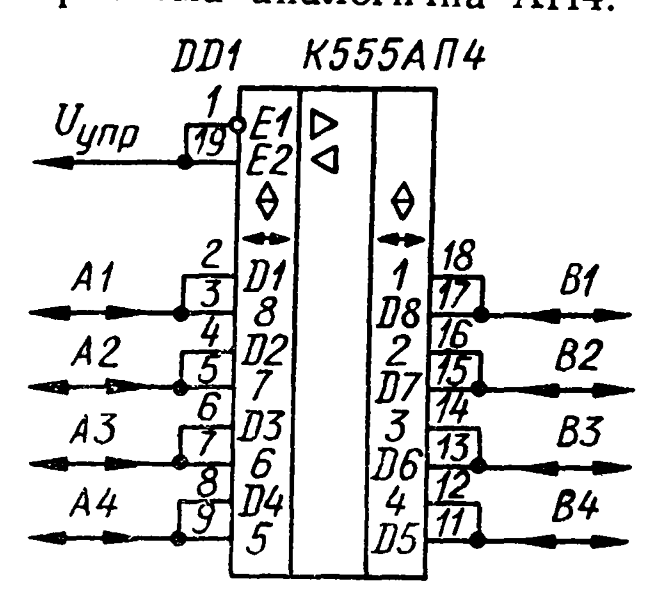


Рис. 11. Микросхема К555АП4 в качестве двунаправленного буфера

Интересно отметить, что расположение информационных входов и выходов микросхем АП3—АП5 сделано специально такое, как показано на рис. 11, — для удобного их соединения.

Однако для организации двунаправленной передачи информации удобнее использовать специально предназначенные для этой цели микросхемы — АП6, ИП6, ИП7.

Микросхема АП6 (см. рис. 10) — восемь двунаправленных неинвертирующих буферных элементов. Кроме двух групп информационных выводов A1—A8 и B1—B8, микросхема имеет два входа управления — E и T. Сигнал лог. 0, подаваемый на вход E, разрешает включение буферных элементов, лог. 1 — переводит все выводы микросхемы в Z-состояние. Сигнал на входе T действует при лог. 0 на входе E и определяет направление передачи сигналов — при лог. 1 на входе T выводы A1—A8 являются входами, B1—B8 — выходами, при лог. 0 — наоборот; B1—B8 — входы, A1—A8 — выходы. Два треугольника у входа T символизируют усиление и направление распространения сигнала, верхний — при лог. 1 на входе T, нижний — при лог. 0.

Микросхема АП6 по своему функционированию (но, к сожалению, не по разводке выводов) соответствует микросхеме КР580ВА86, но потребляет в 1,7 раза меньшую мощность (К555АП6).

Микросхема ИП6 (рис. 10) — четыре двунаправленных инвертирующих буферных элемента. Логика работы входов управления E1 и E2 следующая: при лог. 0 на обоих входах передача сигналов происходит от выводов A1—A4 к выводам B1—B4, при лог. 1 на обоих входах — от выводов B1—B4 к A1—A4. При лог. 1 на входе E1 и лог. 0 на входе E2 все информационные выводы микросхемы переходят в Z-состояние, подача лог. 0 на вход E1 и лог. 1 на вход E2 одновременно недопустима. Треугольники на графическом обозначении микросхемы и входов E1 и E2 символизируют усиление и направление распространения информации при подаче активных сигналов на эти входы.

Нагрузочная способность микросхемы ИП6 такая же, как у АП3.

Микросхема ИП7 отличается от ИП6 только тем, что не инвертирует сигналы.

На рис. 12 в качестве примера показано использование буферных микросхем для подключения внешних устройств к компьютеру «Радио-86РК». Если из всех внешних устройств ограничиться лишь таймером КР580ВИ53, его вполне можно смонтировать на плате компьютера без буферных элементов. Если же предполагается подключение нескольких внешних устройств (таймер, часы, АЦПУ, модем и др.), из-за малой нагрузочной способности центрального процессора КР580ВМ80 необходимы буферные элементы.

На рис. 12 микросхема DD3 обеспечивает буферизацию управляющих сигналов $\overline{RD}$, $\overline{WR}$, $\overline{RES}$ и двух младших адресов A0 и A1. Микросхема DD2 буферизирует двунаправленную шину данных. Включение этой микросхемы по входу E должно происходить лишь при обращении к внешним устройствам, что обеспечивается микросхемой DD1 и элементами D10.4 и D10.3.

В основном варианте компьютера «Радио-86РК» адреса A000H — BFFFH использованы для микросхемы D14. Практически используются только четыре адреса — A000H, A001H, A002H, A003H. Установкой дешифратора DD1 можно обеспечить при сохранении этих адресов для D14 использование следующих четырех адресов A004H, A005H, A006H, A007H — для первого внешнего устройства, например таймера; следующих четырех A008H—A00BH — для второго; следующих четырех A00CH—A00FH — для третьего и т. д., всего можно будет подключить семь дополнительных внешних устройств, для каждого из которых будет отведено четыре адреса. Если входы 1, 2, 4 дешифратора DD1 подключить к другим выходам адреса микропроцессора D6, например, A10, A11, A12, на каждое внешнее устройство будет отведено по 1024 адреса.

Элементы D10.4 и D10.3 необходимы для выключения DD_2 при обращении микропроцессора к D14, т. е. по адресам A000H—A003H. В этом случае лог. 0 с выхода 0 DD1 включает D10.3 и лог. 1 с его выхода включает DD2. Направление передачи сигнала через DD2 определяется сигналом $\overline{RD}$. При чтении из внешнего устройства сигнал принимает значение лог. 0 и происходит передача сигналов через DD_2 от внешнего устройства к микропроцессору, в остальных случаях — передача от микропроцессора к внешнему устройству.

Элементы D10.3 и D10.4 освобождаются из основной схемы компьютера в случае применения в качестве микросхем памяти D22—D29 микросхем К565РУ5 или в варианте компьютера с объ-

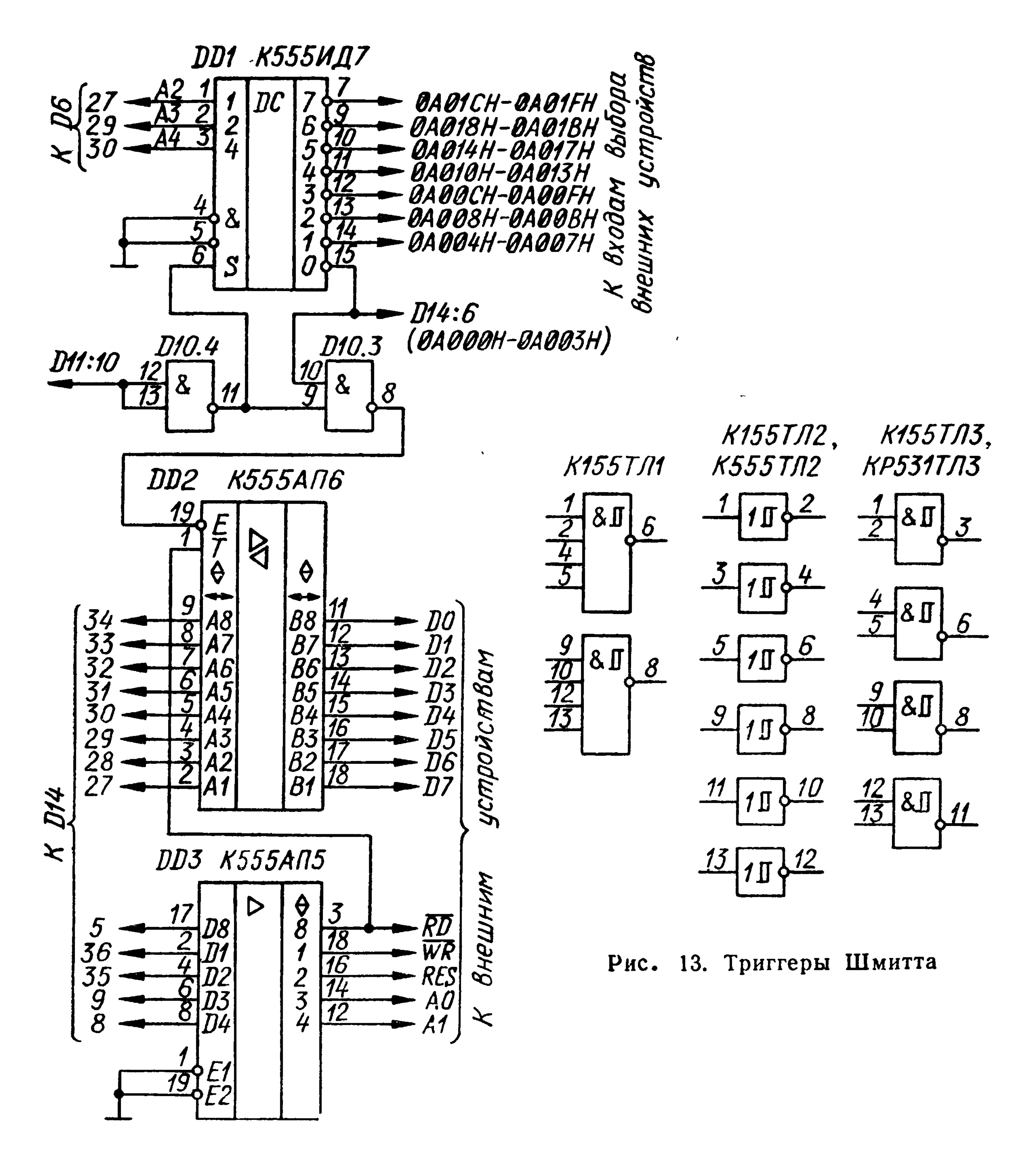


Рис. 12. Буферные микросхемы в компьютере «Радио-86РК»

Рис. 13. Триггеры Шмитта

емом памяти 16 кбайт. Если это не так, необходима установка дополнительной микросхемы К155ЛА3 или, что лучше, К555ЛА3.

Микросхемы DD1—DD3 можно установить на свободные места рядом с разъемом основной платы компьютера. Для подключения внешних устройств туда же нужно установить два малогабаритных разъема, например, две половинки разрезанного разъема СНО53-60/106Х9. Эти разъемы имеют два ряда контактов с шагом выводов 2,5 мм, что удобно в данном случае.

Если микросхему D14 на основную плату компьютера не устанавливать, микросхемы DD1—DD3 можно смонтировать на небольшой печатной плате, устанавливаемой на место D14, а для подключения внешних устройств использовать контакты основного разъема, ра-

нее использовавшиеся в качестве выходных D14. В этом случае элементы D10.4 и D10.3 не нужны, а микросхема D14 может быть установлена на плате ПЗУ, являющейся теперь внешним устройством. Сигнал с выхода 10 микросхемы D11 следует подать на инверсный вход стробирования DD1 (выводы 4 или 5).

На рис. 13 приведены микросхемы — инвертирующие триггеры Шмитта. Микросхема К155ТЛ1 — два четырехвходовых элемента И-НЕ, микросхема ТЛ3 — четыре двувходовых, микросхема ТЛ2 — шесть инверторов.

Указанные микросхемы при плавном изменении входного сигнала обеспечивают скачкообразное переключение выходного (рис. 14). При повышении напряжения на входе элемента микросхемы от нуля выходное напряжение скачком изменяется с лог. 1 на лог. 0 при напряжении на входе около 1,65 В. При снижении напряжения на входе обратное изменение выходного напряжения происходит при напряжении на входе около 0,85 В для триггеров Шмитта серий К155 и К555ТЛ2 и около 1,2 В для КР531ТЛ3.

Триггеры Шмитта применяют для формирования ТТЛ-сигнала из синусоидального, для приема сигналов при большом уровне помех, в формирователях и генераторах импульсов и в других случаях.

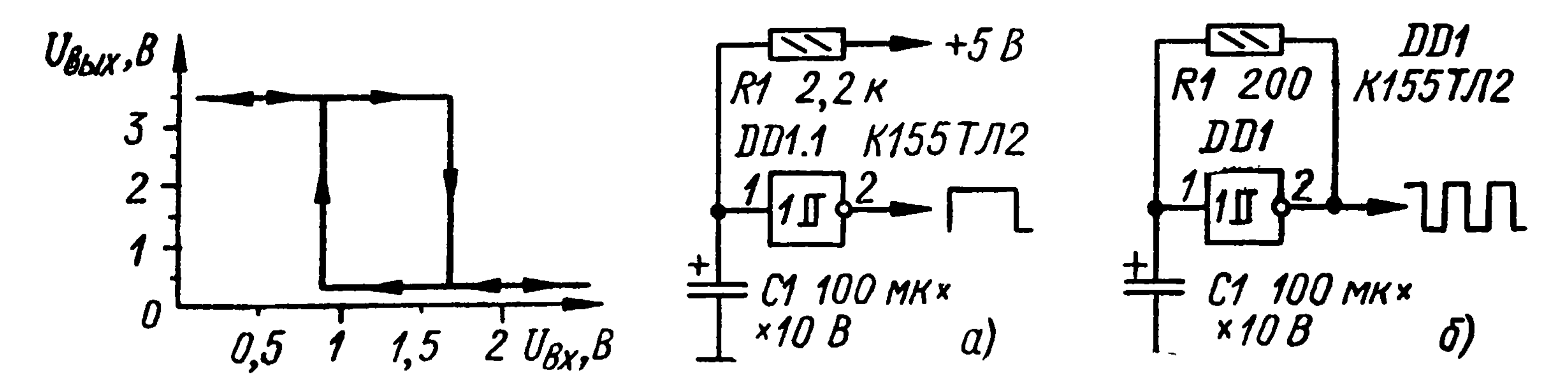


Рис. 14. Зависимость выходного напряжения от входного для триггеров Шмитта серий К155 и К555

Рис. 15. Формирсватель импульса начальной установки (а) и генератор импульсов на триггере Шмитта (б)

На рис. 15, а показана схема формирователя импульса сброса при включении питания, обеспечивающего крутой фронт при большой длительности импульса, на рис. 15, б — простейшего генератора импульсов.

Изучение работы более сложных микросхем удобно продолжить с микросхем последовательностного типа.

МИКРОСХЕМЫ ПОСЛЕДОВАТЕЛЬНОСТНОГО ТИПА

ТРИГГЕРЫ

Основу последовательностных цифровых структур составляют триггеры различных типов, которые могут использоваться самостоятельно или в составе счетчиков, регистров и т. д.

Триггеры ТТЛ микросхем различаются по своим возможностям. Так называемые JK- и D-триггеры ТМ2 могут работать в счетном режиме, т. е. менять свое состояние на противоположное на каж-

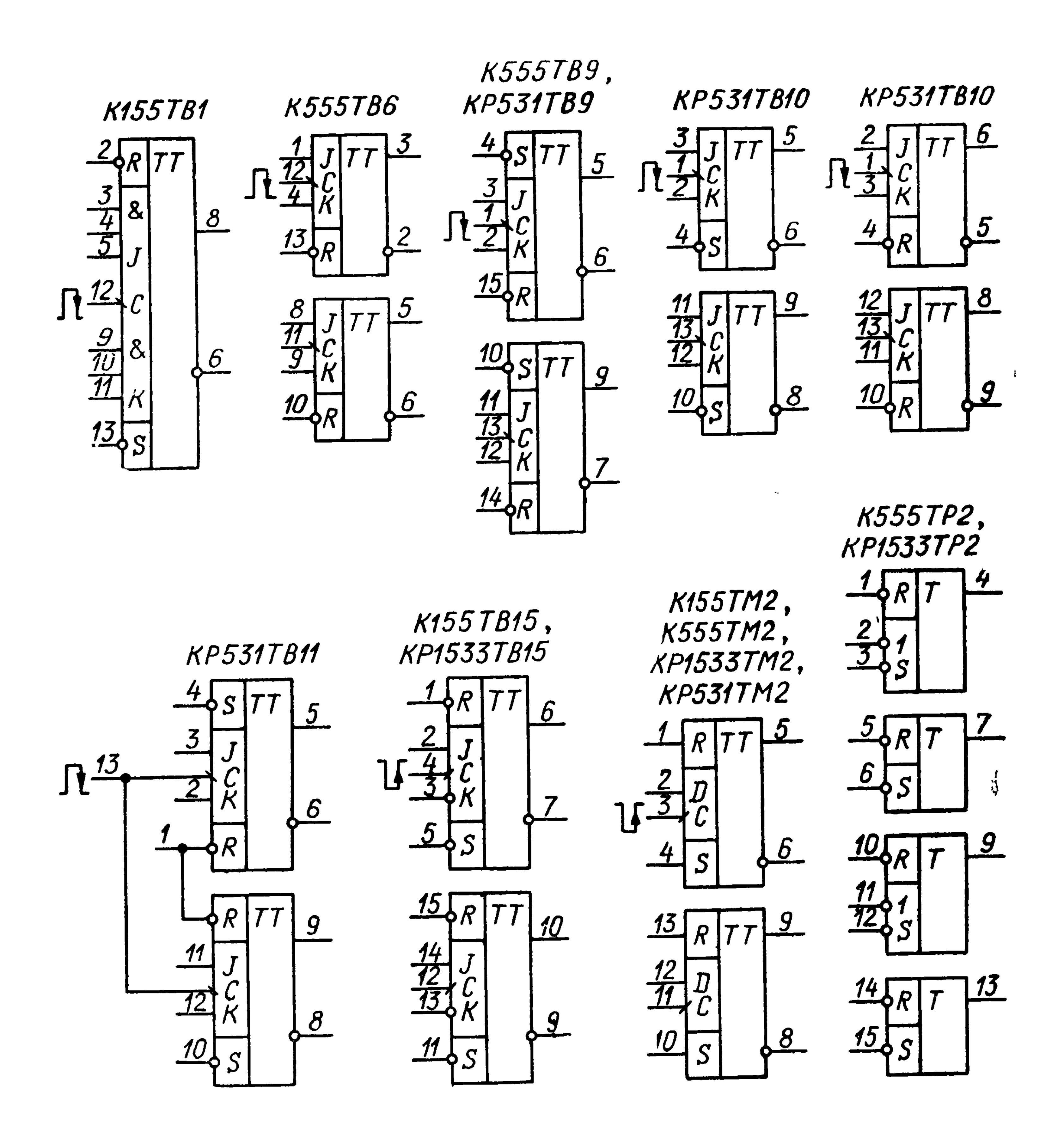


Рис. 16. Микросхемы триггеров

дый импульс, приходящий на счетный вход триггера. Триггеры других микросхем могут работать только в режиме хранения информации, записываемой в них в момент подачи тактовых импульсов. На рис. 16 приведены графические обозначения описываемых далее триггеров.

Триггер К155ТВ1 имеет девять входов: R — установки в 0, S — установки в 1, C — тактовых импульсов, J и К — управляющие (по три входа, объединенных по схеме И), а также прямой и инверсный (обозначен кружком) выходы. При подаче лог. 0 на вход R триггер устанавливается в нулевое состояние, при котором на прямом выходе лог. 0, на инверсном — лог. 1. При подаче лог. 0 на вход S триггер устанавливается в единичное состояние. При подаче лог. 0 одновременно на оба входа (R и S) триггера на обоих выходах появляется лог. 1. Состояние триггера после снятия

лог. 0 со входов R и S определяется тем, с какого из входов лог. 0 снят последним. Аналогично управляются по входам R и S все описываемые далее триггеры.

Сложнее происходит работа триггера при подаче сигналов на входы C, J и K. Наиболее простой режим — при лог. 1 на входах J и K. В этом случае JK-триггер работает, как обычный триггер со счетным входом: по спаду каждого положительного импульса на тактовом входе C состояние триггера меняется на противоположное. Если хотя бы на одном входе J и на одном входе K одновременно лог. 0, состояние триггера при подаче импульсов по тактовому входу C не меняется. Если на всех входах J лог. 1, хотя бы на одном входе K — лог. 0, по спаду положительного импульса на входе C триггер устанавливается в единичное состояние независимо от своего предыдущего. Если хотя бы на одном входе J лог. 0, на всех входах K — 1, по спаду импульса на входе C триггер устанавливается в нулевое состояние.

Изменение сигналов на J- и K-входах при лог. 0 на входе C не влияет на состояние JK-триггера. Если же на входе C лог. 1, изменение сигналов на J- и K-входах само по себе не влияет на состояние выходов, но запоминается. Если триггер находится в нулевом состоянии и во время действия положительного тактового импульса на всех входах J была кратковременно лог. 1, по спаду импульса положительной полярности триггер перейдет в единичное состояние независимо от состояния входов J и K на момент спада. Аналогично, если триггер находится в единичном состоянии и во время действия тактового импульса на всех входах K была кратковременно лог. 1, по спаду тактового импульса триггер перейдет в нулевое состояние независимо от состояния входов J и K.

Предельная частота работы триггера К155ТВ1 10 МГц.

Микросхема К555ТВ6 (рис. 16) — сдвоенный JK-триггер. Каждый триггер имеет вход для подачи тактовых импульсов C, входы для подачи информации J и K, вход сброса R. Приоритетом пользуется вход R — при подаче на него лог. 0 триггер устанавливается в нулевое состояние, при котором на прямом выходе триггера — лог. 0, на инверсном — лог. 1. При лог. 1 на входе R возможна запись информации со входов J и K. Переключение триггера происходит по спаду импульсов положительной полярности на входе C. Если перед спадом сигнала на входе C на входе J лог. 1, на входе K лог. 0, триггер установится в единичное состояние, если на входе J лог. 0, на входе K лог. 1 — в нулевое. Если на входах J и K лог. 0, переключение по спаду импульса на входе C не произойдет, если на обоих входах лог. 1, триггер по спаду на входе C переключится в противоположное состояние. Для переключения триггера важна информация на входах J и K непосредственно перед переходом на входе C уровня лог. 1 в лог. 0, поэтому информация на входах J и K может меняться как при лог. 0, так и при лог 1 на входе C. Предельная частота работы триггеров микросхемы К555ТВ6 — 30 МГц.

Микросхема ТВ9 (рис. 16) — также два JK-триггера, имеющих дополнительно к входам триггеров К555ТВ6 еще входы установки в единичное состояние S при подаче лог. 0 на вход S. В остальном логика работы этих триггеров аналогична логике работы триггера ТВ6. Предельная частота работы триггеров микросхемы К555ТВ9 — 30 МГц.

Микросхема КР531ТВ10 (рис. 16) — два JK-триггера, функционирующих аналогично триггерам — микросхем ТВ9, но отличающихся наличием лишь одного установочного входа. Этот вход можно считать входом установки в состояние 1 (вход S), можно считать входом сброса (вход R), в этом случае входы J и K и прямой и инверсный выходы меняются местами. Оба варианта графического обозначения триггера приведены на рис. 16.

Микросхема КР531ТВ11 (рис. 16) — два аналогичных JK-триггера со входами установки и сброса, входы сброса и тактовые входы этих триггеров соответственно объединены.

Предельная частота работоспособности триггеров КР531ТВ9 — КР531ТВ11 — 80 МГц. Входные токи по некоторым входам увеличены — для выводов S всех триггеров — 7 мА, R для КР531ТВ11 — 14 мА, C для КР531ТВ9 и КР531ТВ10 — 4 мА, для КР531ТВ11 — 8 мА.

Микросхема ТВ15 — сдвоенный JK-триггер (рис. 16), каждый из которых имеет входы: R и S — для установки в 0 и 1 при подаче лог. 0 на соответствующий вход, C — для подачи тактовых импульсов и J и K — информационные. Особенность микросхемы в том, что входы K — инверсные. В отличие от описанных выше JK-триггеров переключение происходит по спаду импульсов отрицательной полярности на входе C.

Здесь и далее под импульсом отрицательной полярности подразумевается изменение сигнала от лог. 1 до лог. 0 с последующим изменением от лог. 0 до лог. 1. Спад импульса отрицательной полярности — это изменение сигнала с лог. 0 до лог. 1.

Счетный режим переключения триггера на каждый импульс осуществляется при подаче на вход J лог. 1, на вход K — лог. 0. Если на входы J и K подать лог. 1, по спаду импульса отрицательной полярности произойдет установка триггера в 1, если на эти входы подать лог. 0 — установка в 0. Объединение входов J и K превращает триггеры микросхемы в D-триггеры, аналогичные триггерам микросхем ТМ2, описываемых ниже. При J-0, K-1 происходит блокировка переключения, и триггеры микросхемы ТВ15 на импульсы на входе C не реагируют. Сигналы на входах J и K можно изменять как при лог. 0, так и при лог. 1 на входе C — для переключения триггера играют роль сигналы на этих входах лишь непосредственно перед переходом напряжения на входе C с лог. 0 на лог. 1.

Предельная частота функционирования триггеров К155ТВ15 — 25 МГц, КР1533ТВ15 — 40 МГц.

Микросхема ТМ2 (рис. 16) содержит два D-триггера. Триггер D-типа имеет вместо входов J и K один вход D. По входам R и S D-триггер работает так же, как и JK-триггер. Если на входе D лог. 0, по спаду импульса отрицательной полярности на входе C триггер устанавливается в нулевое состояние, при лог. 1 на входе D по спаду импульса отрицательной полярности на входе C триггер устанавливается в единичное состояние.

Для получения режима счетного триггера вход D соединяют с инверсным выходом триггера, в этом случае триггер меняет свое состояние на противоположное по спадам входных импульсов отрицательной полярности.

Предельная частота функционирования триггеров К155М2 — 15 МГц, К555ТМ2 — 25 МГц, КР1533ТМ2 — 40 МГц, КР531ТМ2 —

80 МГц. Входные токи микросхемы КР531ТМ2 в состоянии лог. 0 составляют 4 мА по входам C и S, 6 мА по входу R, 2 мА по входу D.

На основе JK- и D-триггеров ТМ2 строятся счетчики и делители частоты.

Для построения двоичных счетчиков счетые входы JK-триггеров К155ТВ1, ТВ6, ТВ9—ТВ11 соединяют с прямыми выходами предыдущих триггеров, а D-триггеров ТМ2 и JK-триггеров ТВ15 с инверсными (рис. 17). Отличие в подключении входов связано с тем, что триггеры микросхем ТМ2 и ТВ15 срабатывают по спаду отрицательных импульсов, а остальные — по спаду импульсов положительной полярности.

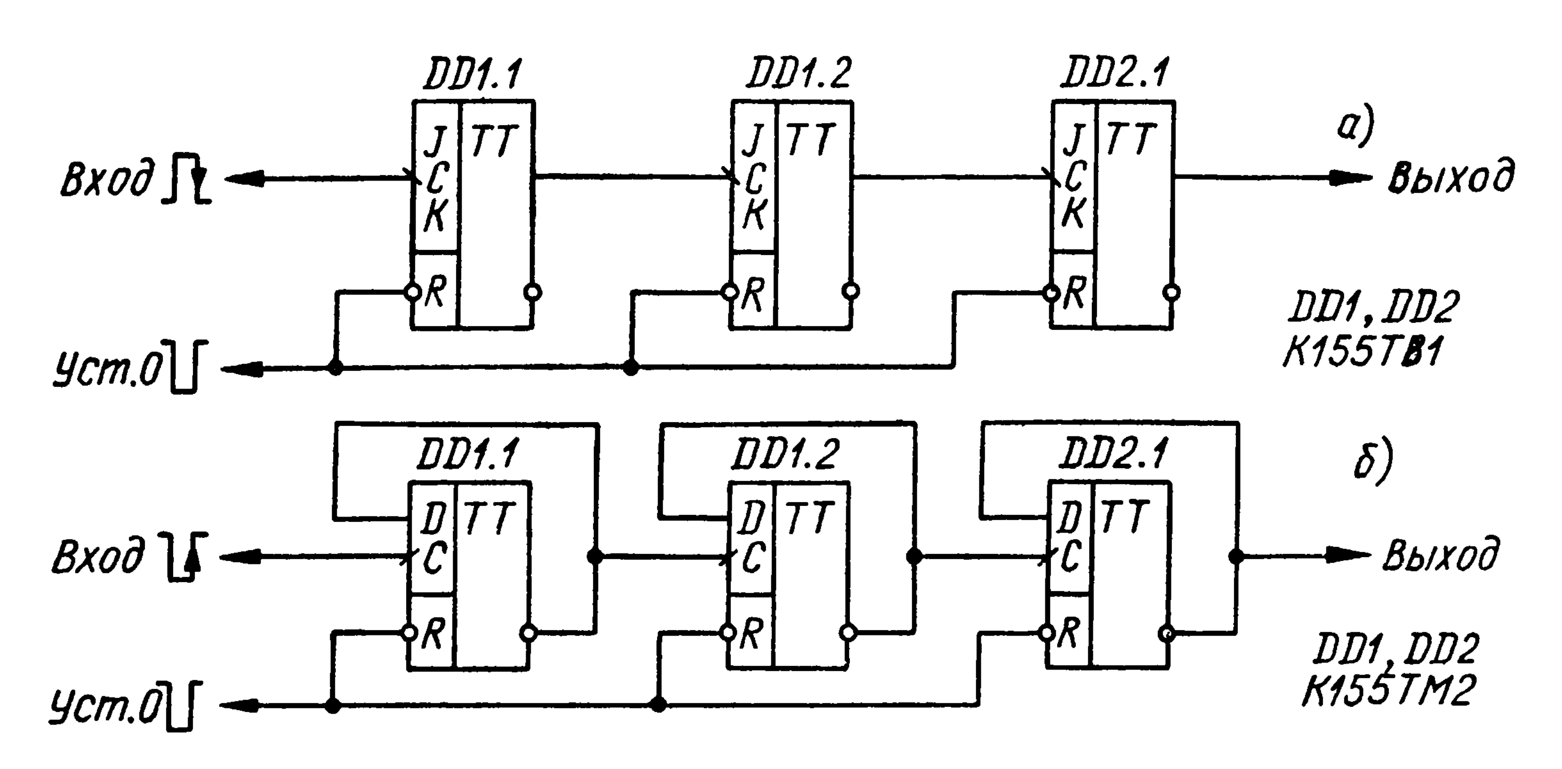


Рис. 17. Двоичные счетчики на JK- (а) и D-триггерах (б)

Состояние счетчика (число поступивших на его вход импульсов после установки в 0) однозначно определяется состояниями его триггеров. В частности, для четырехразрядных счетчиков состояние может быть определено по формуле

$$q = P_1Y_1 + P_2Y_2 + P_3Y_3 + P_4Y_4,$$

где $Y_i = 0$ или 1 — состояние i-го триггера ($i = 1—4$, начиная со входа счетчика); $P_i = 2^{i-1}$—вес i-го разряда счетчика. О таких счетчиках говорят, что они работают в весовом коде 1—2—4—8. Счетчик может быть построен так, что его весовой код будет отличаться от рассмотренного. Так, для четырехразрядных счетчиков получили распространение коды 1—2—4—6, 1—2—2—4 и др. Существуют такие структуры счетчиков, состояние которых не может быть выражено приведенной выше формулой. О таких счетчиках говорят, что они работают в невесовом коде. Их состояния определяют по временным диаграммам или таблицам переходов. Сказанное о четырехразрядных счетчиках распространяется на счетчики любой разрядности.

Делители частоты (далее просто делители) отличаются от счетчиков тем, что в них используется только один выход — выход последнего триггера. Таким образом, n-разрядный двоичный счетчик всегда можно рассматривать как делитель на 2^n.

Часто необходимо осуществить деление частоты на некоторое целое число m, не являющееся степенью двойки, в таких случаях обычно используют n-разрядный двоичный счетчик ($2^n > m$) и вводом дополнительных логических связей обеспечивают пропуск $2^n - m$ состояний в процессе счета. Этого можно достигнуть, например, принудительной установкой счетчика в 0 при достижении состояния m или принудительной установкой счетчика в состояние $2^n - m$ при его переполнении.

Возможны и другие способы. Например, наиболее часто применяемая декада (счетчик с коэффициентом пересчета 10) на JK-триггерах К155ТВ1 строится по схеме рис. 18,а. При подаче импульсов с 1-го по 8-й декада работает как обычный двоичный счетчик

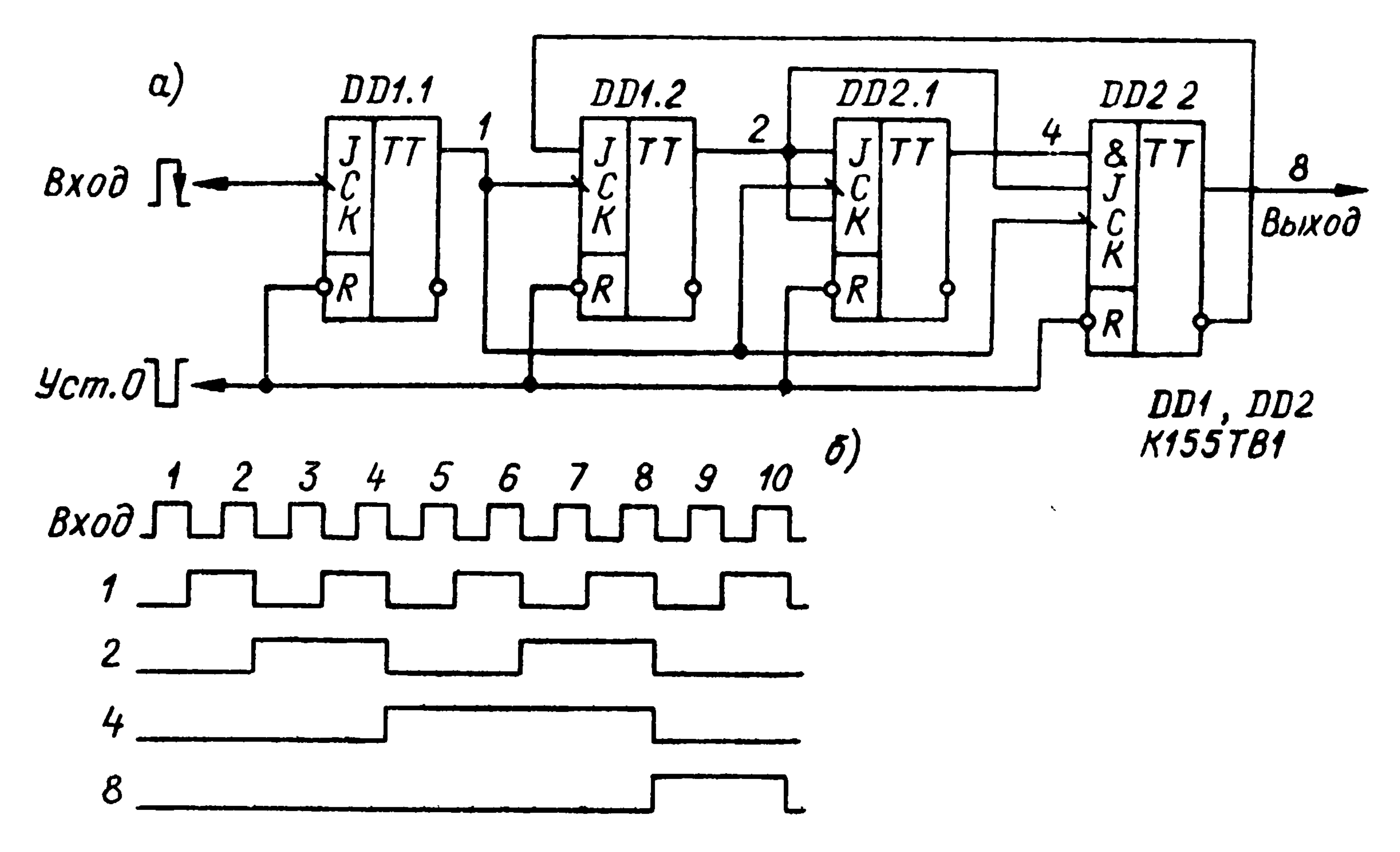


Рис. 18. Декада на JK-триггерах К155ТВ1 (а) и диаграмма ее работы (б)

импульсов. К моменту подачи восьмого импульса на двух входах J четвертого триггера формируется уровень лог. 1, восьмым импульсом этот триггер переключается в единичное состояние и уровень логического 0 с его инверсного выхода, подаваемый на вход J второго триггера, запрещает его переключение в единичное состояние под действием десятого импульса. Десятый импульс восстанавливает нулевое состояние четвертого триггера, и цикл работы делителя повторяется.

Декада рис. 18, а работает в весовом коде 1—2—4—8. Временная диаграмма ее работы приведена на рис. 18,б.

Декада на D-триггерах, схема которой приведена на рис. 19а, работает в невесовом коде. Временная диаграмма ее работы приведена на рис. 19,б.

Построение счетчиков с коэффициентом пересчета 10 (декад) на триггерах ТВ6, ТВ9, ТВ10 отличается от построения на триггерах К155ТВ1, так как у триггеров указанных микросхем по одному входу J и К.

На рис. 20 приведена схема декады, работающей в весовом ко-

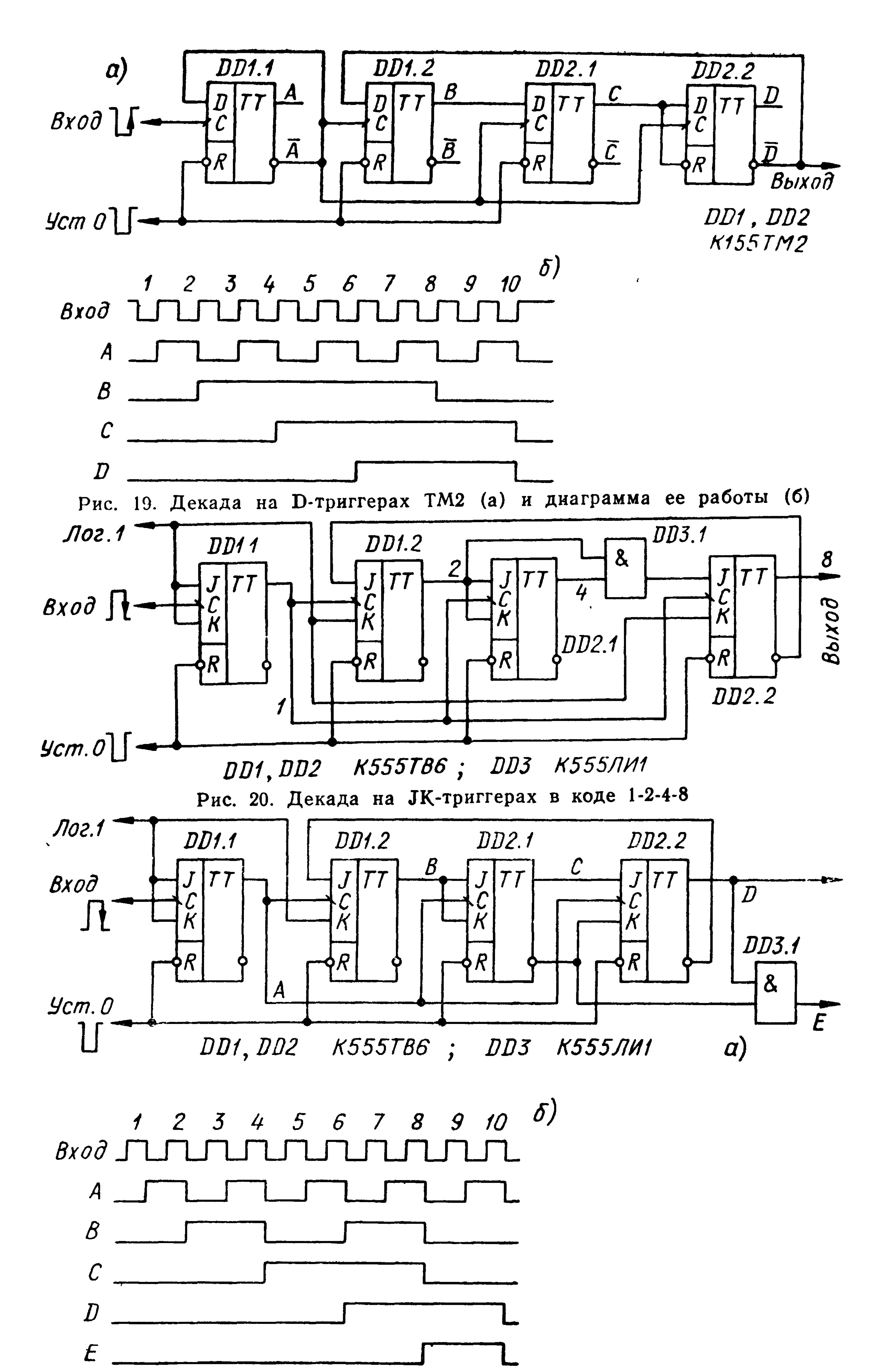


Рис. 19. Декада на D-триггерах ТМ2 (а) и диаграмма ее работы (б)

Рис. 20. Декада на JK-триггерах в коде 1-2-4-8

Рис. 21. Декада на JK-триггерах (а) и диаграмма ее работы (б)

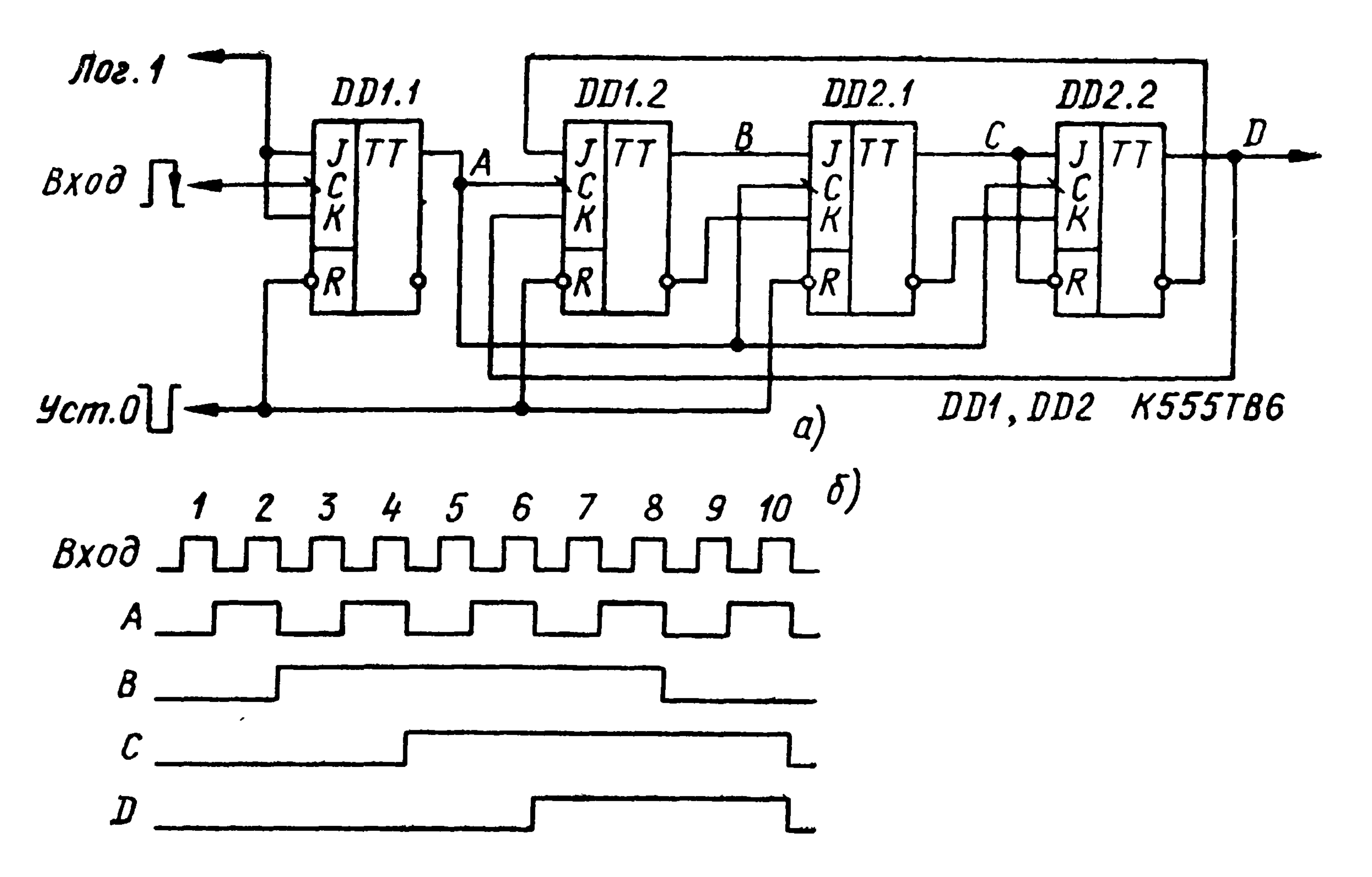


Рис. 22. Декада на JK-триггерах (а) и диаграмма ее работы (б)

де 1—2—4—8. Для увеличения числа входов I до необходимого использован один элемент микросхемы К555ЛИ1. На рис. 21,а приведена схема декады, выходной код которой не является весовым. Работа декады проиллюстрирована на диаграмме рис. 21,б. Элемент DD3 не является обязательным, он преобразует код работы декады в весовой код 1—2—4—8 (выходы A, B, C, E), что может быть необходимым для подключения к декаде дешифратора или преобразователя кода для семисегментного индикатора.

Декада, схема которой приведена на рис. 22,а, также работает в невесовом коде. Делитель на пять DD1.2, DD2.1, DD2.2 этой декады выполнен на основе сдвигающего регистра с перекрестными связями так же, как и декады на D-триггерах рис. 19,а. Коэффициент деления шесть такого регистра уменьшен до пяти за счет подключения входа R триггера DD2.2 к прямому выходу триггера DD2.1. Временна́я диаграмма работы приведена на рис. 22,б.

Микросхема ТР2 (см. рис. 16) — четыре RS-триггера. Два триггера микросхемы имеют по одному входу R и S, два других — по одному входу R и по два входа S. Сброс и установка триггеров в 1 происходят при подаче сигнала лог. 0 соответственно на входы R и S. Входы S тех триггеров, где их два, собраны как логический элемент ИЛИ для сигналов лог. 0, поэтому для установки триггеров в состояние 1 достаточно подать лог. 0 на один из входов S, состояние второго при этом не играет роли. Если на входы R и S триггера подать лог. 0, на

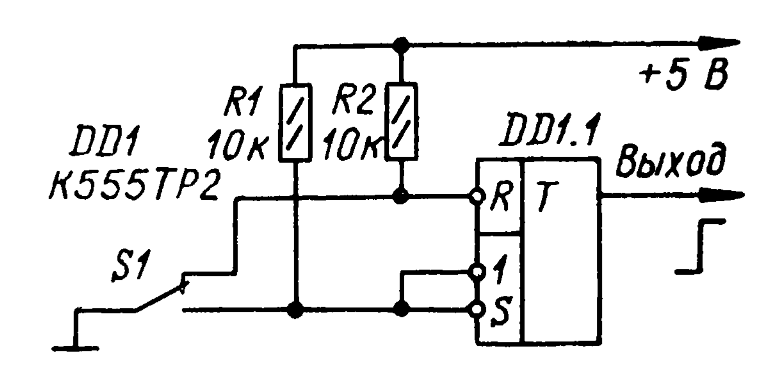


Рис. 23. Подавитель дребезга на микросхеме К555ТР2

выходе триггера — лог. 1. Состояние триггера после снятия сигналов лог. 0 со входов R и S будет определяться тем, с какого из входов лог. 0 будет снят последним.

Микросхему ТР2 можно использовать для подавления дребезга контактов (рис. 23) и в других случаях.

СЧЕТЧИКИ

В состав рассматриваемых серий ТТЛ микросхем входит большое число счетчиков и делителей частоты, различающихся по своим свойствам и назначению.

Микросхема К155ИЕ1 (рис. 24) — делитель частоты на 10. Установка триггеров микросхемы в 0 осуществляется подачей лог. 1

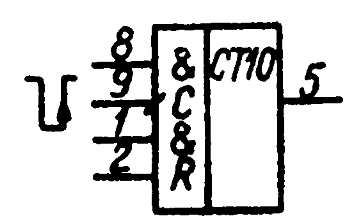


Рис. 24. Микросхема К155ИЕ1

одновременно на два объединенных по схеме И входа R. Рабочая полярность входных счетных импульсов, подаваемых на входы С, отрицательная. Импульсы можно подавать или отдельно на каждый из входов (на второй вход должен при этом подаваться уровень лог. 1), или одновременно на оба входа. Одновременно с каждым десятым входным импульсом на выходе формируется равный ему по длительности выходной импульс отрицательной полярности. Многокаскадные делители частоты можно строить, соединяя входы С последующих каскадов с выходами предыдущих.

Микросхемы ИЕ2, К155ИЕ4 и ИЕ5 (рис. 25) содержат по четыре счетных триггера. В каждой микросхеме один из триггеров имеет

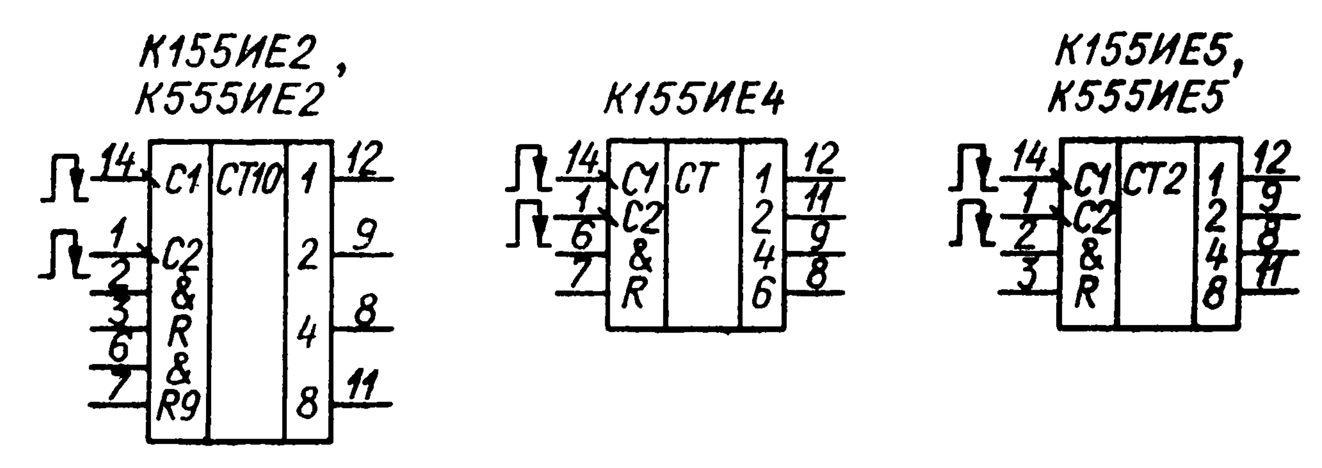


Рис. 25. Микросхемы ИЕ2, ИЕ4, ИЕ5

отдельный вход С1 и прямой выход, три оставшиеся триггера соединены между собой так, что образуют делитель на 8 в микросхеме ИЕ5, на 6 в К155ИЕ4 и на 5 в ИЕ2. При соединении выхода первого триггера с входом С2 цепочки из трех триггеров образуются соответственно делители на 16, 12 и 10. Делители на 10 и 16 работают в коде 1—2—4—8, делитель на 12 — в коде 1—2—4—6. Микросхемы имеют по два входа R установки в 0, объединенные по схеме И. Сброс (установка в 0) триггеров производится при подаче лог. 1 на оба входа R. Микросхема ИЕ2 имеет, кроме того,

входы R9 для установки в состояние 9, при котором первый и последний триггеры декады находятся в единичном состоянии, остальные — в нулевом.

Наличие входов установки, объединенных по схеме И, позволяет строить делители частоты с различными коэффициентами деления в пределах 2—16 без использования дополнительных логических элементов. На рис. 26 приведены схема декады на микросхеме К115ИЕ4

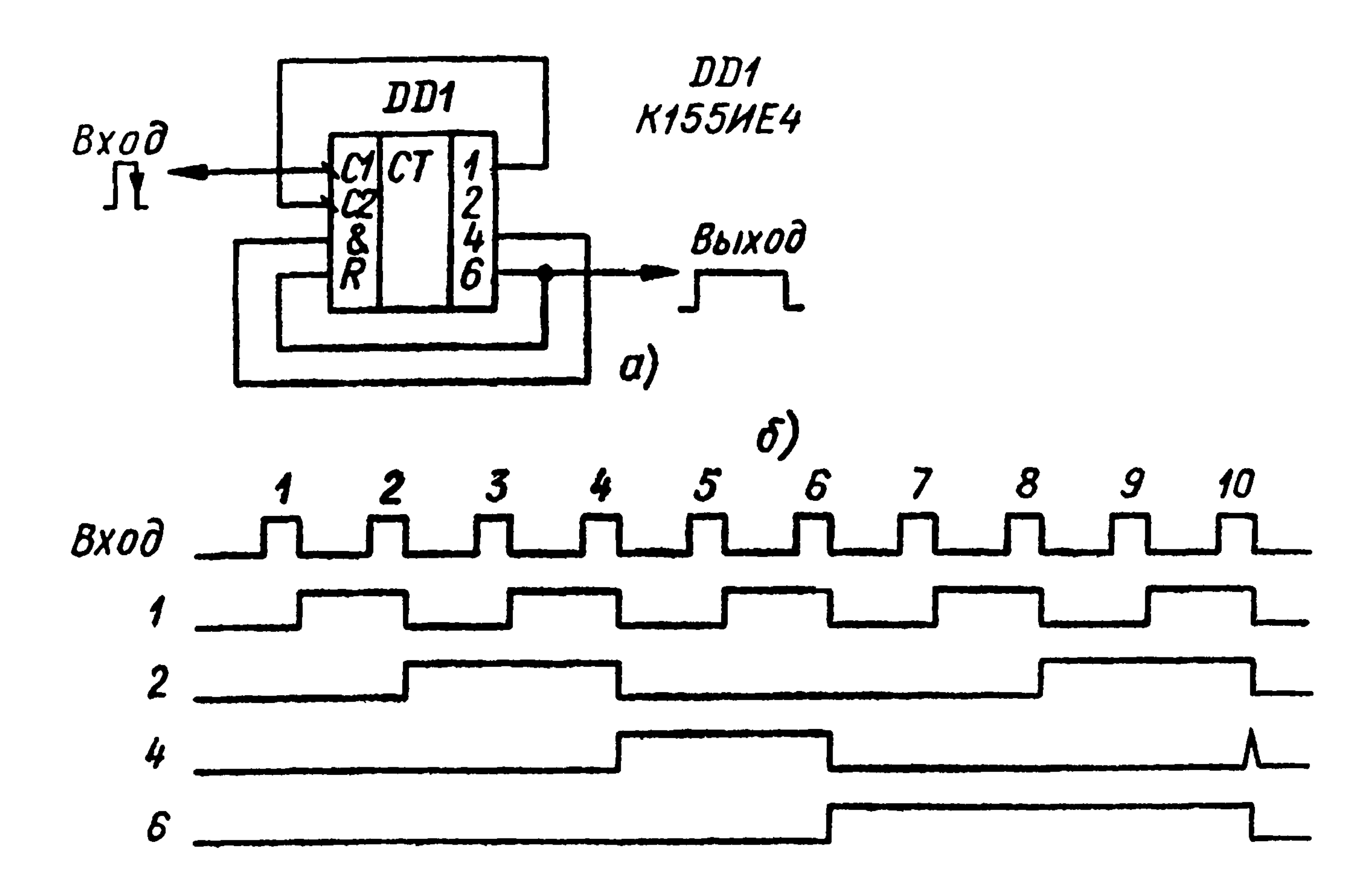


Рис. 26. Делитель частоты на 10 на микросхеме К155ИЕ4 (а) и диаграмма его работы (б)

и ее временна́я диаграмма. До прихода десятого импульса декада работает как делитель частоты на 12. Десятый импульс переводит триггеры микросхемы в состояние 10, при котором на выходах 4 и 6 микросхемы формируются уровни лог. 1. Эти уровни, поступая на входы R микросхемы, переводят ее в 0, в результате чего коэффициент пересчета К становится равным 10.

Для установки рассмотренной декады в 0 внешним сигналом необходимо введение в нее логических элементов И-НЕ (рис. 27).

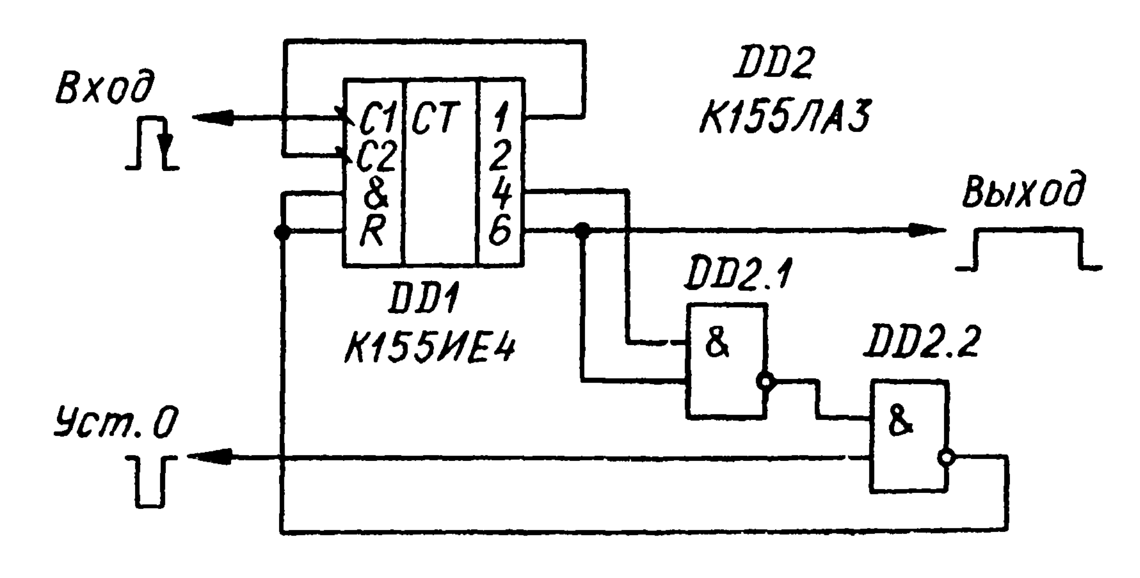


Рис. 27. Декада на микросхеме К155ИЕ4 с возможностью установки в 0

В табл. 4 приведены номера выводов микросхем, которые нужно соединить между собой для получения различных К. Все делители, полученные соединением выводов по табл. 4, работают по одному

Таблица 4

К	ИС К155ИЕ1			ИС К155ИЕ4			ИС К155ИЕ5		
	Вход	Выход	Соединить выводы	Вход	Выход	Соединить выводы	Вход	Выход	Соединить выводы
2	14	12	—	14	12	—	14	12	—
3	1	8	9—2,8—3	1	9	—	1	8	9—2,8—3
4	1	8	11—2—3	1	8	11—6,8—7	1	8	—
5	1	11	—	1	8	9—6,8—7	1	11	9—2,11—3
6	14	8	12—1,9—2,8—3	1	8	—	1	11	8—2,11—3
7	14	11	12—1,9—6,8—7	14	8	12—1—6,8—7	—	—	—
8	14	8	12—1,11—2--3	14	8	12—1,11—6,8—7	1	11	—
9	14	11	12—1—2,11—3	—	—	—	14	11	12—1—2,11—3
10	14	11	12—1	14	8	12—1,9—6,8—7	14	11	12—1,9—2,11—3
12	—	—	—	14	8	12—1	14	11	12—1,8—2,11—3
16	—	—	—	—	—	—	14	11	12—1

принципу — при достижении состояния, соответствующего необходимому коэффициенту пересчета, происходит установка счетчика в 0. Исключение составляет делитель на 7 на микросхеме ИЕ2. В этом делителе после подсчета шести импульсов на входах R9 формируются уровни логической 1, поэтому из состояния 5 делитель сразу переходит в состояние 9, минуя 6, 7 и 8. Код работы этого делителя — невесовой.

Делители на микросхемах ИЕ5 и ИЕ2 работают в весовом коде 1—2—4—8, на микросхеме К155ИЕ4 — в коде 1—2—4—6 при использовании входа 14 и в коде 1—2—3 — при использовании входа 1.

Микросхемы ИЕ6 и ИЕ7 — реверсивные счетчики. Первый из них — двоично-десятичный, второй — двоичный. Оба работают в коде 1—2—4—8. Цоколевка обеих микросхем одинакова (рис. 28), различие в том, что первый считает до 10, второй до 16.

Рассмотрим для примера работу микросхемы ИЕ6. В отличие от рассмотренных ранее счетчиков эта микросхема имеет большее число выходов и входов. Входы +1 и —1 служат для подачи тактовых импульсов, +1 — при прямом счете, —1 — при обратном. Вход R служит для установки счетчика в 0, вход L — для предварительной записи в счетчик информации, поступающей по входам D1—D8.

Установка триггеров счетчика в 0 происходит при подаче лог. 1

на вход R, при этом на входе L должна быть лог. 1. Для предварительной записи в счетчик любого числа от 0 до 9 его следует подать на входы D1—D8 (D1 — младший разряд, D8 — старший), при этом на входе R должен быть лог 0, и подать импульс отрицательной полярности на вход.

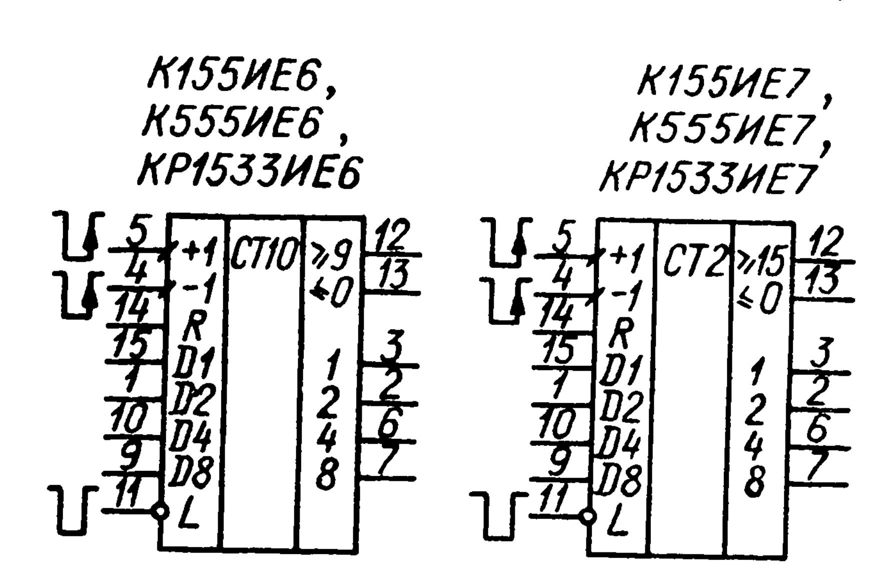


Рис. 28. Микросхемы ИЕ6 и ИЕ7

Режим предварительной записи можно использовать для построения делителей частоты с перестраиваемым коэффициентом деления для учета фиксированной частоты (например, 465 кГц), в цифровой шкале радиоприемника. Если этот режим не используется, на выходе L должен постоянно поддерживаться уровень лог. 1.

Прямой счет осуществляется при подаче импульсов отрицательной полярности на вход +1, при этом на входах —1 и L должна быть лог. 1, на входе R — лог. 0. Переключение триггеров счетчика происходит по спадам входных импульсов, одновременно с каждым десятым входным импульсом на выходе ⩾9 формируется отрицательный выходной импульс переполнения, который может подаваться на вход +1 следующей микросхемы многоразрядного счетчика. Уровни на выходах 1—2—4—8 счетчика соответствуют состоянию счетчика в данный момент (в двоичном коде). При обратном счете входные импульсы подаются на вход —1, выходные импульсы снимаются с выхода ⩽0. Пример временной диаграммы работы счетчика приведен на рис. 29.

Первый импульс установки в 0 устанавливает все триггеры счетчика в 0. Три следующих импульса, поступающих на вход +1,

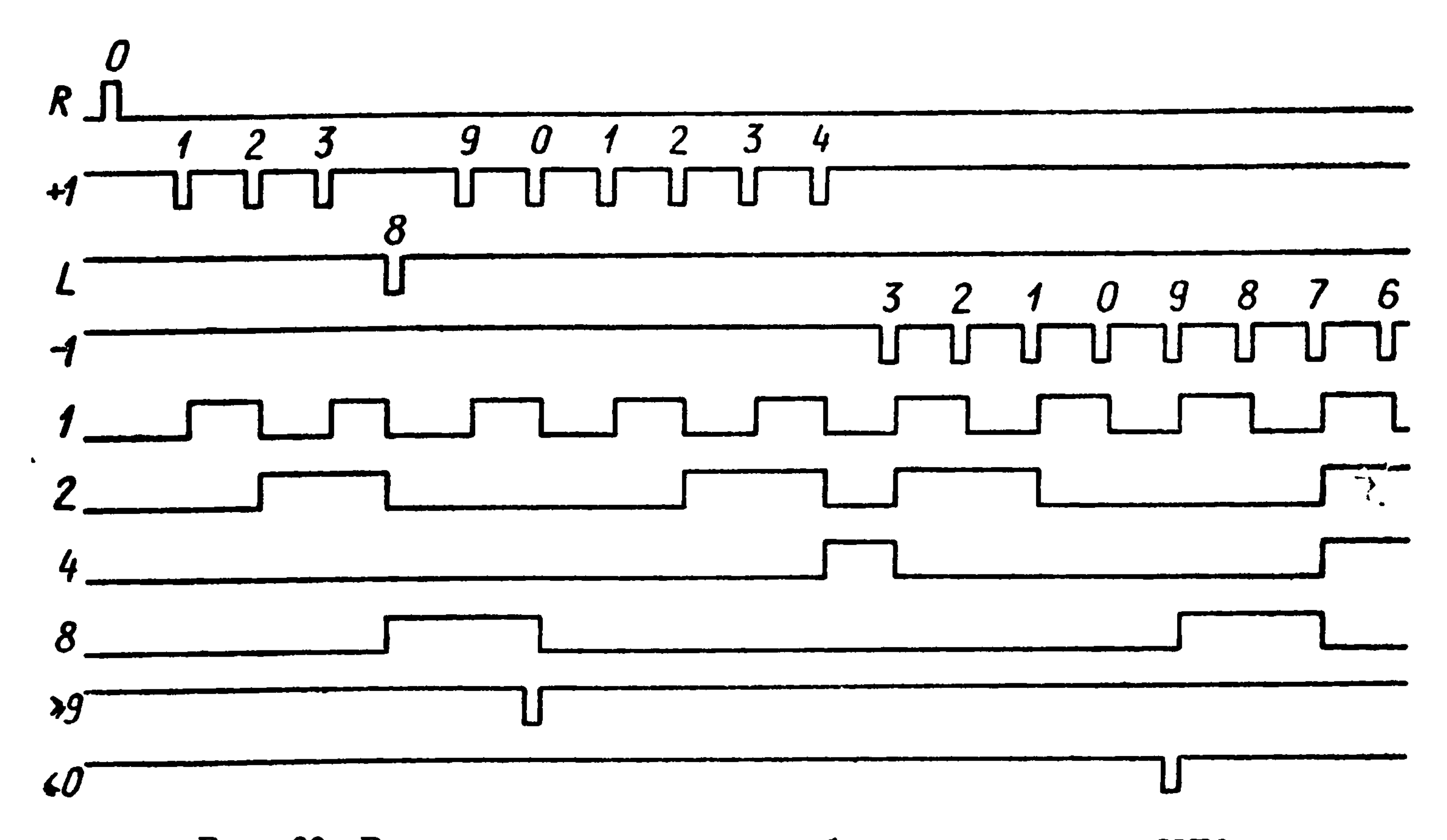


Рис. 29. Временная диаграмма работы микросхемы ИЕ6

переводят счетчик в состояние 3, которому соответствуют лог. 1 на выходах 1 и 2 и 0 — на 4 и 8. Если на входах D1—D4 лог. 0, на входе D8 лог. 1, импульс на входе L устанавливает счетчик в состояние 8. Следующие шесть импульсов, поступающие на вход +1, переводят счетчик последовательно в состояния 9, 0, 1, 2, 3, 4. Одновременно с импульсом, переводящим счетчик в 0, на выходе ≥9 появляется выходной импульс прямого счета. Следующие импульсы, поступающие на вход — 1, изменяют состояние счетчика в обратном порядке: 3, 2, 1, 0, 9, 8 и т. д. Одновременно с импульсом обратного счета, переводящим счетчик в состояние 9, на выходе ≤0 появляется выходной импульс.

В микросхеме ИЕ7 импульс на выходе ≥15 появляется одновременно с импульсом на входе +1 при переходе счетчика из состояния 15 в состояние 0, а на выходе ≤0 — при переходе счетчика из 0 в 15 одновременно с импульсом на входе —1.

Предельная частота функционирования микросхем К155ИЕ6, К155ИЕ7 — 15 МГц, К555ИЕ6 и К555ИЕ7 — 25 МГц.

Микросхему К155ИЕ8 обычно называют делителем частоты с переменным коэффициентом деления, однако это не совсем точно. Эта микросхема содержит шестиразрядный двоичный счетчик, элементы совпадения, позволяющие выделять несовпадающие между собой импульсы — каждый второй, каждый четвертый, каждый восьмой и т. д. и управляемый элемент И-ИЛИ, который позволяет подавать на выход часть или все выделенные импульсы, в результате чего средняя частота выходных импульсов может изменяться от 1/64 до 63/64 частоты входных импульсов. Графическое обозначение микросхемы приведено на рис. 30, пример временной диаграммы ее работы — на рис. 31. Для наглядности на рис. 30

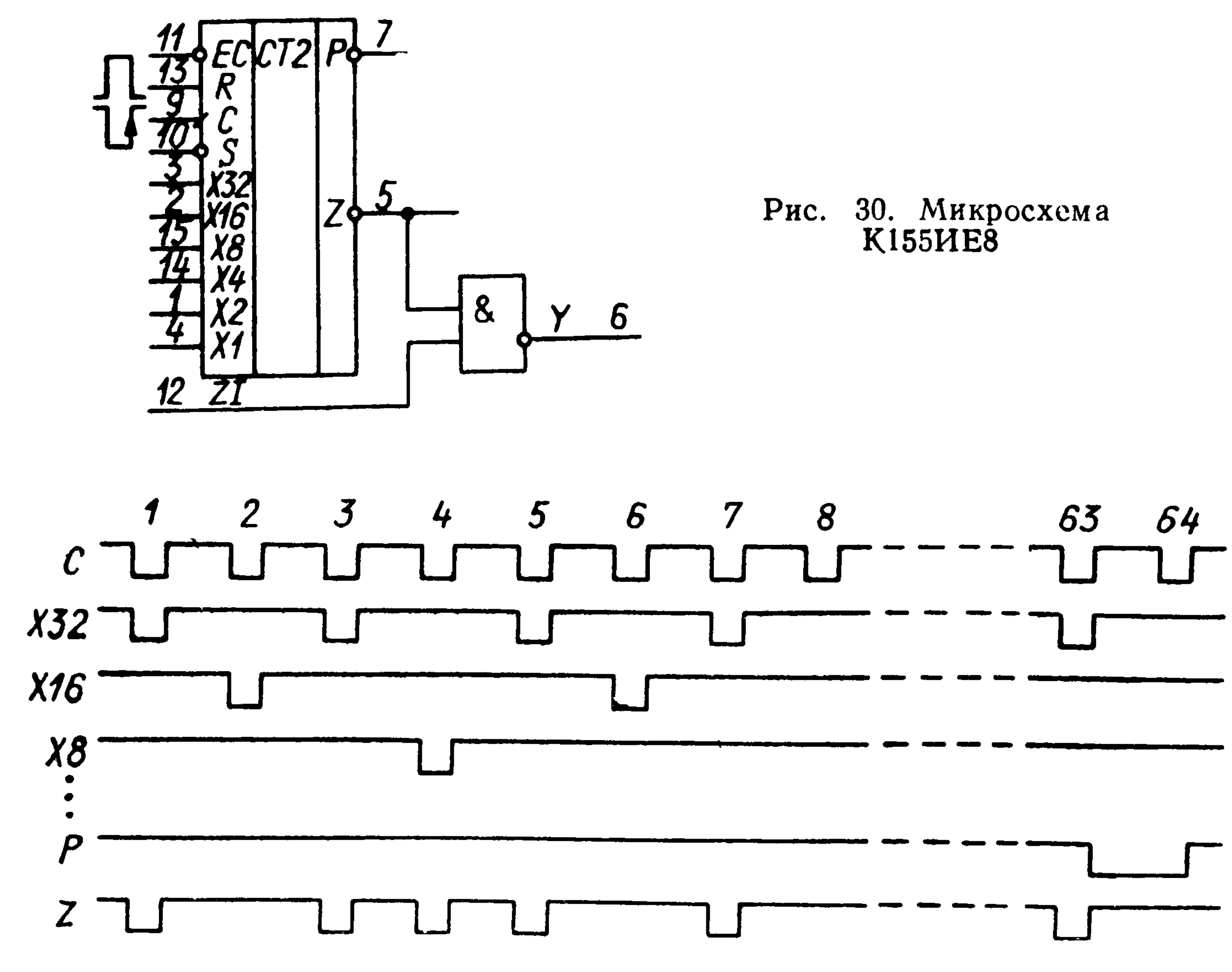


Рис. 30. Микросхема К155ИЕ8

Рис. 31. Временная диаграмма работы микросхемы К155ИЕ8

вынесен логический элемент И-НЕ, входящий в микросхему. Микросхема имеет следующие входы: инверсный вход ЕС — разрешения счета, при подаче на который лог. 1 счетчик не считает, вход R — установки 0, установка триггеров счетчика в 0 происходит при подаче на него уровня лог. 1. Вход С — вход тактовых импульсов отрицательной полярности, переключение триггеров счетчика происходит по спадам входных импульсов. Входы X1—X32 позволяют управлять выдачей отрицательных выходных импульсов, совпадающих по времени с входными, на выход Z. На рис. 31 в качестве примера показано, какие импульсы выделяются на выходе Z при подаче лог. 1 на входы: X32 (диаграмма X32), X16 (диаграмма X16) и X8 (диаграмма X8). В этих случаях на выходе Z выделяется соответственно 32, 16 или 8 равномерно расположенных импульсов. Если же одновременно подать лог. 1 на несколько входов, например, на X32 и X8, то как показано на диаграмме Z, на выходе Z выделится 40 импульсов, но расположенных неравномерно. В общем случае число импульсов N на выходе Z за период счета составит

$$N = 32 \cdot X32 + 16 \cdot X16 + 8 \cdot X8 + 4 \cdot X4 + 2 \cdot X2 + X1,$$

где X1—X32 принимают значения соответственно 1 или 0 в зависимости от того, подана или нет лог. 1 на соответствующий вход.

На выходе P выделяется отрицательный импульс, фронт которого совпадает со спадом 63-го тактового импульса, спад — со спадом 64-го. Этот импульс может использоваться при каскадном соединении интегральных микросхем К155ИЕ8. Вход S — вход стробирования, при подаче на него лог. 1 выдача импульсов на выходе Z прекращается.

На рис. 32 приведена схема соединения двух делителей К155ИЕ8, позволяющая получить на выходе от 1 до 4095 импульсов при подаче на вход $4096 = 64^2$ импульсов. Число импульсов на выходе подсчитывается по формуле, аналогичной приведенной вы-

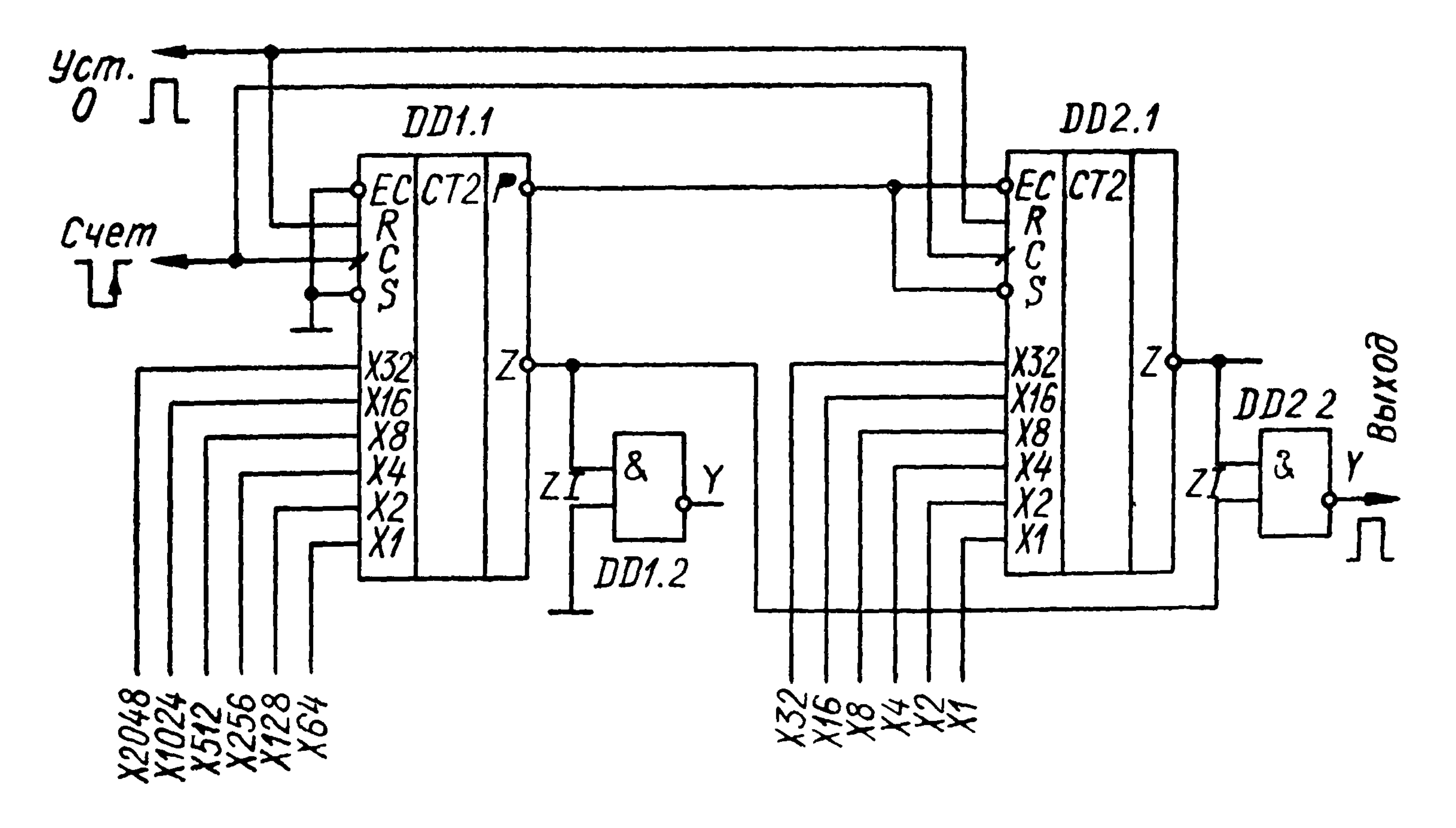


Рис. 32. Схема соединения двух делителей К155ИЕ8

ше, в которой коэффициенты имеют значения от 2048 до 1. Если требуется соединить бóльшее число делителей, их соединение производится аналогично рис. 32, однако выходной элемент И-НЕ, выполняющий функцию ИЛИ-НЕ для отрицательных импульсов, поступающих с выходов Z делителей, необходимо использовать из отдельной микросхемы И-НЕ или И.

Микросхема ИЕ9 (рис. 33) — синхронный десятичный счетчик с возможностью параллельной записи информации по фронту тактового импульса, имеет девять входов. Подача лог. 0 на вход R независимо от состояния других входов приводит к установке триггера микросхем в состояние 0. Для обеспечения режима счета на входе R необходимо подать лог. 1, тот же сигнал должен быть подан на входы разрешения параллельной записи EL, разрешения счета EC, разрешения выдачи сигнала переноса EP. Изменение состояния триггеров счетчика при счете происходит по спаду импульсов отрицательной полярности, подаваемых на вход C.

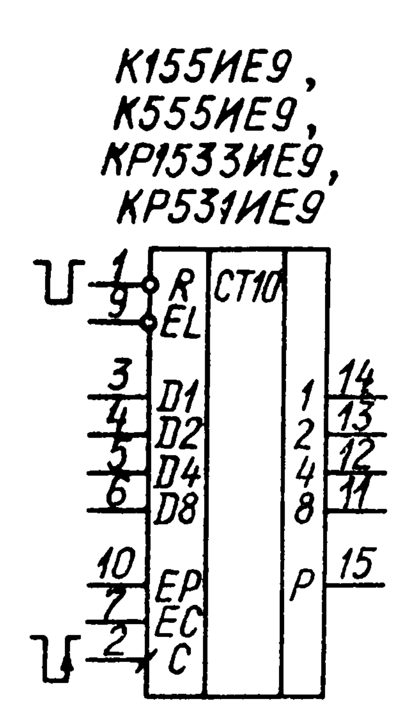


Рис. 33. Микросхема ИЕ9

При подаче лог. 0 на вход EL микросхема переходит в режим параллельной записи информации со входов D1—D8. Запись происходит по спадам импульсов отрицательной полярности на входе C, что позволяет использовать микросхему в режиме сдвигающего регистра. При записи на входе R должна быть лог. 1, сигналы на входах EC и EP произвольны.

На выходе переноса P лог. 1 появляется в том случае, когда счетчик находится в состоянии 9, а на входе EP присутствует лог. 1, в остальных случаях на выходе P лог. 0. Подача лог. 0 на вход EP запрещает выдачу лог. 1 на выходе P и счет импульсов. Подача лог. 0 на вход EC запрещает счет, но не запрещает выдачу сигнала переноса. Сигнал запрета счета (лог. 0 на входах EC или EP) действует лишь в том случае, если он полностью перекрывает по длительности импульс отрицательной полярности на входе C, в том числе он может совпадать с ним по времени.

Для обеспечения параллельной записи лог. 0 на вход EL информация на входы D1—D8 может быть подана как при лог. 1, так и при лог. 0 на входе C и удерживаться до момента перехода лог. 0 на входе C в лог. 1, когда и произойдет запись.

Для обеспечения счета с числа, введенного в микросхему при параллельной записи, лог. 0 на входе EL должен быть изменен на лог. 1 или одновременно с переходом лог. 0 в лог. 1 на входе C, или при лог. 1 на входе C.

На рис. 34 приведена схема соединения микросхем ИЕ9 в многоразрядный синхронный счетчик, которая снижает быстродействие счетчика, так как для его нормальной работы необходимо, чтобы сигнал переноса от младшего разряда прошел через все микросхемы до старшего разряда до подачи очередного тактового импульса. Для получения максимального быстродействия многоразрядного счетчика, равного быстродействию отдельной микросхемы, микросхемы можно соединить по схеме рис. 35. В этом случае сигнал пе-

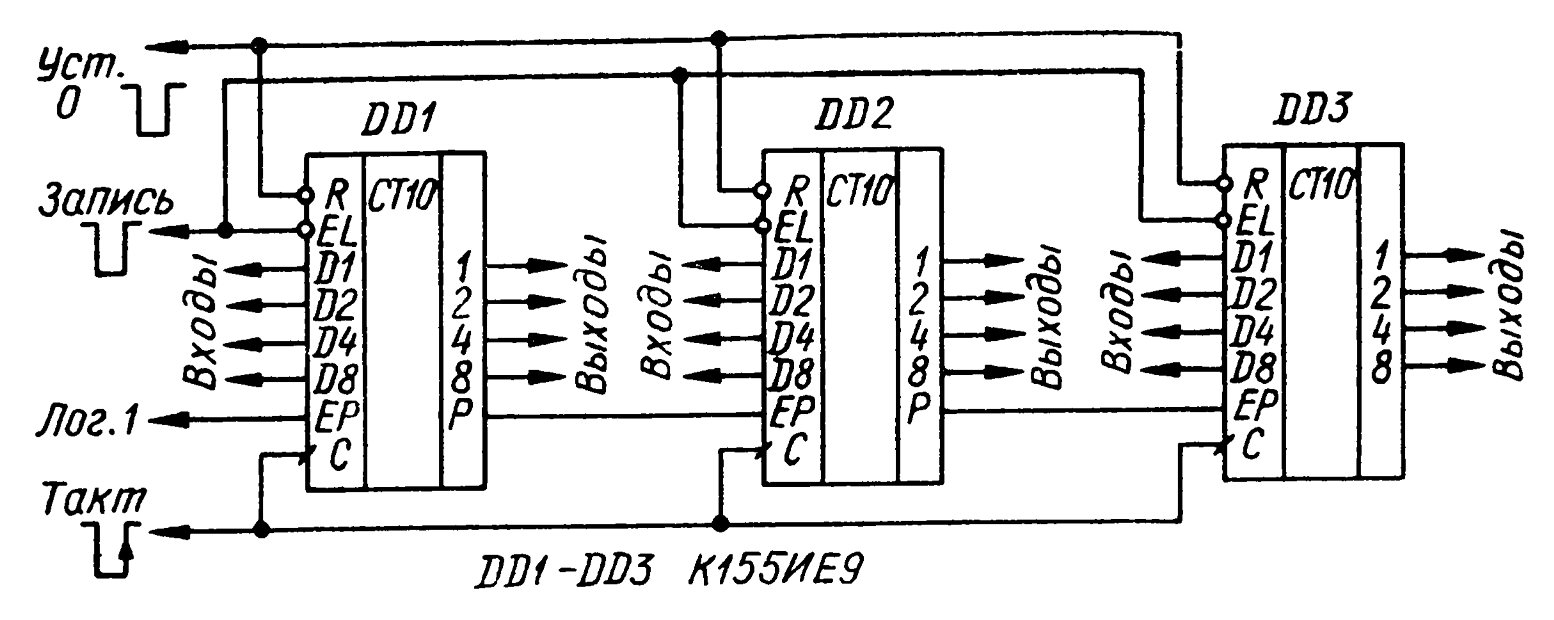


Рис. 34. Соединение микросхем ИЕ9 в счетчик

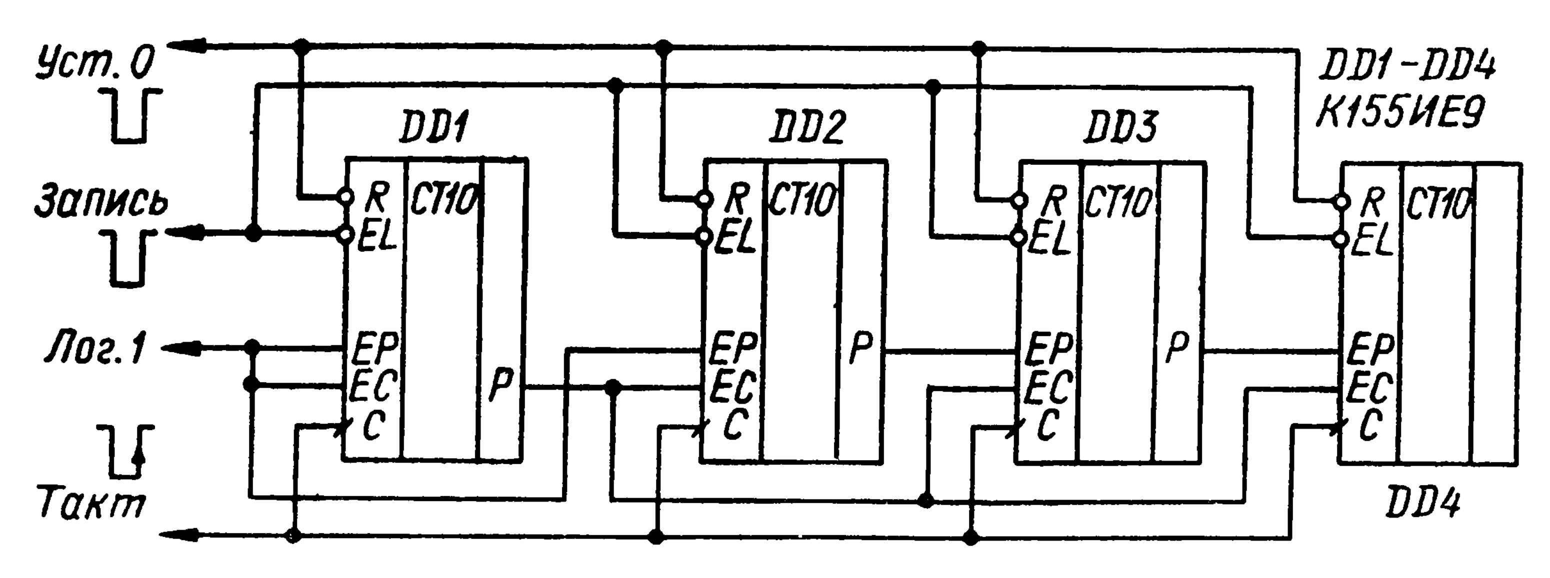


Рис. 35. Соединение микросхем ИЕ9 в счетчик для получения максимального быстродействия

реноса с выхода P микросхемы DD1 разрешает работу остальных микросхем, соединенных в счетчик по схеме рис. 34 лишь в те моменты, когда микросхема DD1 находится в состоянии 9, поэтому от счетчика DD2—DD9 требуется быстродействие в 10 раз меньшее быстродействия микросхемы DD1, что обеспечивается при любой практически встречающейся длине счетчика.

Как уже указывалось выше, микросхемы ИЕ9 могут работать в режиме сдвигающего регистра. Для обеспечения такого режима необходимо входы D1—D8 соединить с выходами 1—2—4—8 в необходимом порядке. Для сдвига информации на один двоичный разряд по каждому тактовому импульсу в сторону старших разрядов соединение необходимо произвести в соответствии с рис. 36, для сдвига в сторону младших разрядов — в соответствии с рис. 37. Для обеспечения динамической индикации удобно сдвигать информацию сразу на один десятичный разряд, а сдвигающий регистр замыкать в кольцо. Такая возможность проиллюстрирована на рис. 38.

На рис. 38 не показаны цепи подачи импульсов и управляющих сигналов, которые могут быть выполнены в соответствии с рис. 34 или 35. Роль входа разрешения сдвига выполняет вход Запись. Естественно, что при соединении микросхем в соответствии с рис. 36—38 параллельная запись информации в микросхемы невозможна.

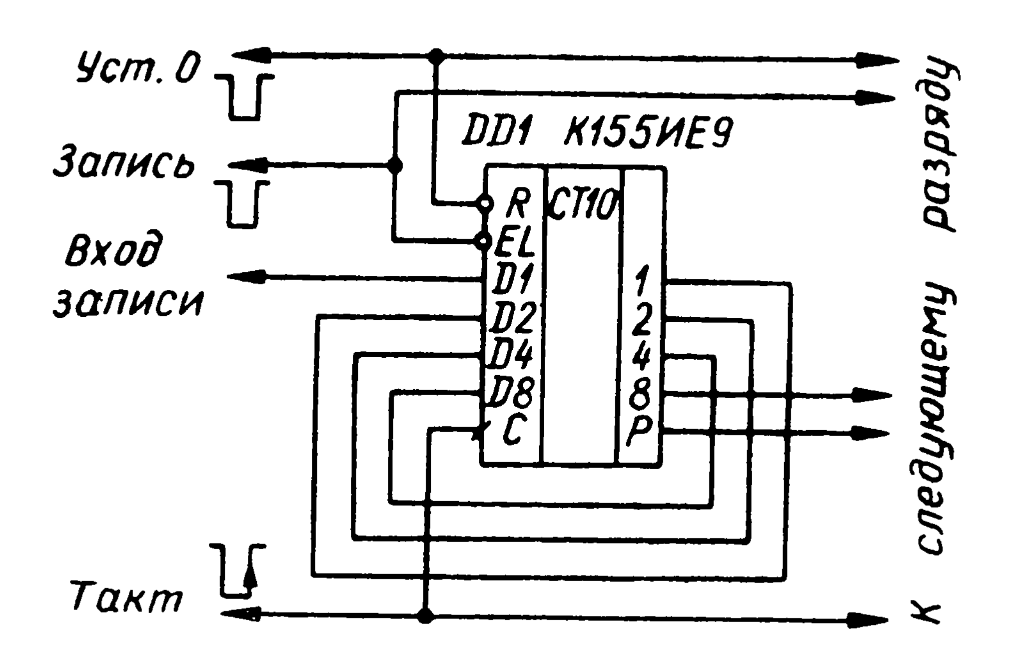


Рис. 36. Счетчик с возможностью сдвига в сторону старших разрядов

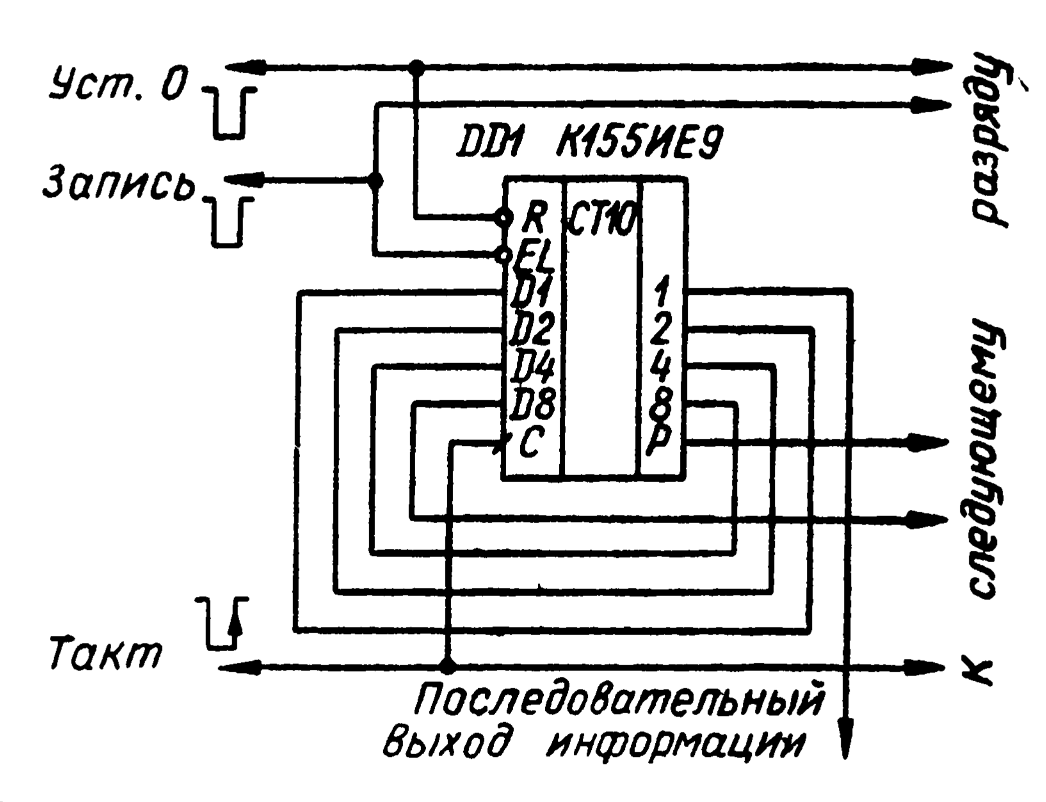


Рис. 37. Счетчик с возможностью сдвига в сторону младших разрядов

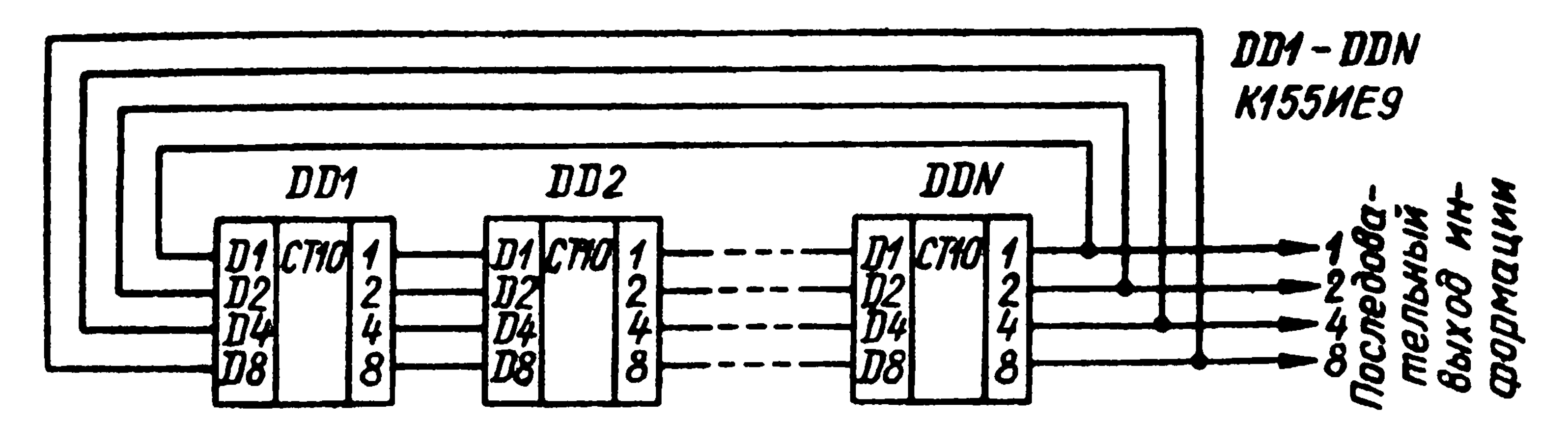


Рис. 38. Счетчик со сдвигом на декаду

Микросхемы ИЕ9 удобно использовать в делителе с переключаемым коэффициентом пересчета. Для получения указанного режима достаточно сигнал переноса старшего разряда одноразрядного или многоразрядного счетчика через инвертор подать на вход разрешения записи, а на входы D1—D8 подать код, определяющий коэффициент пересчета (рис. 39).

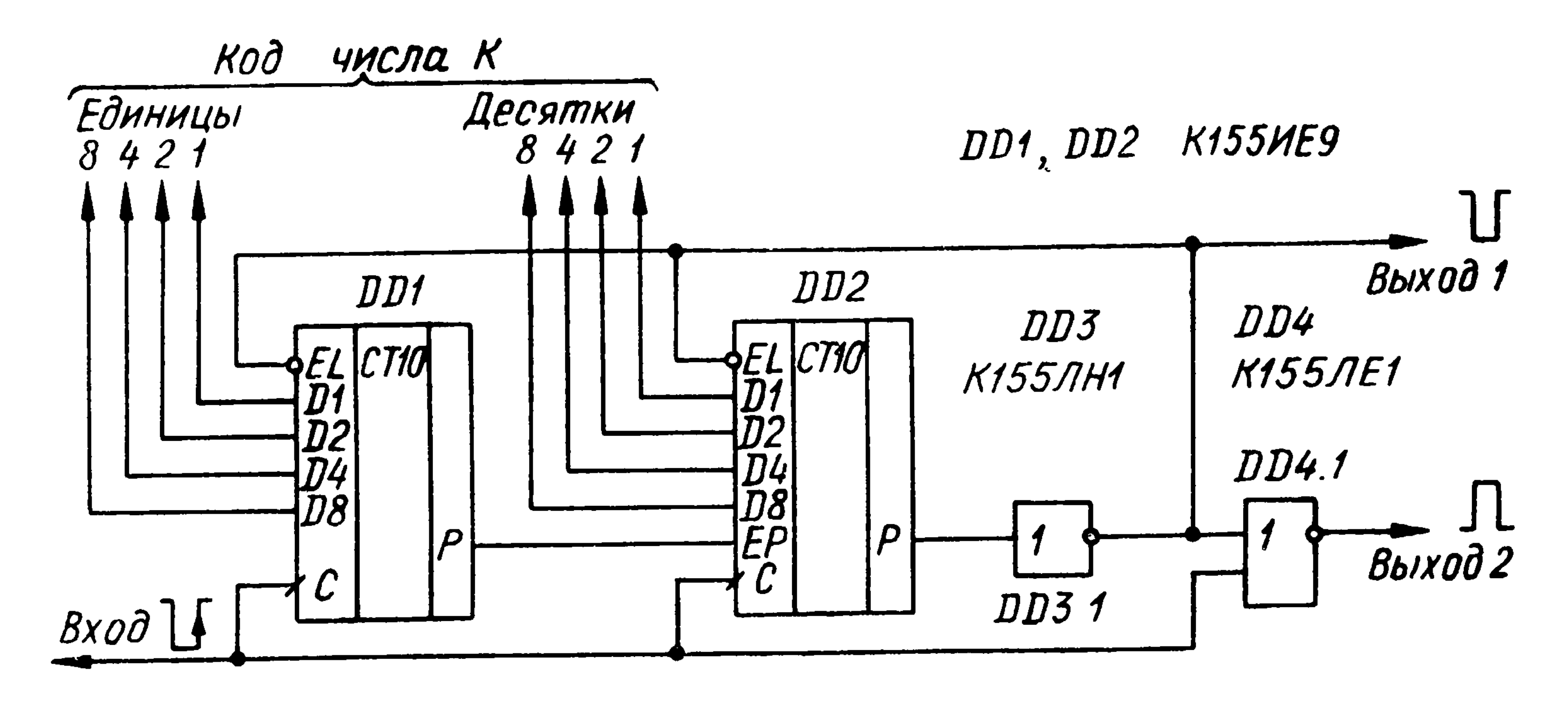


Рис. 39. Делитель с управляемым коэффициентом деления

При установке счетчика в процессе счета в состояние 99...9 счетчик перейдет в режим параллельной записи и при подаче следующего тактового импульса вместо перехода в состояние 00...0 произойдет запись параллельного кода, поданного на входы D1—D8 микросхем. В результате общий коэффициент пересчета N уменьшится на величину K, соответствующую численному значению этого кода, и составит

$$N = 10^{м} - K,$$

где м — число микросхем в делителе.

Коэффициент пересчета может меняться для выхода 2 в пределах $1...10^{м}$ (длительность выходных импульсов положительной полярности равна длительности входных), для выхода 1 — в пределах $2...10^{м}$ (длительность импульсов отрицательной полярности равна периоду входных импульсов).

Если делитель собран по схеме рис. 35, инвертор DD3 необходимо заменить на двухвходовый элемент И-НЕ, второй вход которого подключить к выходу переноса P первой микросхемы делителя.

Микросхема ИЕ10 (рис. 40) по своему функционированию анало-

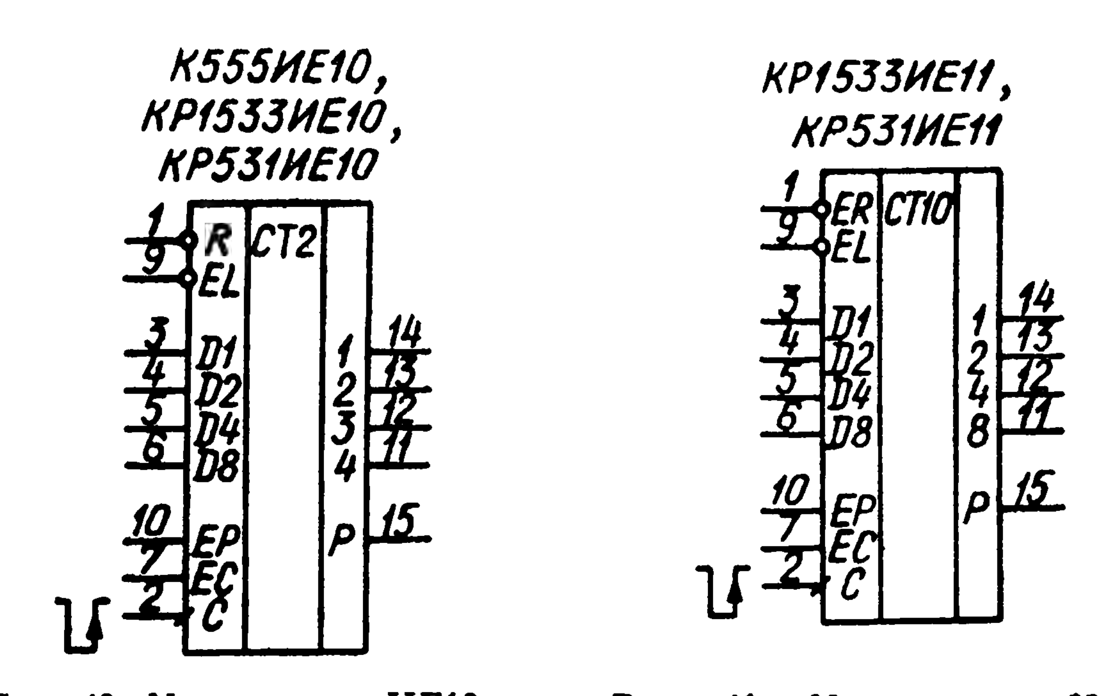


Рис. 40. Микросхема ИЕ10   Рис. 41. Микросхема ИЕ11

гична микросхеме ИЕ9 и отличается от нее тем, что считает в двоичном коде, и ее коэффициент пересчета равен 16. В остальном ее работа и правила включения те же.

Микросхема ИЕ11 — десятичный синхронный счетчик (рис 41). Логика его работы соответствует логике работы счетчиков ИЕ9. Отличие лишь в том, что для сброса в состояние 0 счетчика ИЕ9 необходима подача на вход R лог. 0, а для сброса в состояние 0 счетчика ИЕ11 кроме подачи на вход ER (разрешение уст. 0) лог. 0 необходима подача тактового импульса отрицательной полярности на вход C, по спаду которого и просходит сброс счетчика. Таким образом, все изменения выходных сигналов этой микросхемы происходят по спаду импульсов отрицательной полярности на входе C.

Микросхема ИЕ14 (рис. 42) во многом напоминает микросхему

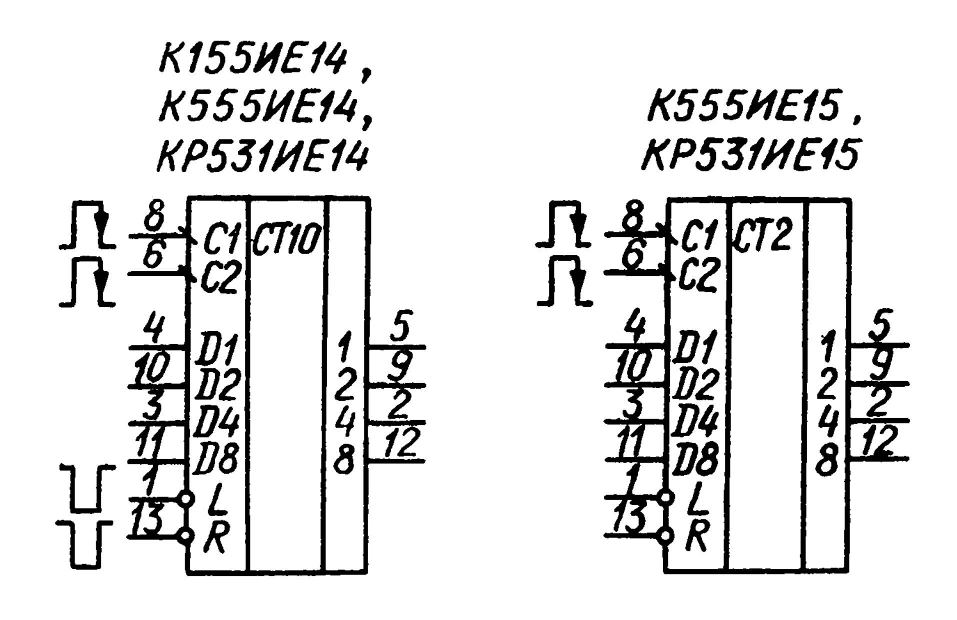


Рис. 42. Микросхемы ИЕ14 и ИЕ15

ИЕ2. Она также содержит счетный триггер с входом C1 и делитель частоты на 5 с входом C2. При соединении выхода 1 счетного триггера (вывод 5) с входом C2 образуется двоично-десятичный счетчик, работающий в коде 1—2—4—8. Срабатывание триггера и делителя на 5 происходит по спадам импульсов положительной полярности. Различие с микросхемой ИЕ2 заключается в полярности импульсов сброса — триггеры микросхемы ИЕ14 устанавливаются в 0 при подаче на вход R лог. 0. Кроме того, в микросхеме ИЕ14 есть возможность предварительной установки триггеров счетчика. Для установки триггеров необходимый код следует подать на входы D1—D8, а на вход L — импульс отрицательной полярности. При лог. 0 на входе L сигналы на выходах 1—8 повторяют сигналы на входах D1—D8, при лог. 1 происходит запоминание и возможен счетный режим работы микросхемы.

Микросхему удобно применять в счетчиках с предварительной установкой, например, в цифровых шкалах радиоприемников и трансиверов с учетом промежуточной частоты.

Микросхема ИЕ15 (рис. 42) по своей структуре и функционированию аналогична микросхеме ИЕ14, но делитель с входом C2 делит частоту на 8.

Микросхемы КР531ИЕ16 и КР531ИЕ17 — реверсивные синхронные четырехразрядные счетчики — двоично-десятичный и двоичный соответственно. Разводка их выводов совпадает (рис. 43), более того,

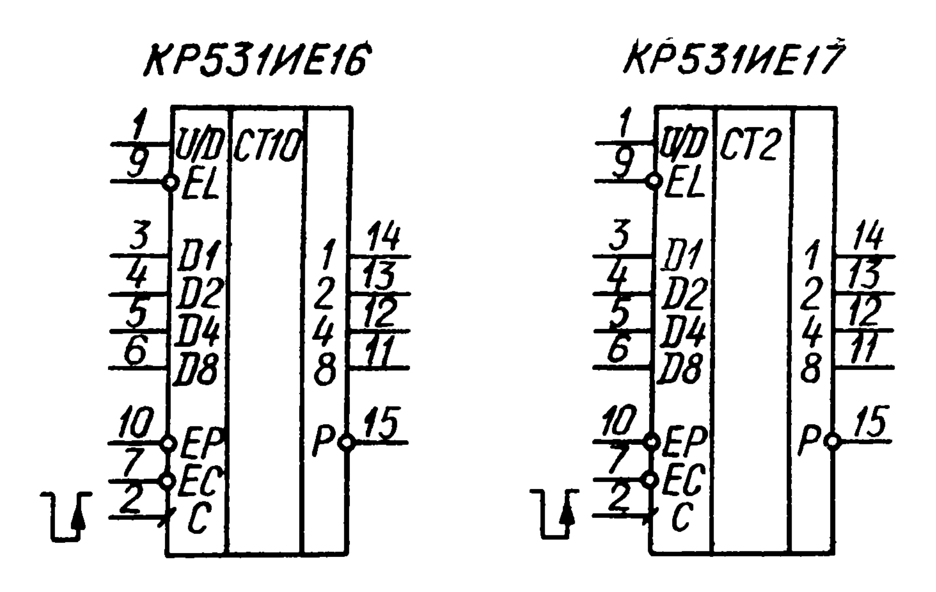


Рис. 43. Микросхемы ИЕ16 и ИЕ17

она совпадает с разводкой микросхем ИЕ9 и ИЕ10, за исключением вывода 1, для описываемых микросхем это вход изменения направления счета U/D, вход сброса отсутствует. При лог. 1 на входе U/D счетчик считает вверх, при лог. 0 — вниз. Синхронная параллельная запись информации в микросхемы КР531ИЕ16 и КР531ИЕ17 происходит со входов D1—D8 по спаду тактового импульса отрицательной полярности на входе C и подаче лог. 0 на вход разрешения загрузки EL. При счете на входе EL должна быть лог. 1.

Отличием описываемых микросхем от ИЕ9 и ИЕ10 является также полярность сигналов разрешения переноса EP и разрешения счета EC (для разрешения работы на эти входы необходимо подавать лог. 0). Соответственно выходным разрешающим сигналом на выходе переноса P является лог. 0, он появляется в случае, когда микросхема КР531ИЕ16 досчитала до состояния 9 (КР531ИЕ17 — до состояния 15) при прямом счете или до 0 при обратном, а на входе разрешения переноса EP — лог. 0.

Примерны соединения микросхем КР531ИЕ16 и КР531ИЕ17 в многоразрядный счетчик приведены на рис. 44 и 45. При соединении

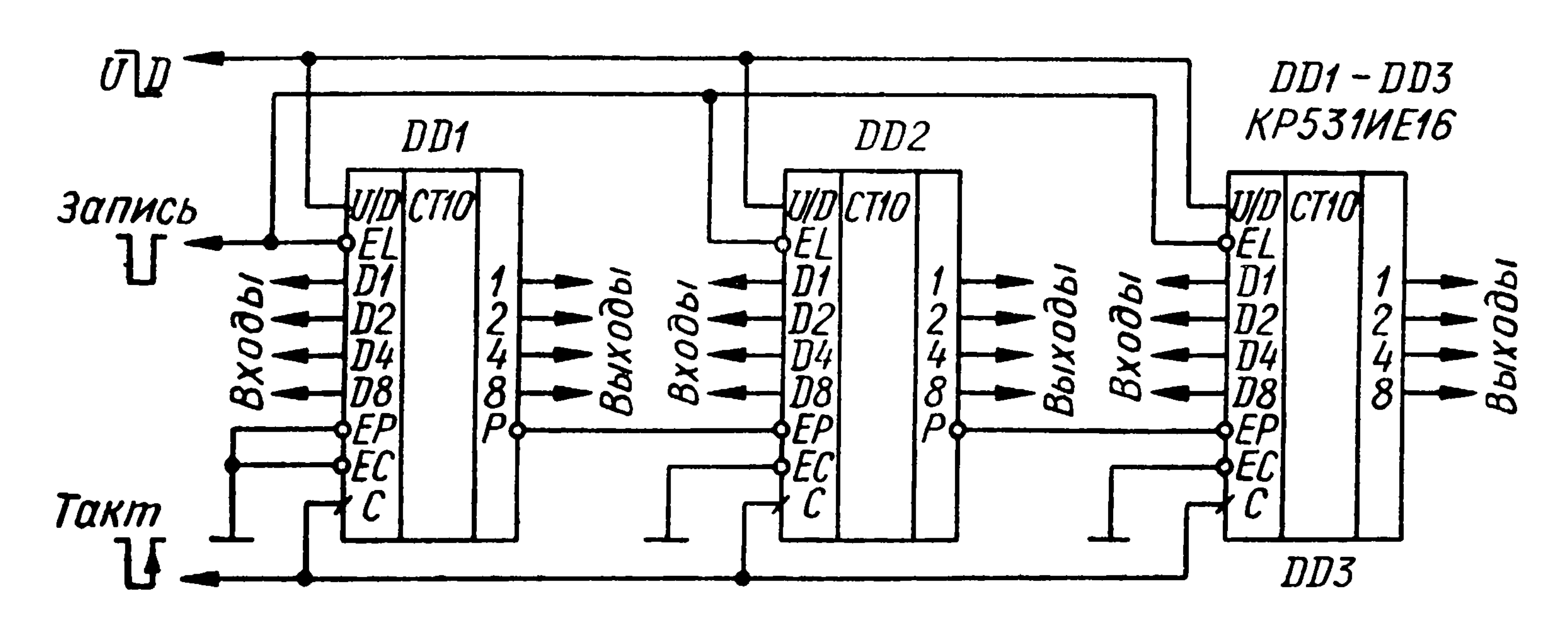


Рис. 44. Соединение микросхем ИЕ16 в счетчик

микросхем по схеме рис. 44 максимальная частота счета снижается по отношению к максимально возможной для одной микросхемы, при соединении по схеме рис. 45 — не снижается. Следует помнить, что переключение направления счета на входе U/D и смену инфор-

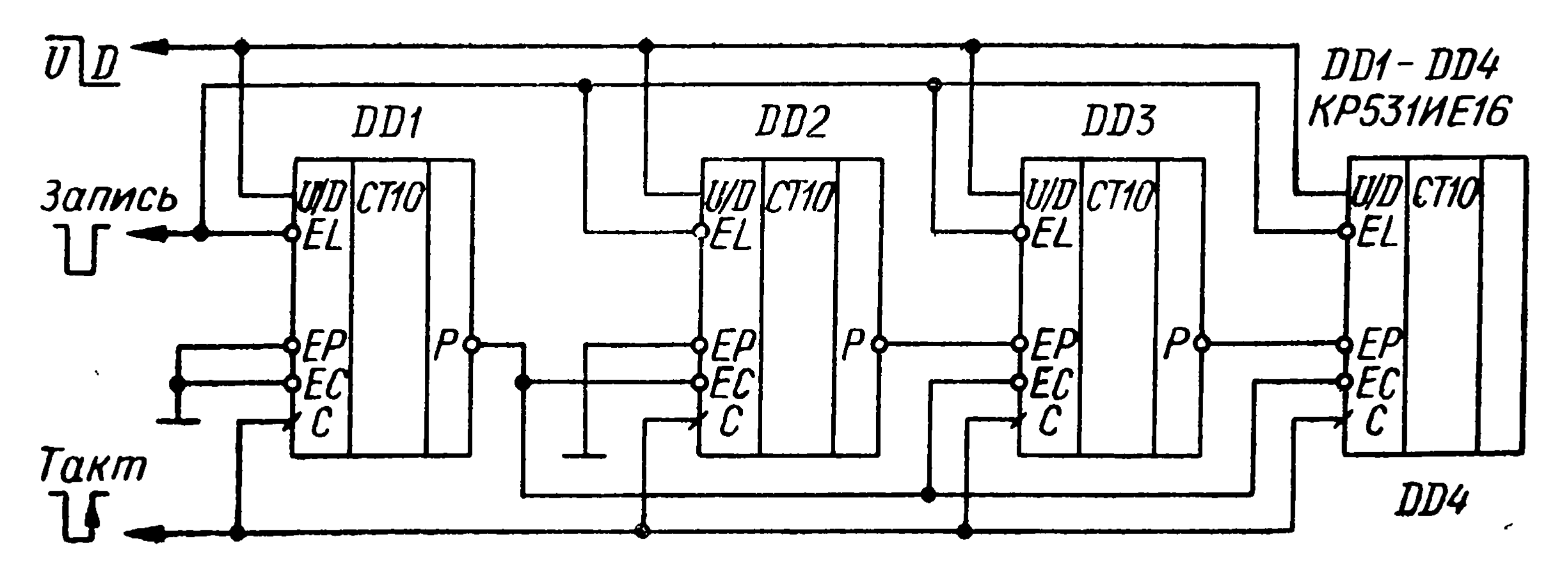


Рис. 45. Соединение микросхем ИЕ16 в счетчик для получения максимального быстродействия

мации на входах ЕР и ЕС следует производить в паузе между тактовыми импульсами, т. е. при лог. 1 на входах С микросхем или в момент изменения сигнала на этих входах с лог. 0 на лог. 1.

Входной ток микросхем по входу ЕР в соотоянии лог. 0—4 мА.

Микросхема ИЕ18 (рис. 46) аналогична по функционированию микросхеме ИЕ11, но ее коэффициент пересчета равен 16.

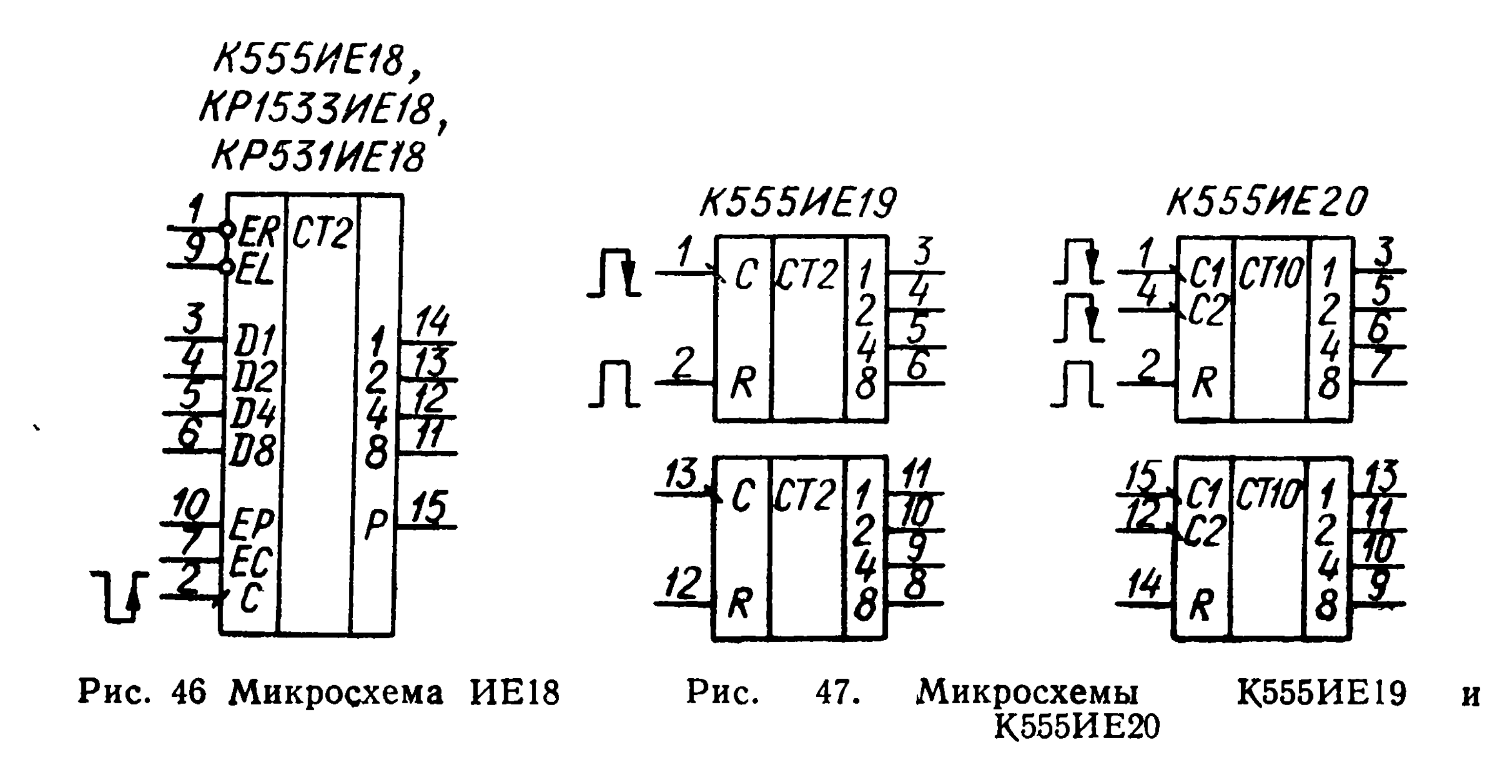


Рис. 46 Микросхема ИЕ18

Рис. 47. Микросхемы К555ИЕ19 и К555ИЕ20

Рассмотренные выше микросхемы счетчиков серии КР531 имеют входные токи по управляющим входам, как правило, больше стандартных. При подаче на входы лог. 0 токи составляют для микросхем КР531ИЕ9 и КР531ИЕ10 по выводу 2—5 мА, выводу 10—3 мА, выводу 9—4 мА. Для микросхем КР531ИЕ11 и КР531ИЕ18 ток по выводу 10 составляет 4 мА, а для КР531ИЕ14 и КР531ИЕ15 ток по выводу 8—8 мА, по выводу 6—10 мА, по выводам 1, 3, 4, 10, 11, 13—0,75 мА.

Микросхема К555ИЕ19 — два четырехразрядных двоичных счетчика (рис. 47), каждый из которых имеет два входа: R — для установки триггеров счетчика в 0 при подаче на вход R лог. 1 и С — для подачи счетных импульсов. Срабатывание триггеров счетчика происходит по спадам импульсов положительной полярности, подаваемых на вход С, выходной код счетчиков — стандартный, 1—2—

—4—8. Для соединения счетчиков в многоразрядный выходы 8 предыдущих разрядов необходимо соединить с входами С последующих.

Микросхема К555ИЕ20 (рис. 47) — два четырехразрядных двоично-десятичных счетчика, каждый из которых аналогичен счетчику микросхем ИЕ2, за исключением входов установки в 0 R. Каждый счетчик имеет триггер с входом С1, выходом 1 и делитель частоты на 5 с входом С2 и выходами 2, 4, 8. Триггер и счетчик срабатывают по спадам положительных импульсов, подаваемых на входы С1 и С2, на входе R при счете должен быть лог. 0. Подача лог. 1 на вход R устанавливает триггер и счетчик в 0. Для получения десятичного счетчика выход 1 надо соединить с входом С2, при этом код счетчика будет 1—2—4—8. Если же выход 8 соединить с входом С1, а входные импульсы подавать на вход С2, выходной код счетчика будет 1—2—4—5, а на выходе 1 сигнал будет иметь форму меандра с частотой в 10 раз меньше входной. Впрочем, так же можно соединять счетчики микросхем ИЕ2 и ИЕ14. Предельная частота работы триггера — 25 МГц, делителя на 5—20 МГц.

РЕГИСТРЫ

Регистры можно разделить на два класса — сдвигающие и хранения информации. В свою очередь, регистры хранения бывают «прозрачные», тактируемые импульсом, и синхронные, тактируемые фронтом импульса.

Микросхемы К155ТМ5 и ТМ7 (рис. 48) содержат по четыре триггера, образующих два двухразрядных регистра хранения информации. Каждый триггер имеет информационный вход D, тактовый С и

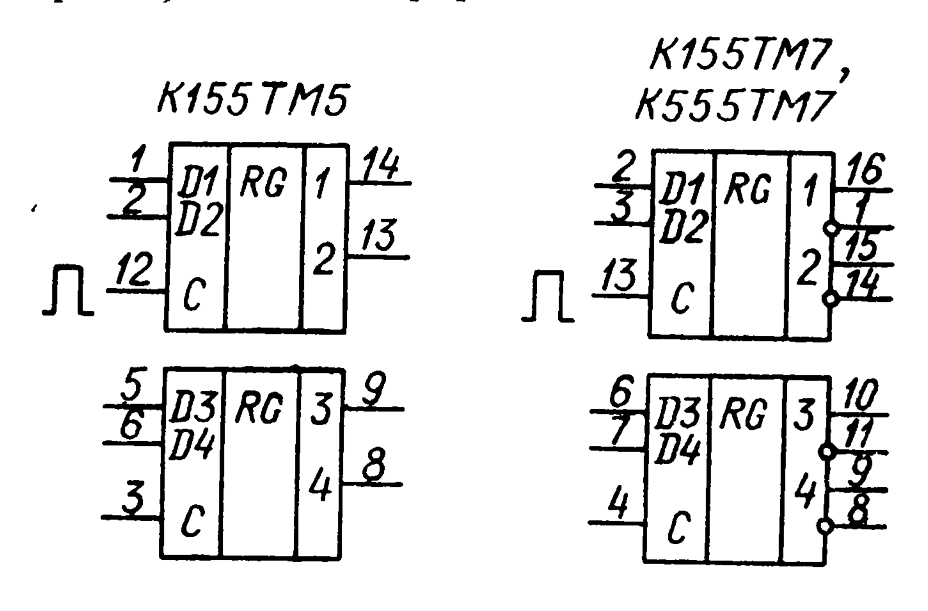


Рис. 48. Макросхемы ТМ5 и ТМ7

прямой выход (а в микросхеме ТМ7 еще и инверсный выход). Триггер работает следующим образом. При уровне лог. 0 на входе С изменение сигнала на входе D не влияет на состояние триггера, и он хранит записанную в нем ранее информацию. При подаче на вход С лог. 1 триггер превращается в повторитель — сигнал на выходе соответствует сигналу на входе, за это свойство подобные триггеры называют «прозрачными». При подаче на вход С лог. 0 триггер переходит вновь в режим хранения, а его состояние определяется сигналом на входе D перед спадом импульса на входе С. Таким, об-

разом, основные свойства триггеров микросхем К155ТМ5 и ТМ7 следующие:

1) при подаче на вход С лог. 0 — хранение информации;

2) при подаче на вход С лог. 1 — повторение входного сигнала;

3) запоминается информация, имеющаяся на входе D перед спадом на входе С;

4) изменение информации на выходе может происходить в течение всего положительного импульса на входе С, если при этом меняется информация на входе D.

Эту разновидность D-триггера называют «D-триггером, тактируемым импульсом», «триггером-защелкой», «прозрачным» триггером, чтобы отличать ее от описанных выше D-триггеров ТМ2, которые можно назвать «D-триггерами, тактируемыми фронтом» или «синхронными D-триггерами».

Для того чтобы подчеркнуть различие между ними, приведем логику работы D-триггера, тактируемого фронтом импульса:

1) хранение информации осуществляется при подаче на вход С как лог. 0, так и лог. 1;

2) прямого прохождения сигнала на выход со входа D нет;

3) запоминается информация, имеющаяся на входе D перед фронтом импульса на входе С;

4) изменение информации на выходе может происходить только во время фронта на входе С.

Микросхема ТМ8 (рис. 49) — регистр хранения информации, содержащий четыре синхронных D-триггера, по функционированию аналогичных триггерам микросхем ТМ2. Сброс триггеров происходит при подаче лог. 0 на вход R, запись — по спаду импульса

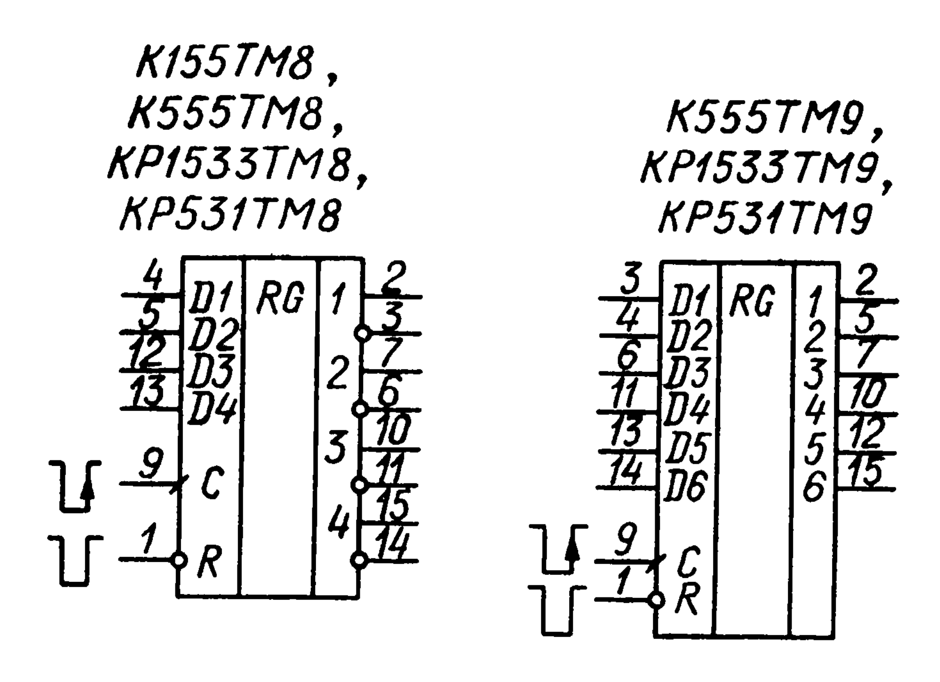


Рис. 49. Микросхемы ТМ8 и ТМ9

отрицательной полярности на входе С. Информация на входах D1—D8 может меняться как при лог. 0, так и при лог. 1 на входе С, она важна лишь непосредственно перед изменением сигнала на входе С с лог. 0 на лог. 1.

Микросхема ТМ9 — регистр хранения информации, содержащий шесть D-триггеров, по функционированию аналогичных триггерам микросхем ТМ2 и ТМ8.

Микросхема К155ИР1 (рис. 50) — четырехразрядный сдвигающий регистр, позволяет производить последовательную и параллельную

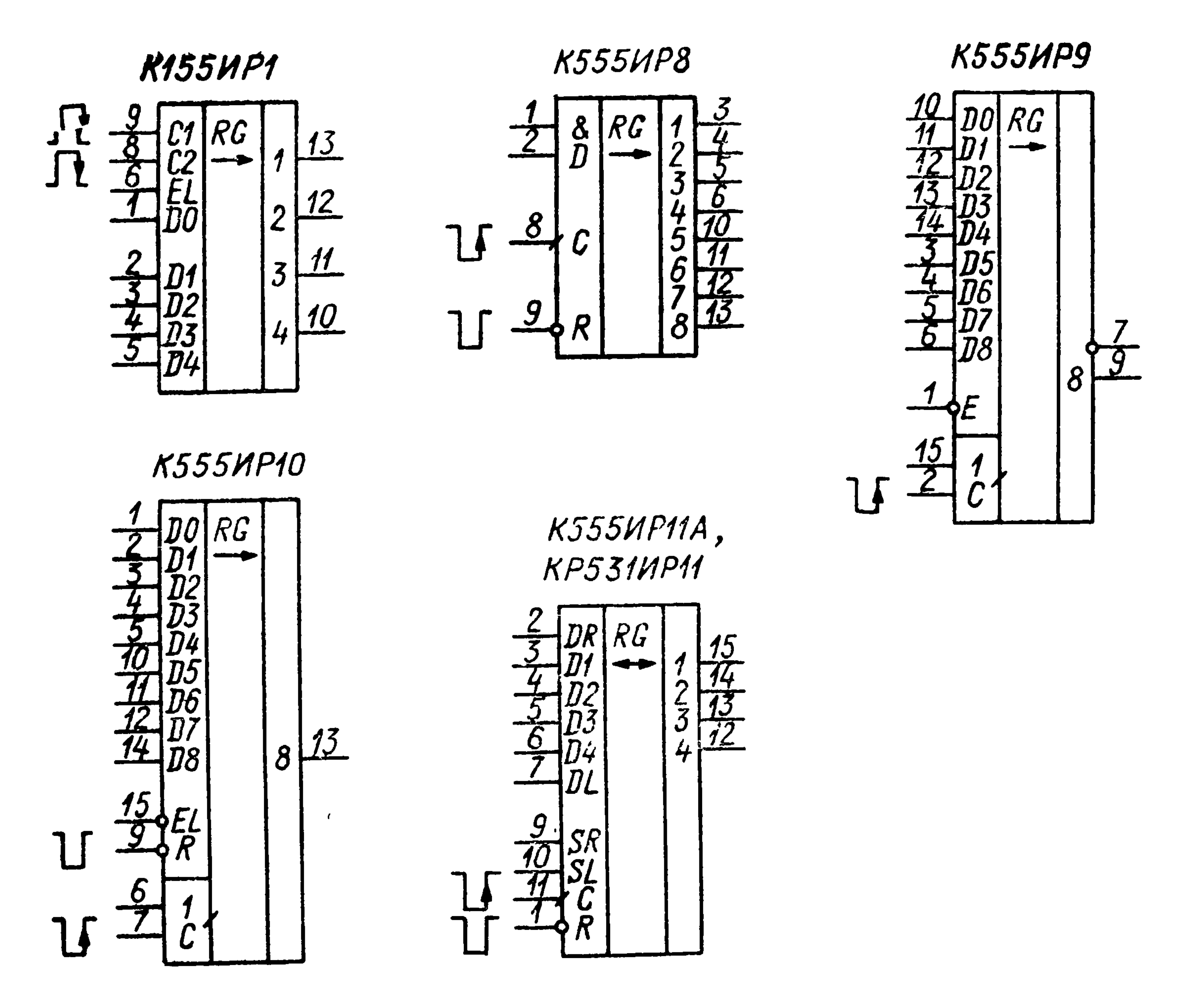


Рис. 50. Микросхемы сдвигающих регистров

записи информации в триггеры регистра, последовательное и параллельное считывания информации, сдвиг информации. Вход C1 микросхемы служит для подачи положительных тактовых импульсов, сдвигающих информацию, сдвиг происходит по спадам импульсов. При подаче положительного импульса на вход C2 по его спаду происходит запись в триггеры регистра информации, присутствующей на входах D1—D4. Кроме того, есть управляющий вход EL. Запись со входов D1—D4 может происходить лишь при наличии лог. 1 на входе EL, сдвиг — при наличии лог. 0. Для последовательной записи информации используется вход D0, запись происходит в режиме сдвига.

Наличие управляющего входа EL расширяет возможности использования микросхемы. Если соединить между собой входы C1 и C2, можно управлять сдвигом и записью, лишь изменяя логический уровень на входе EL. Можно соединить между собой входы C2 и EL, специального управляющего сигнала в этом случае не потребуется — сдвиг будет происходить при подаче импульсов на вход C1, запись — при подаче импульсов на C2.

Если вход D1 подключить к выходу 2, D2 — выходу 3, D3 — к выходу 4, D4 использовать в качестве входа последовательной записи, получится реверсивный сдвигающий регистр. При подаче импульсов на вход C1 будет происходить последовательная запись информации со входа D0 и сдвиг в сторону возрастания номеров выходов (сдвиг вправо). При подаче импульсов на вход C2 запись

будет происходить со входа D4, сдвиг в сторону уменьшения номеров выходов (сдвиг влево). В полученный таким образом реверсивный сдвигающий регистр параллельная запись информации невозможна.

Микросхема К555ИР8 (рис.50) — восьмиразрядный сдвигающий регистр. Она имеет вход С для подачи импульсов сдвига, вход сброса R, два равноправных входа D для подачи сдвигаемой информации, собранных по И, и восемь выходов. Обнуление триггеров регистра производится подачей лог. 0 на вход R. Прием информации со входов D и ее сдвиг в сторону выходов с большими номерами происходят по спадам импульсов отрицательной полярности на входе С.

Микросхему К555ИР8 удобно использовать для преобразования информации, поступающей в последовательном коде в параллельный.

Микросхема К555ИР9 (рис. 50) — восьмиразрядный сдвигающий регистр с возможностью асинхронной параллельной записи и последовательным считыванием. Микросхема имеет вход D0 для подачи информации при последовательной записи, восемь входов D1—D8 для подачи информации при параллельной записи, два равноправных входа для подачи тактовых импульсов (выводы 2 и 15), вход параллельной записи L и прямой и инверсный выходы последнего разряда сдвигающего регистра. Переключение триггеров регистра происходит по спаду импульсов отрицательной полярности на любом из входов С при лог. 0 на другом. Подача лог. 1 на любой из входов запрещает переключение триггеров при подаче импульсов на второй вход. Режим работы регистра определяется сигналом, поданным на вход L, при лог. 1 по спадам импульсов на входе С происходит сдвиг информации, поступающей на вход D0, к выходам 8, при лог. 0 на входе L происходит параллельная запись информации со входов D1—D8 в триггеры регистра.

Микросхема К555ИР10 (рис.50) по своей структуре аналогична микросхеме К555ИР9 и отличается от нее синхронной параллельной записью, отсутствием инверсного выхода последнего разряда сдвигающего регистра и наличием входа R для сброса всех триггеров регистра в нулевое состояние. Сброс производится при подаче лог. 0 на вход R, запись — спадом импульса отрицательной полярности на входе С при лог. 0 на входе EL.

Микросхемы К555ИР9 и К555ИР10 удобно применять для преобразования параллельного кода в последовательный. Наличие двух входов для подачи тактовых импульсов позволяет использовать один из них как вход разрешения работы регистра, другой — для выполнения сдвига или записи.

Микросхема ИР11 (рис. 50) — универсальный четырехразрядный сдвигающий регистр, позволяет производить как параллельную запись информации, так и ее сдвиг вправо и влево. Имеет входы: D1—D8 — для подачи информации при параллельной записи; DR — при последовательной записи и сдвиге вправо (в сторону возрастания номеров выходов); DL — то же, и сдвиге влево; SR и SL — управляющие, С — для подачи тактовых импульсов и R — сброса.

При подаче лог. 0 на вход R происходит установка триггеров регистра в 0. При лог. 1 на входе R режим работы определяется управляющими сигналами на входах SR и SL. При лог. 1 на входе

SR и лог. 0 на входе SL по спадам импульсов отрицательной полярности на входе C происходит последовательный прием информации с входа DR и сдвиг вправо. При лог. 1 на входе SL и лог. 0 на входе SR происходит прием информации с входа DL и сдвиг влево. При лог. 1 на обоих входах SR и SL по спаду импульса отрицательной полярности на входе C произойдет параллельная запись информации со входов D1—D4. Если на входах SR и SL лог. 0, переключение триггеров регистра при изменении информации на входе C не происходит.

Соединение микросхем ИР11 в многоразрядный реверсивный сдвигающий регистр проиллюстрировано на рис. 51.

Микросхема КР531ИР12 (рис. 52) — четырехразрядный сдвигающий регистр. Имеет четыре прямых выхода 1—4, инверсный выход разряда 4 и следующие входы: R — сброса, C — для подачи тактовых импульсов, EL — установки режима параллельной записи, J и K — для подачи информации при последовательной записи и D1, D2, D3, D4 — для подачи информации при параллельной записи.

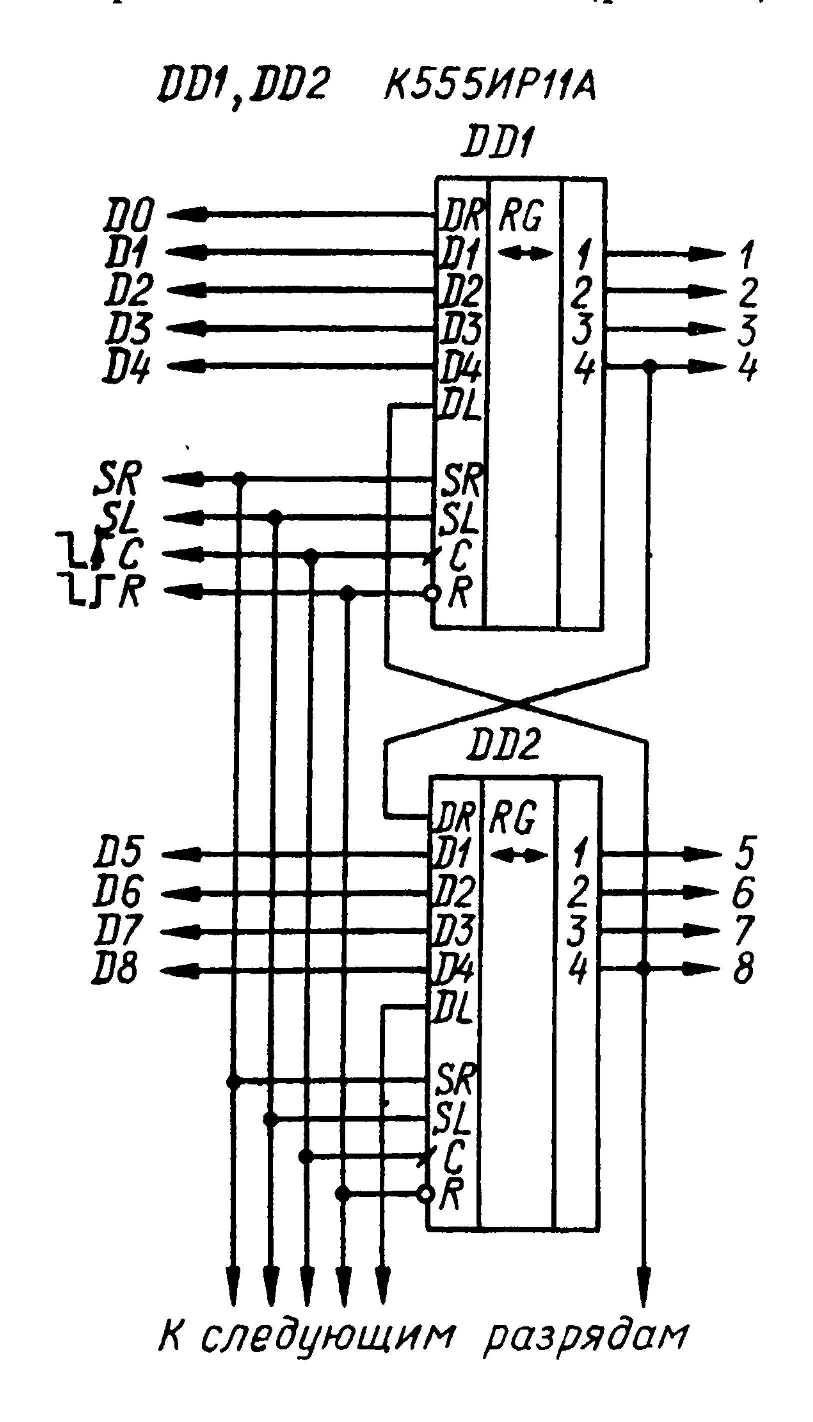


Рис. 51. Соединение микросхем К555ИР11

Рис. 52. Микросхема КР531ИР12

Вход сброса R — преобладающий — при подаче на него лог. 0 независимо от состояния других входов все триггеры микросхемы

устанавливаются в 0. Если на входе R лог. 1, возможна запись информации в триггеры микросхемы. При лог. 0 на входе EL по спаду импульса отрицательной полярности на входе С произойдет запись информации с входов J и К в триггер с выходом 1 и сдвиг информации в остальных триггерах в сторону возрастания номеров выходов. Информация, которая будет записана в первый триггер, определяется состоянием входов J и К перед спадом импульса отрицательной полярности на входе С. Если объединить между собой входы J и К, будет записываться информация, имеющаяся на этих объединенных входах. Если на вход J подать лог. 0, на вход К — лог. 1, изменения информации в первом триггере по спаду импульса отрицательной полярности на входе С не произойдет. При лог. 1 на входе J и лог. 0 на входе К первый триггер микросхемы переходит в счетный режим и меняет свое состояние на противоположное на каждый спад импульса отрицательной полярности на входе С.

Для построения сдвигающего регистра с числом разрядов более четырех достаточно соединить выходы 4 микросхем младших раз-

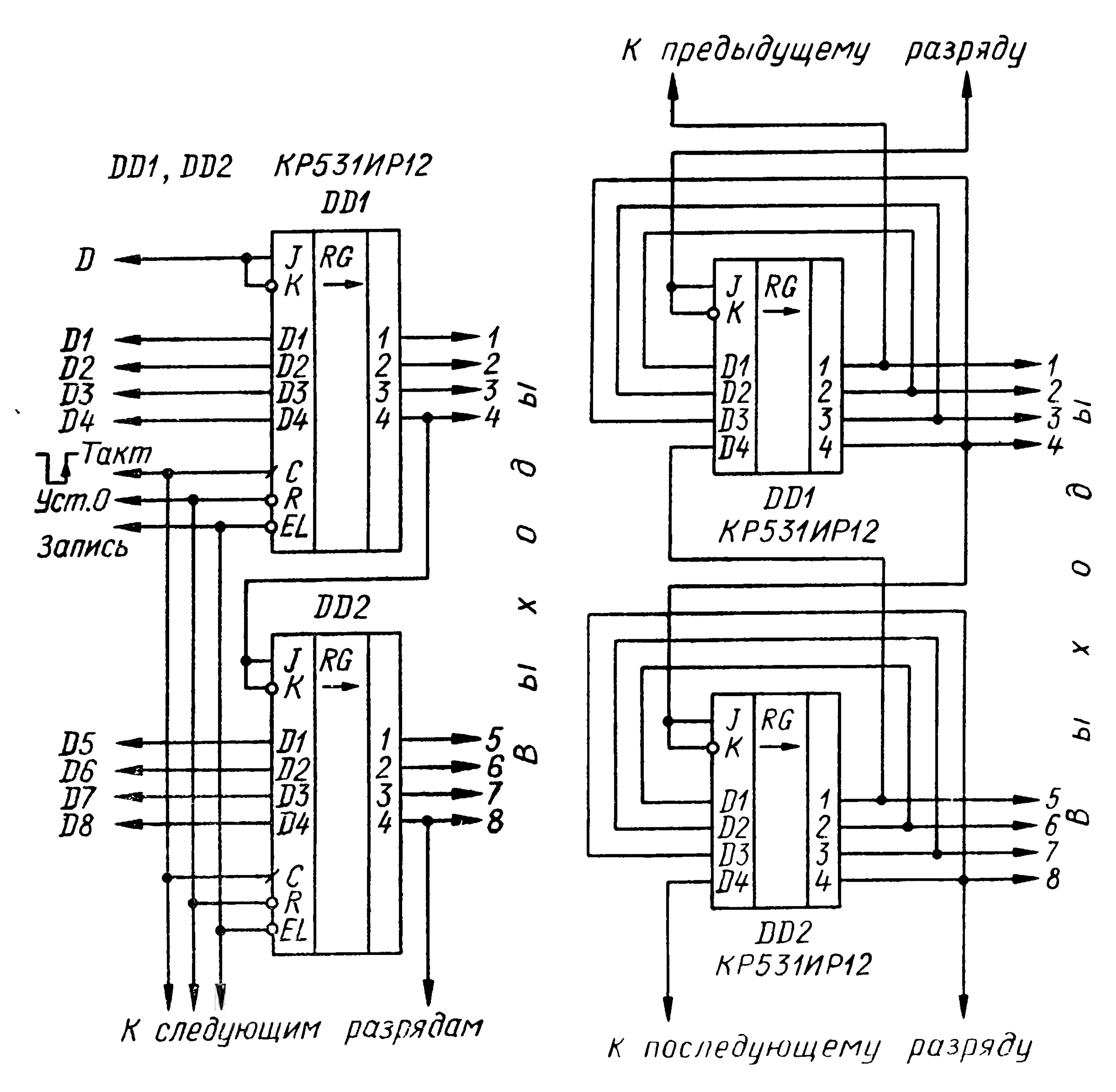


Рис. 53. Соединение микросхем КР531ИР12

Рис. 54 Реверсивный сдвигающий регистр из микросхем КР531ИР12

рядов с объединенными входами J и K микросхем следующих разрядов (рис. 53). Входы C, R, EL различных микросхем следует соединить между собой.

Для построения реверсивного сдвигающего регистра выходы и информационные входы микросхем следует соединить между собой в соответствии с рис. 54, параллельная запись информации в такой регистр невозможна, а сигнал на входах EL микросхем будет определять направление сдвига.

Микросхема К155ИР13 (рис. 55) — восьмиразрядный реверсивный

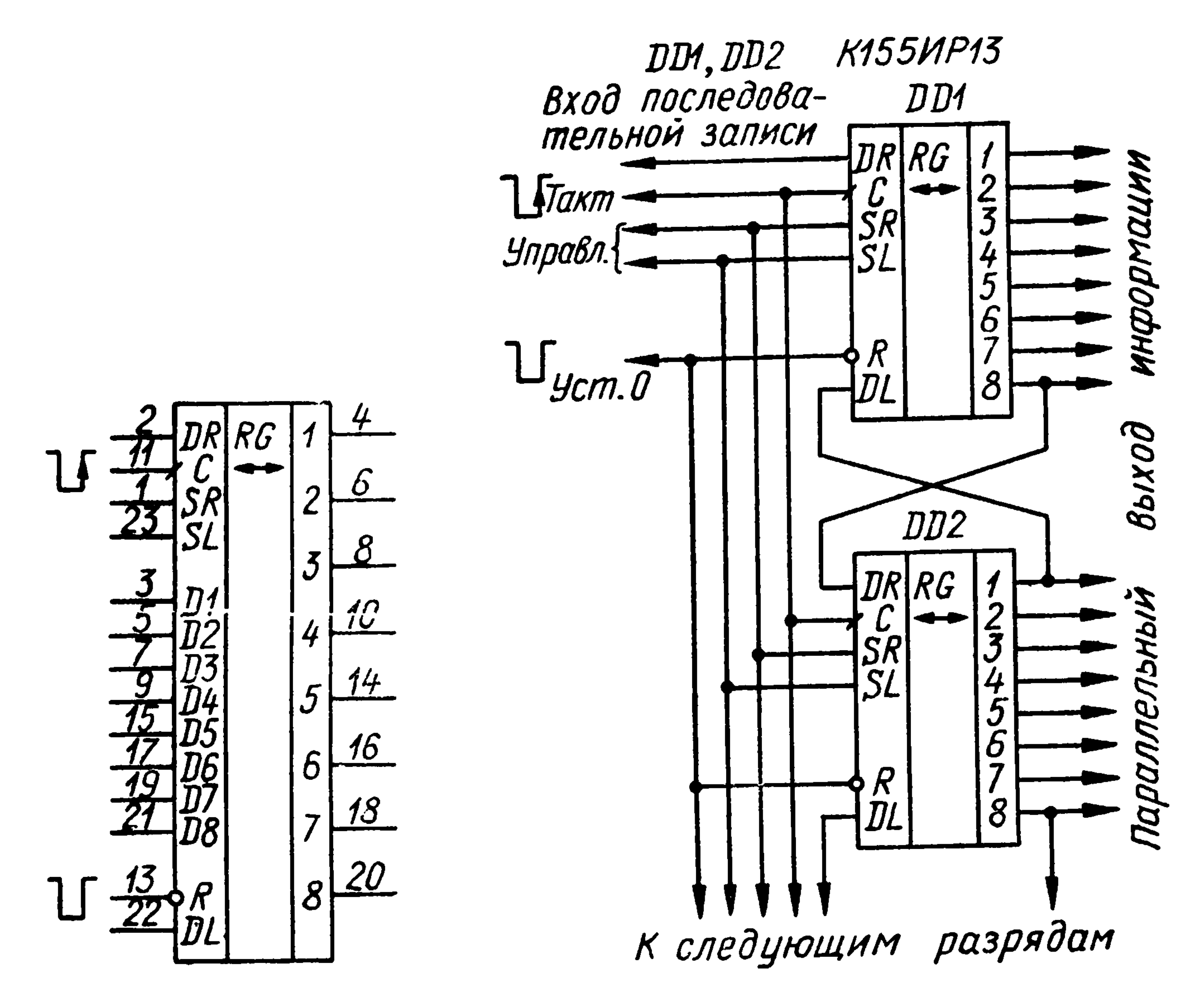


Рис. 55. Микросхема К155ИР13

Рис. 56. Соединение микросхем К155ИР13

сдвигающий регистр, имеет 8 выходов параллельного кода и следующие входы: D1—D8 — для подачи информации при параллельной записи, DR и DL — для подачи информации при последовательной записи и сдвиге вправо и влево соответственно, C — для подачи тактовых импульсов, SR и SL — для управления режимом и R — для сброса триггеров регистра.

При подаче на вход R лог. 0 происходит сброс всех триггеров счетчика независимо от состояния других входов. Любые другие изменения состояния регистра происходят лишь по спаду импульса отрицательной полярности на входе C. При лог. 1 на входе SR и лог. 0 на входе SL по спаду импульса на входе C происходит сдвиг информации вправо (в сторону возрастания номеров выходов). В первый разряд сдвигающего регистра последовательный прием информации осуществляется со входа DR. При лог. 1 на входе SL и лог. 0 на входе SR сдвиг осуществляется влево, прием информации в восьмой разряд регистра — со входа DL. Если лог. 1

подать сразу на оба входа SR и SL, по спаду импульса отрицательной полярности на входе C произойдет параллельная запись в регистр информации со входов D1—D8.

Подача лог. 0 на оба входа SR и SL блокирует тактовые импульсы, подаваемые на вход C, и по ним информация в регистре уже не будет меняться. Однако, если при лог. 0 на входе C вначале хотя бы на одном из входов SR или SL присутствовала лог. 1, затем на обоих входах — лог. 0, это изменение будет воспринято микросхемой как спад тактового импульса, по которому произойдет сдвиг или параллельная запись, в зависимости от состояния входов SR и SL перед появлением лог. 0 на обоих входах. Указанное свойство микросхемы позволяет, подав постоянно лог. 0 на вход C, использовать вход SR для подачи импульсов сдвига вправо, вход SL — для подачи импульсов сдвига влево. Сдвиг будет происходить по спадам импульсов положительной полярности. Если изменение сигнала с лог. 1 на лог. 0 произойдет одновременно на обоих входах SR и SL, осуществится параллельная запись информации со входов D1—D8.

Соединение микросхем К155ИР13 для увеличения разрядности проиллюстрировано на рис. 56.

Микросхема ИР15 (рис. 57) — четырехразрядный регистр хранения информации с возможностью перевода выходов в высокоимпедансное состояние. Запись информации со входов D1—D4 в триггеры микросхемы происходит по спаду импульса отрицательной полярности на входе C, обнуление триггеров — по импульсу положительной полярности на входе R. Особенность регистра — два равноправных инверсных входа разрешения записи EL, собранных по И. Наличие лог. 1 на любом из этих входов запрещает запись в триггеры, причем изменение сигналов на входах D1—D4 может происходить как при лог. 0, так и при лог. 1 на входе C, важно состояние этих входов непосредственно перед переходом из лог. 0 в лог. 1 сигнала на входе C.

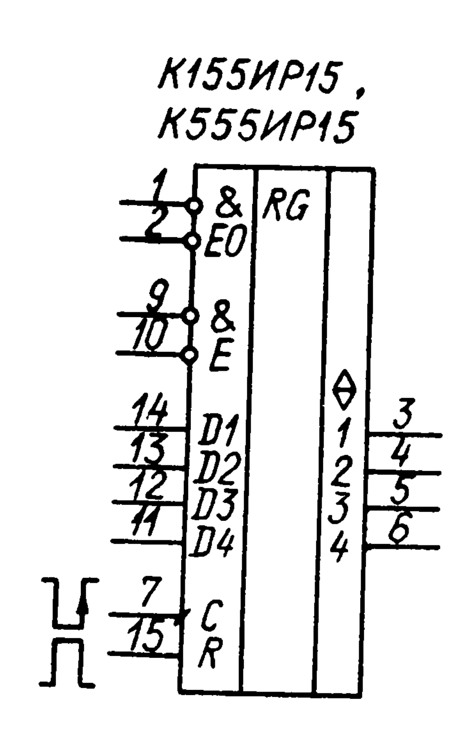


Рис. 57. Микросхема ИР15

Микросхема имеет два равноправных инверсных входа EO, собранных по И. Наличие лог. 1 на любом из этих входов переводит выходы в высокоимпедансное состояние. Состояние входов EO никак не влияет на работу микросхемы по другим входам — запись, обнуление могут происходить при любых сочетаниях сигналов на входах EO.

Основное назначение микросхемы — прием, хранение и мультиплексирование информации, поступающей от различных источников. В качестве простейшего примера на рис. 58 приведена схема для обеспечения одновременного приема четырехразрядной информации от двух различных источников. Данные 1 и Данные 2 по фронту импульса на входе Запись и поочередной передачи принятой информации на выход по сигналам Чтение 1 и Чтение 2.

Наличие двух входов разрешения записи и двух входов перевода в высокоимпедансное состояние позволяет легко организовать матричное управление большим числом микросхем. Например, два

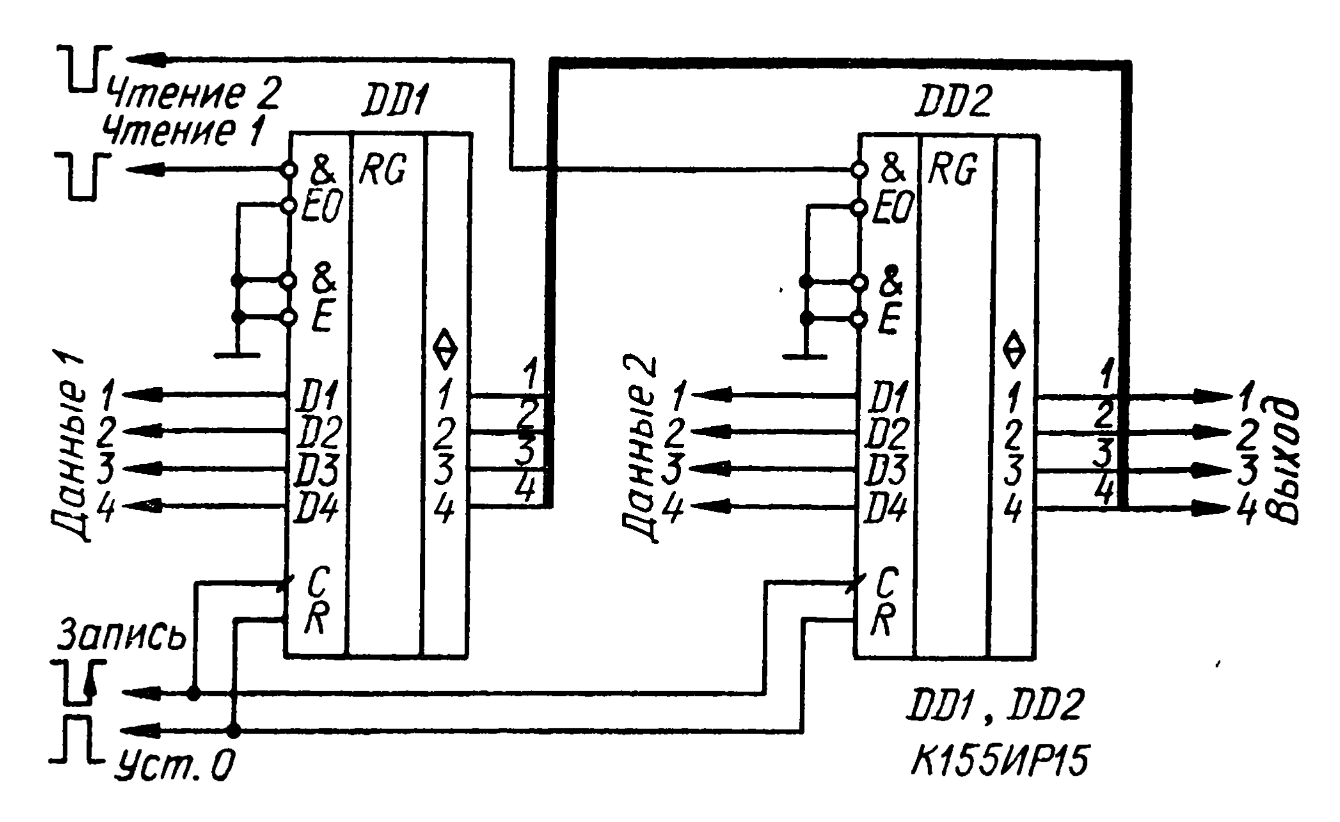


Рис. 58. Регистр для приема информации из двух различных источников

описываемых далее дешифратора ИД4 могут управлять по входам EO матрицей из 64 микросхем ИР15, в результате можно получить одновременный прием и запоминание 256 бит информации и последовательную передачу информации по 4 бита в необходимом порядке.

Управляя матрицей по входам EL можно организовать последовательный прием информации от различных источников и параллельную выдачу, если выходы микросхем не объединять.

Микросхема К555ИР16 (рис. 59) — четырехразрядный сдвигающий регистр с возможностью перевода выходов в высокоимпедансное состояние, имеет входы: D0 — для подачи последовательной информации при сдвиге; D1 — D4 — для подачи информации при параллельной записи, C — тактовых импульсов, EL — выбора режима параллельной записи и EO — для перевода выходов в высокоимпедансное состояние.

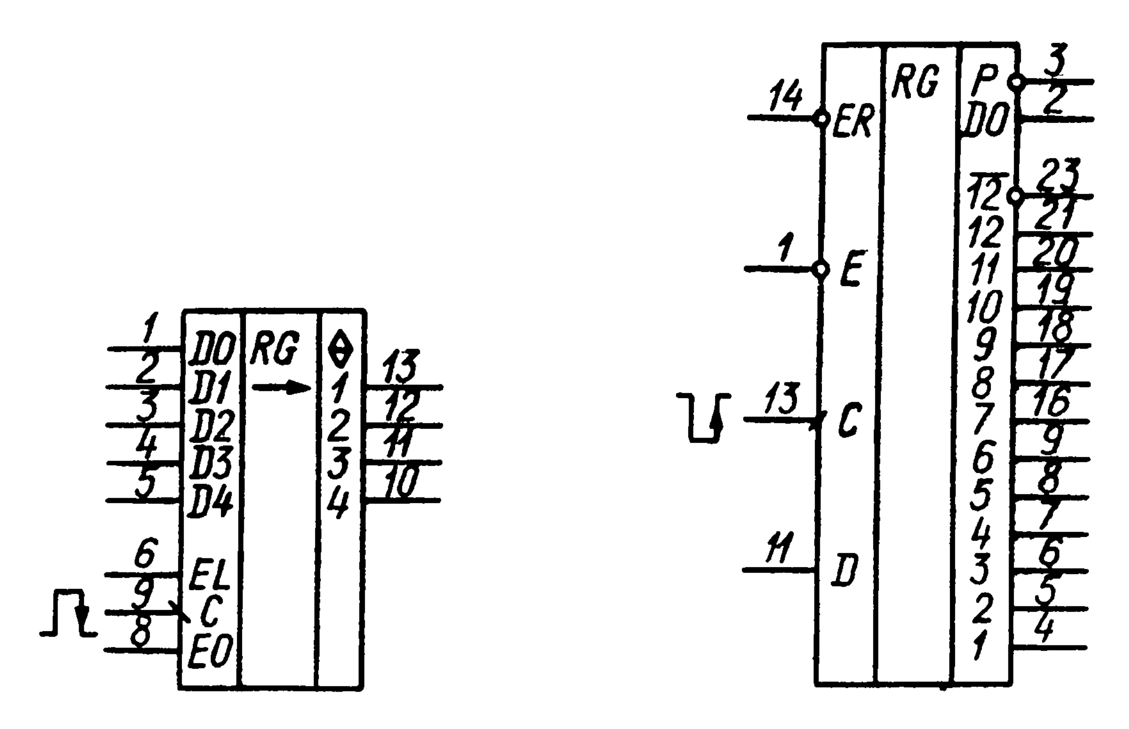


Рис. 59. Микросхема К555ИР16

Рис. 60. Микросхема К155ИР17

При лог. 1 на входе EL спад импульса положительной полярности на входе C приводит к параллельной записи информации со входов D1 — D4 в триггеры регистра. Если на входе EL лог. 0, по спадам на входе C происходит прием информации со входа D0 и сдвиг ее в сторону возрастания номеров выходов.

Подача лог. 0 на вход EO приводит к переводу выходов регистра в высокоимпедансное состояние, при котором сдвиг информации невозможен. Параллельная запись возможна как при лог. 0, так и при лог. 1 на входе EO.

Микросхема К555ИР16 по логике своей работы близка к микросхеме К155ИР1 и в ряде случаев может заменить ее без существенной переработки печатных плат, так как назначение выводов микросхем К555ИР16 и К155ИР1 совпадает, за исключением вывода 8.

Микросхема К155ИР17 (рис. 60) — специальный регистр, предназначенный для построения аналого-цифровых преобразователей, работающих по принципу последовательного приближения с числом разрядов до 12. Имеет четыре входа: C — для подачи тактовых импульсов (срабатывание триггеров регистра происходит по спаду

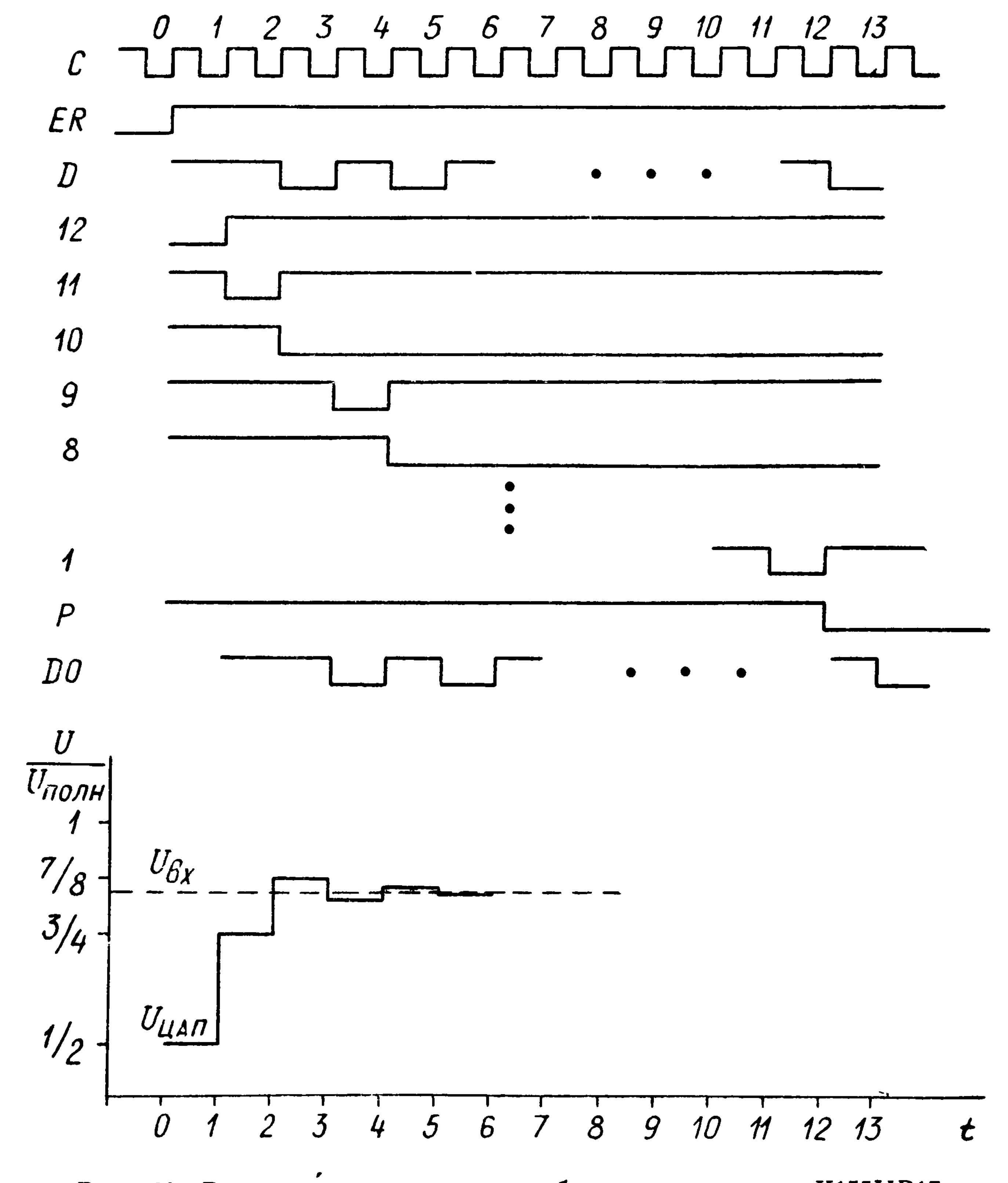


Рис. 61. Временная диаграмма работы микросхемы К155ИР17

тактовых импульсов отрицательной полярности), D — для подачи запоминаемой регистром информации, E — разрешения преобразования и ER — сброса.

Работа микросхемы проиллюстрирована на диаграммах C—DO рис. 61.

При подаче на вход ER лог. 0 по спаду очередного импульса отрицательной полярности (импульс 0)происходит начальная установка триггеров регистра — на выходе 12 устанавливается лог. 0, на выходах 1—11 и $\overline{12}$ — лог. 1. На выходе окончания преобразования P появляется лог. 1. Такое состояние регистра будет сохраняться до тех пор, пока на входе ER будет лог. 0.

После установления на входе ER лог. 1 первый спад импульса отрицательной полярности произведет запись в триггер регистра с выходами 12 и $\overline{12}$ информации со входа D и установит выход 11 в состояние 0, на выходах 10—1 и P будет лог. 1. Спад очередного импульса отрицательной полярности произведет запись информации со входа D в очередной триггер регистра и установку следующего за ним выхода в состояние 0. Таким образом, на выходах регистра поочередно появляется лог. 0, вслед за ним — информация со входа D.

После записи информации со входа D в последний триггер регистра (с выходом 1) на выходе P появляется лог. 0 и, это состояние регистра фиксируется до появления лог. 0 на входе ER. Если вход ER соединить с выходом P, появление лог. 0 на выходе P по спаду очередного тактового импульса (импульс 13 на рис. 61) приведет к установлению исходного состояния регистра аналогично импульсу 0. В результате микросхема будет повторять описанный выше цикл работы с периодом 13 тактов.

Так микросхема работает при лог. 0 на входе E. Если на вход E подать лог. 1, выходы 12—1 и P переходят в состояние 1 и на сигналы на других входах не реагируют. Наличие входа E позволяет соединять между собой микросхемы для получения регистров последовательного приближения на 24, 36 и т. д. разрядов (рис. 62). Работа таких регистров аналогична работе одной микросхемы, а период при соединении выхода P последней микросхемы с объединенными входами ER всех микросхем соответственно составит 25, 37 и т. д. тактов.

Микросхема позволяет использовать ее как регистр последовательного приближения и с меньшим, чем на 12 числом разрядов, для чего для подачи сигнала на вход ER можно использовать его соединение с любым из выходов 1—11.

Если вход D подключить постоянно к источнику лог. 1,

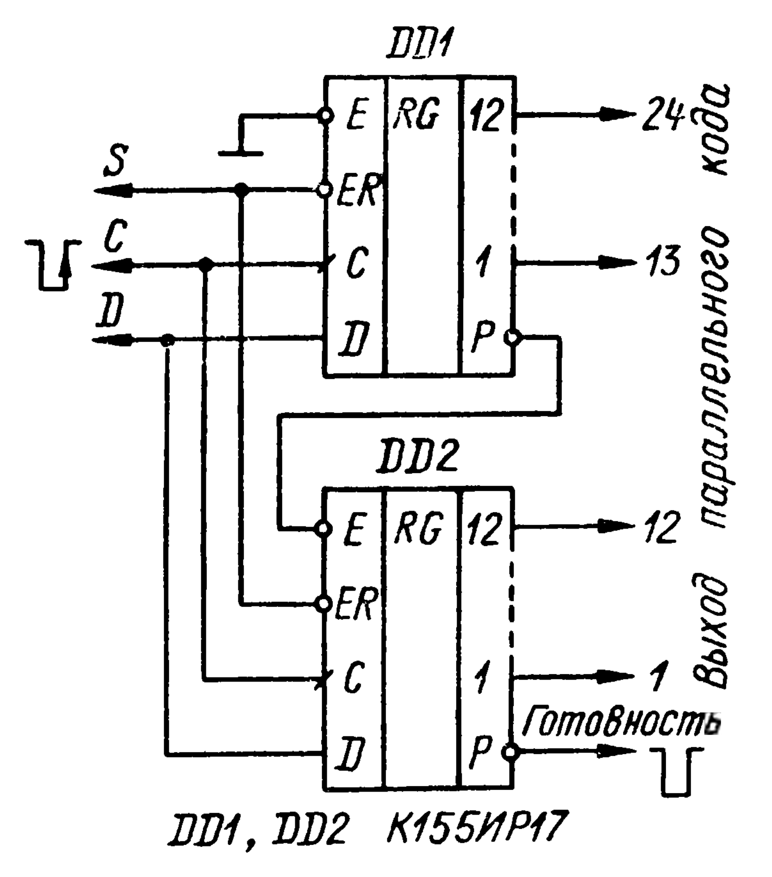


Рис. 62. Соединение микросхем К155ИР17 для увеличения числа разрядов

микросхема может использоваться как счетчик с дешифратором, на выходах которого поочередно на период тактовых импульсов появляется лог. 0. Коэффициент пересчета счетчика составит 13, он может быть и меньше при соединении входа ER с любым из выходов 11—1.

Если на вход D постоянно подавать лог. 0, микросхема будет работать так, что по каждому тактовому импульсу на очередном из выходов 11—1 регистра лог. 1 будет изменяться на лог. 0, который будет держаться на выходе до конца цикла. На выходе 12 при этом будет постоянно лог. 0. Длительность цикла также может быть переменной — от 2 до 13 периодов тактовых импульсов.

Основное же назначение микросхемы К155ИР17 — построение аналого-цифровых преобразователей (АЦП). Одна из возможных схем АЦП приведена на рис. 63. К выходам 12—1 микросхемы

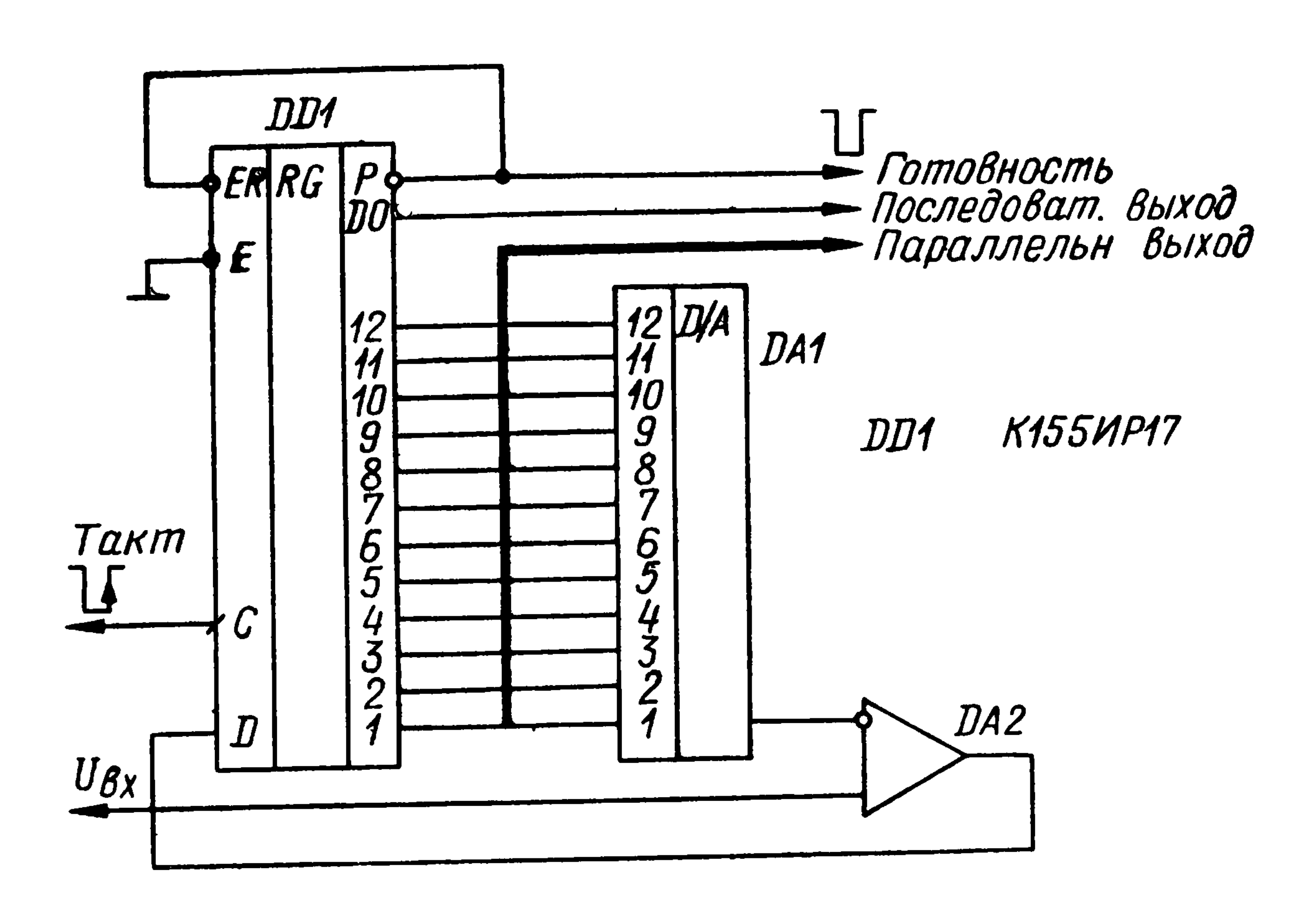


Рис. 63. Аналого-цифровой преобразователь на основе микросхемы К155ИР17

подключен цифро-аналоговый преобразователь (ЦАП) А1, старший разряд — 12, младший — 1. Компаратор DA2 сравнивает выходное напряжение ЦАП и преобразуемое в код входное напряжение.

Работа АЦП происходит следующим образом. Тактовый импульс 0 устанавливает, как уже указывалось, выход 12 микросхемы DD1 в 0, остальные выходы — в 1. В результате на вход ЦАП подается код 0111...1, на его выходе формируется напряжение, равное половине преобразуемого диапазона входных напряжений. Компаратор DA2 сравнивает его с входным, и если входное напряжение превышает напряжение с выхода ЦАП, как это показано на нижней диаграмме рис. 61, на его выходе появляется лог. 1. Тактовым импульсом 1 лог. 1 записывается в триггер микросхемы с выходом 12, это состояние триггера сохраняется до конца преобразования (диаграмма 12 рис. 61). Если входное напряжение меньше половины диапазона преобразователя, в триггер с выходом 12 запишется лог. 0.

По окончании тактового импульса 1 на выходе 11 микросхемы DD1 появится лог. 0 и на ЦАП будет подан код 10111...1 (для примера показанного на рис. 61). В результате входное напряжение будет сравниваться с 3/4 преобразуемого диапазона входных напряжений. Если, как показано на рис. 61, входное напряжение больше, чем 3/4 диапазона, в триггер с выходом 11 будет записана 1, в противном случае — 0. Для описываемого примера в триггер регистра с выходом 11 импульс 2 запишет 1, и на ЦАП будет подан код 11011...1. В результате входное напряжение будет сравниваться с 1/2+1/4+1/8=7/8 полного диапазона, если оно меньше, в триггер с выходом 10 запишется 0. По окончании такта 12 на выходах 12—1 микросхемы образуется двоичный двенадцатиразрядный код преобразованного напряжения, для данного случая 110101...1. Лог. 0 на выходе P сигнализирует об окончании преобразования и может быть использован для переписи сформированного кода в регистр хранения. Если, как указывалось выше, выход P соединить с выходом ER, преобразование будет производиться циклически с периодом 13 тактов входных импульсов.

В процессе преобразования на выход D0 микросхемы выдается сдвинутая на один период входных импульсов информация со входа D, являющаяся последовательным кодом преобразованного входного напряжения.

Разрядность АЦП может быть уменьшена, если использовать вместо выхода P любой из выходов 11—1, и увеличена, если микросхемы К155ИР17 соединить в соответствии с рис. 62 и использовать ЦАП соответствующей разрядности.

Мискросхему К155ИР17 можно использовать также и для других операций, производимых методом последовательных приближений. Например, при наличии цифрового умножителя кодов можно построить устройство, извлекающее квадратные корни или производящее деление одного цифрового кода на другой. Для извлечения квадратного корня микросхема выдает «пробное» значение корня 011...1, которое с помощью цифрового умножителя кодов возводится в квадрат и цифровым компаратором сравнивается с кодом числа, из которого надо извлечь корень. Далее работа происходит аналогично работе АЦП, в результате чего на выходе можно получить код квадратного корня. Аналогично можно производить деление или определение кода обратного числа,

Микросхема КР531ИР18 — шестиразрядный регистр хранения информации (рис. 64). Запись информации в регистр производится по спаду импульса отрицательной полярности на входе C, при этом

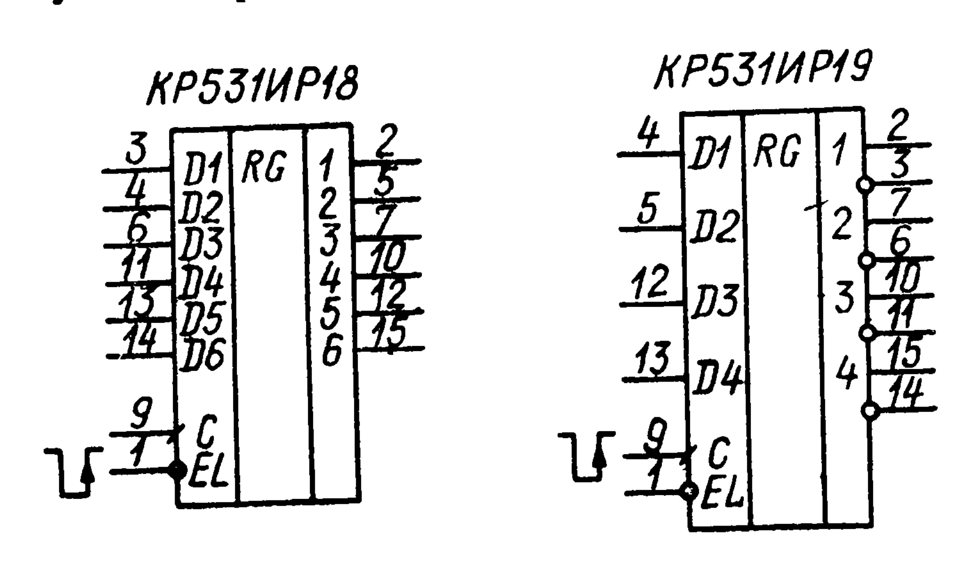


Рис. 64. Микросхемы КР531ИР18 и КР531ИР19

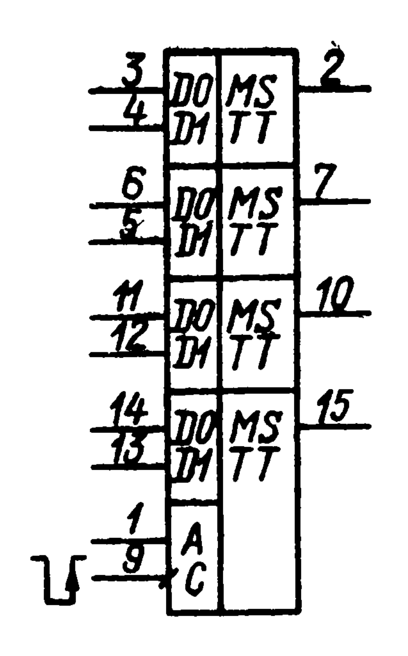


Рис. 65. Микросхема КР531ИР20

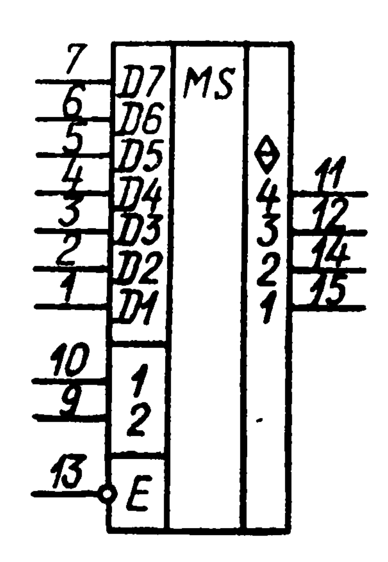


Рис. 66. Микросхема КР531ИР21

на входе разрушения записи EL должен быть лог. 0. Если на входе EL лог. 1, запись в регистр запрещена.

Микросхема КР531ИР19 (рис. 64) — четырехразрядный регистр хранения информации с прямыми и инверсными выходами, его работа происходит аналогично микросхеме КР531ИР18.

Микросхема КР531ИР20 (рис. 65) — четыре двухвходовых мультиплексора с регистром хранения на выходе. На входы регистра поступают сигналы со входов D0 микросхемы, если на адресном входе A лог. 0, и со входов D1, если на входе A лог. 1. Запись в регистр производится по спаду импульса отрицательной полярности вы входе C. По функционированию эта микросхема близка опи-

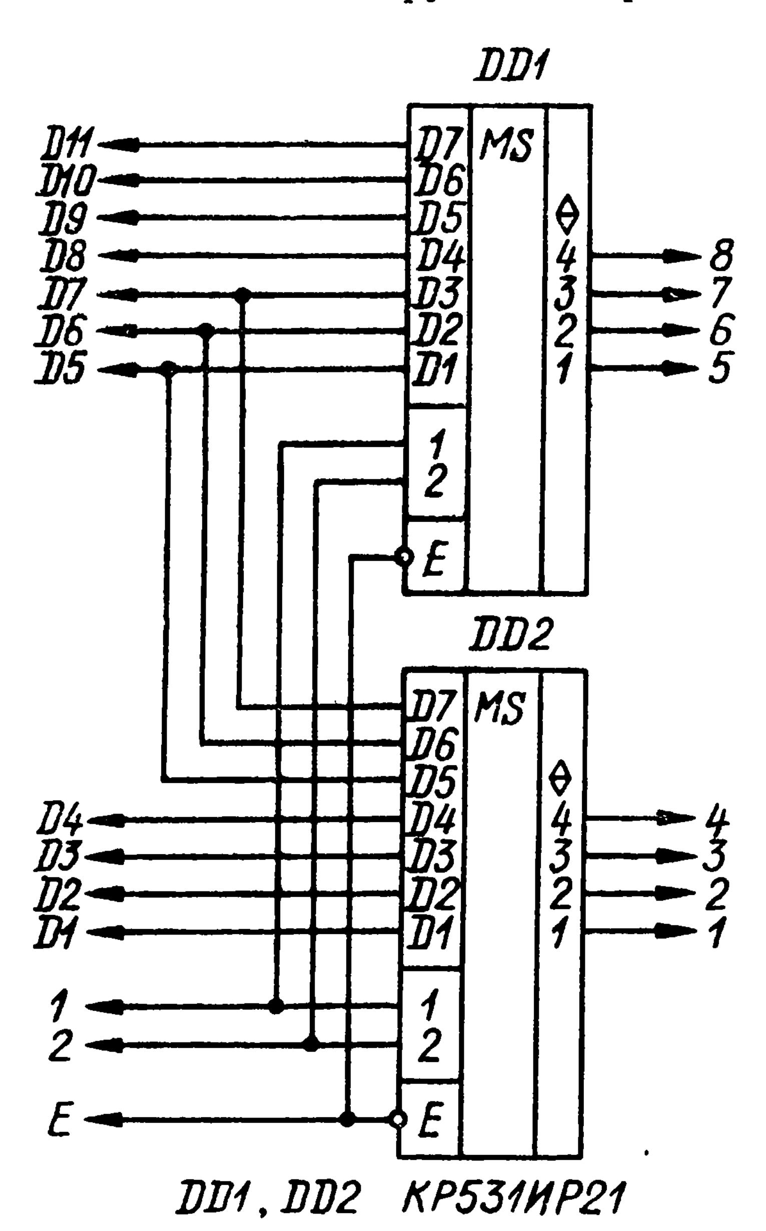


Рис. 67. Соединение микросхем КР531ИР21 для увеличения разрядности

сываемой далее микросхеме КП13 (для КП13 запись происходит по спаду импульса положительной полярности), разводка выводов у них разная.

Микросхема КР531ИР21 (рис. 66) не является регистром. Это комбинационная микросхема статического сдвигателя четырехразрядного кода, по логике функционирования ближе всего к мультиплексорам. Микросхема имеет 7 информационных входов D1 — D7, два адресных 1 и 2 и вход разрешения E. Выходы 1—4 выполнены с возможностью их перевода в высокоимпедансное состояние при подаче на вход E лог. 1, выходы активны при лог. 0 на входе E.

На выходы 1—4 проходят сигналы с соответствующего входа, номер которого увеличен на десятичный эквивалент двоичного кода, поданного на входы 1 и 2. Если, например, на входах 1 и 2 лог. 0, на выходы проходят сигналы со входов D1 — D4, если на входе 1 — лог. 1, на входе 2 — лог 0 — со входов D2 — D5, если и на входе 1, и на входе 2 — лог. 1 — со входов D4 — D7.

Если необходимо сдвигать восьмиразрядный код, микросхемы КР531ИР21 следует соединять в соответствии с рис. 67. Если же необходим сдвиг более чем на 3 разряда, микросхемы можно объединить в соответствии с рис. 68. Дешифратор DD1 выбирает в зависимости от старших разрядов сдвига 4 и 8 одну из микросхем DD2 — DD5, выбор входных сигналов внутри микросхемы осуществляют младшие разряды сдвига 1 и 2.

Микросхемы КР531ИР21 находят применение в комбинационных умножителях и других случаях. Допустимое значение выходного тока микросхем в состоянии лог. 0 стандартное — 20 мА, в состоянии лог. 1—6,5 мА при выходном напряжении 2,4 В. Входные токи в состоянии лог. 0 по входам D2 и D6—4 мА, D3 и D5—6 мА, D4—8 мА.

Микросхема ИР22 (рис. 69) — восьмиразрядный регистр хранения информации, тактируемый импульсом, с возможностью перевода выходов в высокоимпедансное состояние. Запись информации в триггеры регистра происходит при подаче лог. 1 на вход C, в этом случае сигналы на выходах регистра повторяют входные, регистр «прозрачен» для сигналов на входах D1 — D8. При подаче лог. 0 на вход C регистр переходит в режим хранения информации.

Выходы микросхемы находятся в активном состоянии, если на вход E 0 подан лог. 0. Если же на вход E 0 подать лог. 1, выходы регистра переходят в высокоимпедансное состояние. Сигнал на входе E 0 не влияет на запись в триггеры, запись может производиться как при лог. 0, так и при лог. 1 на этом входе.

Микросхема ИР23 (рис. 69) — синхронный регистр хранения информации, отличается от ИР22 тем, что запись информации производится по спаду импульса отрицательной полярности на входе C. Информация на входах D1 — D8 может меняться как при лог. 0, так и при лог. 1 на входе C, важна она лишь непосредственно перед переходом сигнала на входе C с лог. 0 в лог. 1.

Нагрузочная способность микросхем К555ИР22 и К555ИР23 в 3 раза превышает стандартную для микросхем серии К555, для микросхем КР1533ИР22 и КР1533ИР23 максимальный уровень лог. 0 0,4 В при втекающем токе 12 мА и 0,5 В при 24 мА, уровень лог. 1 2,4 В при вытекающем токе 2,6 мА и 2,5 В при 0,4 мА. Для микросхем КР531ИР22 и КР531ИР23 значение выходного тока в состоянии лог. 0 стандартное — 20 мА, в состоянии лог. 1—

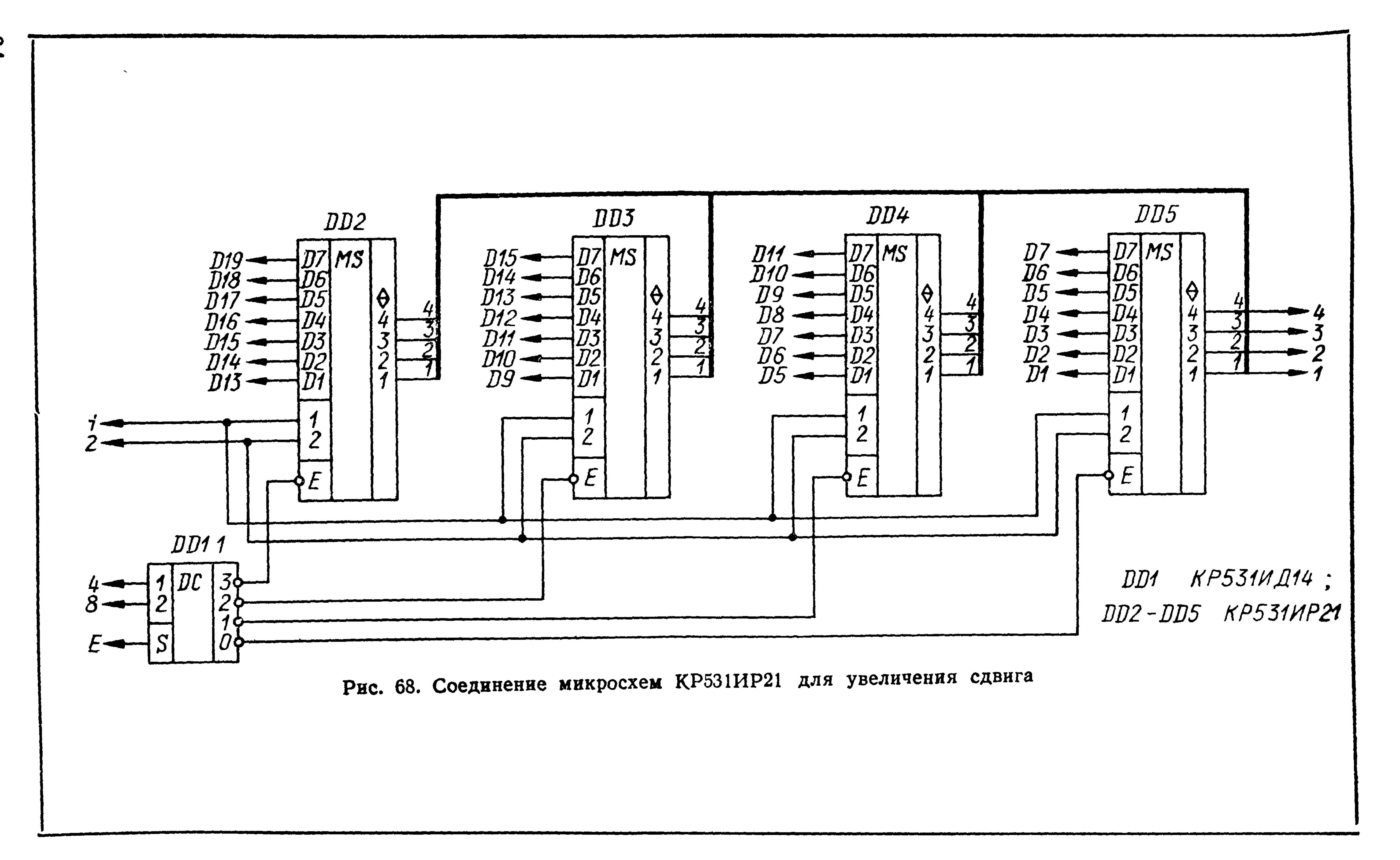


Рис. 68. Соединение микросхем КР531ИР21 для увеличения сдвига

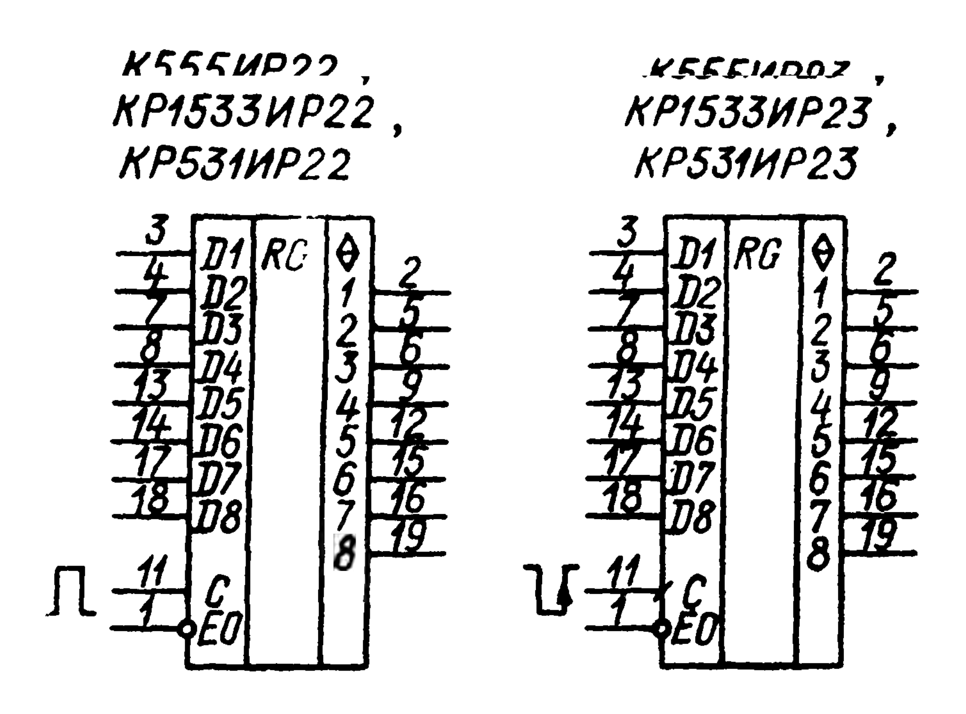


Рис. 69. Микросхемы ИР22 и ИР23

6,5 мА при выходном напряжении 2,4 В. Входные токи в состоянии лог. 0 составляют 0,25 мА.

Микросхема ИР24 — восьмиразрядный реверсивный сдвигающий регистр с входами параллельной записи, совмещенными с выходами (рис. 70). Микросхема имеет 8 триггеров с выходными ключами, которые могут переводиться в высокоимпедансное состояние (выходы ключей на рис. 70 обозначены 1—8), от первого и последнего триггеров сделаны также выходы переноса PL и PR. Управление выходными ключами осуществляется по двум равноправным входам E, сброс триггеров — по асинхронному входу сброса R. Все другие изменения состояния триггеров производятся по спадам импульсов отрицательной полярности, подаваемых на вход C.

Преобладающие над другими — входы R, E1, E2. Подача лог. 0 на вход R устанавливает все триггеры регистра в 0 независимо от состояния других входов. Подача хотя бы одной лог. 1 на входы E переводит основные выходы 1—8 в высокоимпедансное состояние независимо от сигналов на других входах. Выходы PL и PR — стандартные, они всегда находятся в активном состоянии.

Режим работы регистра при лог. 1 на входе R и подаче импульсов на вход C выбирают по входам SR и SL. При подаче лог. 1 на вход SR и лог. 0 на вход SL по спадам импульсов отрицательной полярности происходит сдвиг информации вправо (вниз по рис. 70), запись в разряд 1 происходит со входа DR, при лог. 0 на входе SR и лог. 1 на входе SL — влево, запись в разряд 8 — со входа DL. При подаче лог. 0 на оба входа SR и SL по импульсам на входе C изменение состояния триггеров не происходит. Во всех этих случаях состояние (активное или высокоимпедансное) выходов 1—8 определяется сигналами на входах E. Если же на входы SR и SL подана лог. 1, выходы 1—8 переходят в высокоимпедансное состояние независимо от сигналов на входах E и по спадам импульсов отрицательной полярности на входе C происходит параллельная запись в регистр информации, поступающей на его выходы 1—8 (теперь они стали входами).

Микросхему ИР24 удобно использовать для преобразования последовательного кода в параллельный и наоборот, для параллельного приема многоразрядного двоичного числа, его сдвига в любую

сторону на необходимое число разрядов и выдачи на ту же шину и во многих других случаях.

На рис. 71 приведена схема соединения микросхем между собой для увеличения числа разрядов.

КР1533ИР24,
КР531ИР24

Рис. 70. Микросхема ИР24

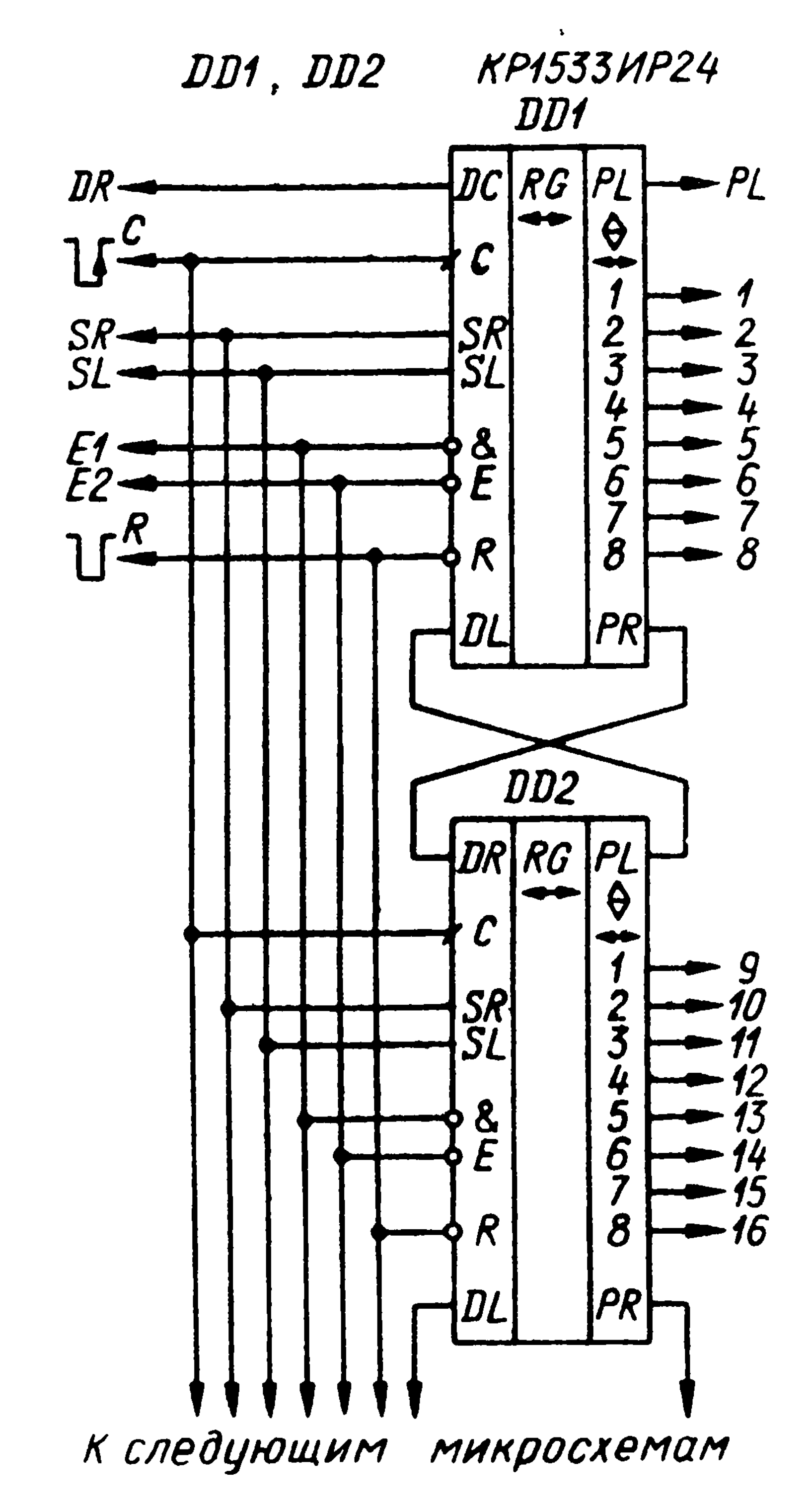


Рис. 71. Соединение микросхем ИР24

Нагрузочная способность микросхем КР1533ИР24 по выходам 1—8 такая же, как и у КР1533ИР22, по выходам PR и PL — стандартная. Для микросхемы КР531ИР24 максимально допустимый выходной ток по выходам 1—8 в состоянии лог. 0—20 мА, в состоянии лог. 1—6,5 мА при 2,4 В и 0,5 мА при 2,7 В. По выходам PL и PR максимальный ток в состоянии лог. 0 составляет 6 мА. Входные токи в состоянии лог. 0 по выводам 1—7, 11—16, 18, 19 составляют 0,25 мА.

Микросхема К555ИР27 (рис. 72) — восьмиразрядный регистр хранения информации. Запись информации в регистр производится, как и для микросхемы ИР23, по спаду импульса отрицательной полярности на входе С. Регистр имеет инверсный вход разрешения записи EL, при лог. 1 на этом входе запись в регистр запрещена.

Информация на входах D1 — D8 может меняться как при лог. 0, так и лог. 1 на входе C.

Регистры ТМ8, ТМ9, ИР15, ИР22, ИР23, К555ИР27 могут использоваться для кратковременного запоминания небольшого объема информации, поступающей в параллельном коде.

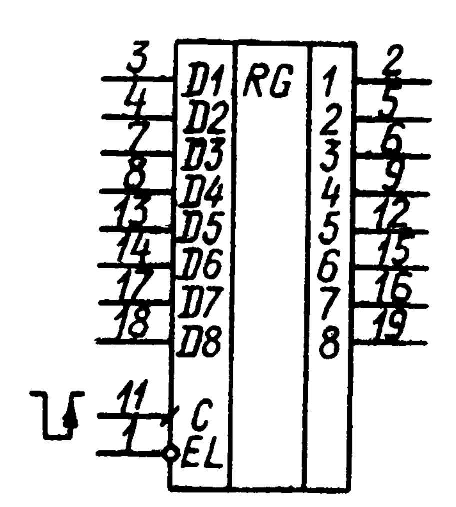


Рис. 72. Микросхема К555ИР27

Выходы микросхем ИР22 и ИР23 можно объединять, что позволяет организовать не только запоминание информации, но и ее мультиплексирование. Для примера на рис. 73 приведена схема приема восьмибитовой информации одновременно от двух различных источников Данные 1 и Данные 2, подобная рис. 58. Поочередная выдача информации на выходы может осуществляться при подаче на входы Чтение 1 и Чтение 2 лог. 0.

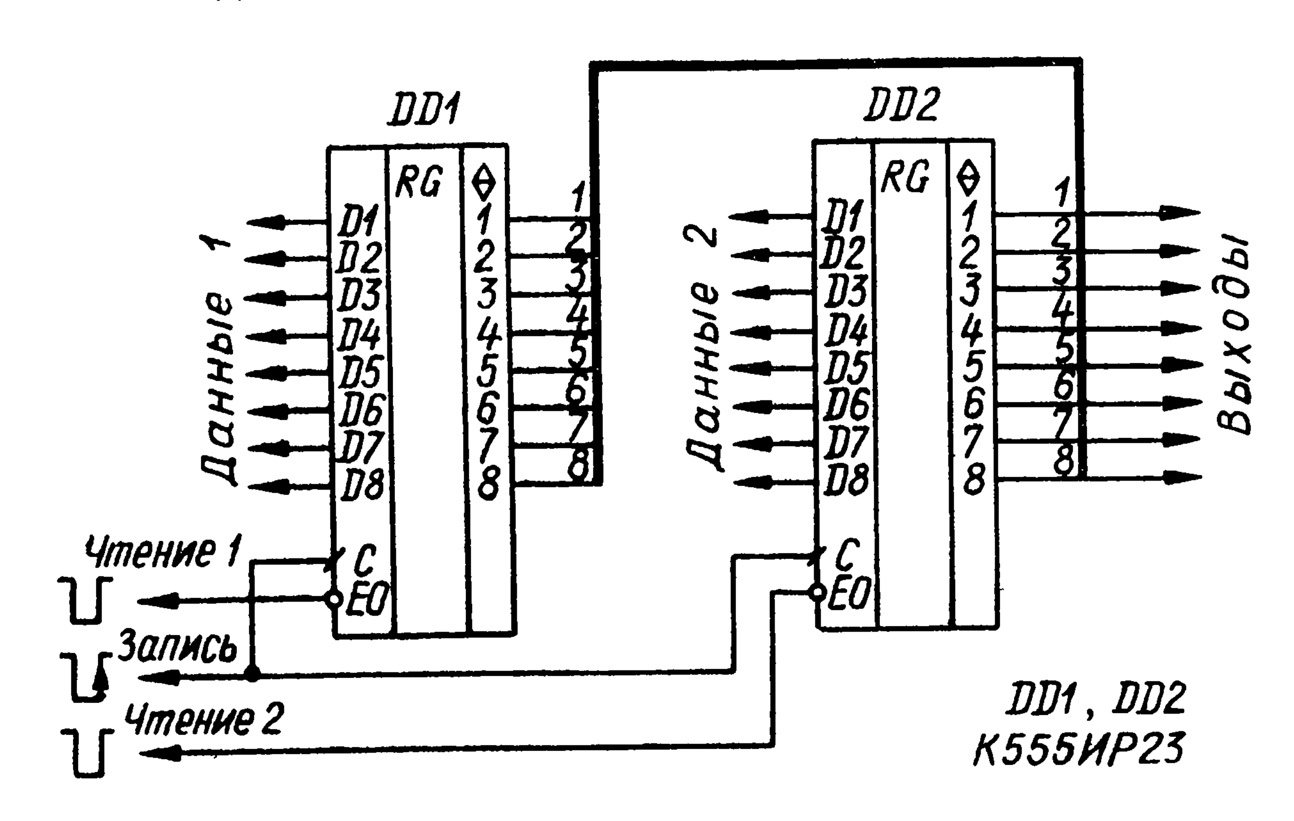


Рис. 73. Регистр для приема информации из двух различных источников

При необходимости из микросхем ТМ8, ТМ9, ИР23, К555ИР27 можно построить сдвигающий регистр, соединив входы D2 — D8 соответственно с выходами 1—7, в такой сдвигающий регистр параллельная запись информации невозможна (рис. 74).

Микросхема КР1533ИР31—24-разрядный сдвигающий регистр (рис. 75). Она имеет два входа (D — информационный и C — тактовый) и 24 выхода. Последовательная запись информации со входа и ее сдвиг происходят по спадам импульсов отрицательной полярности, поступающих на вход C. Отличие подачи питания от

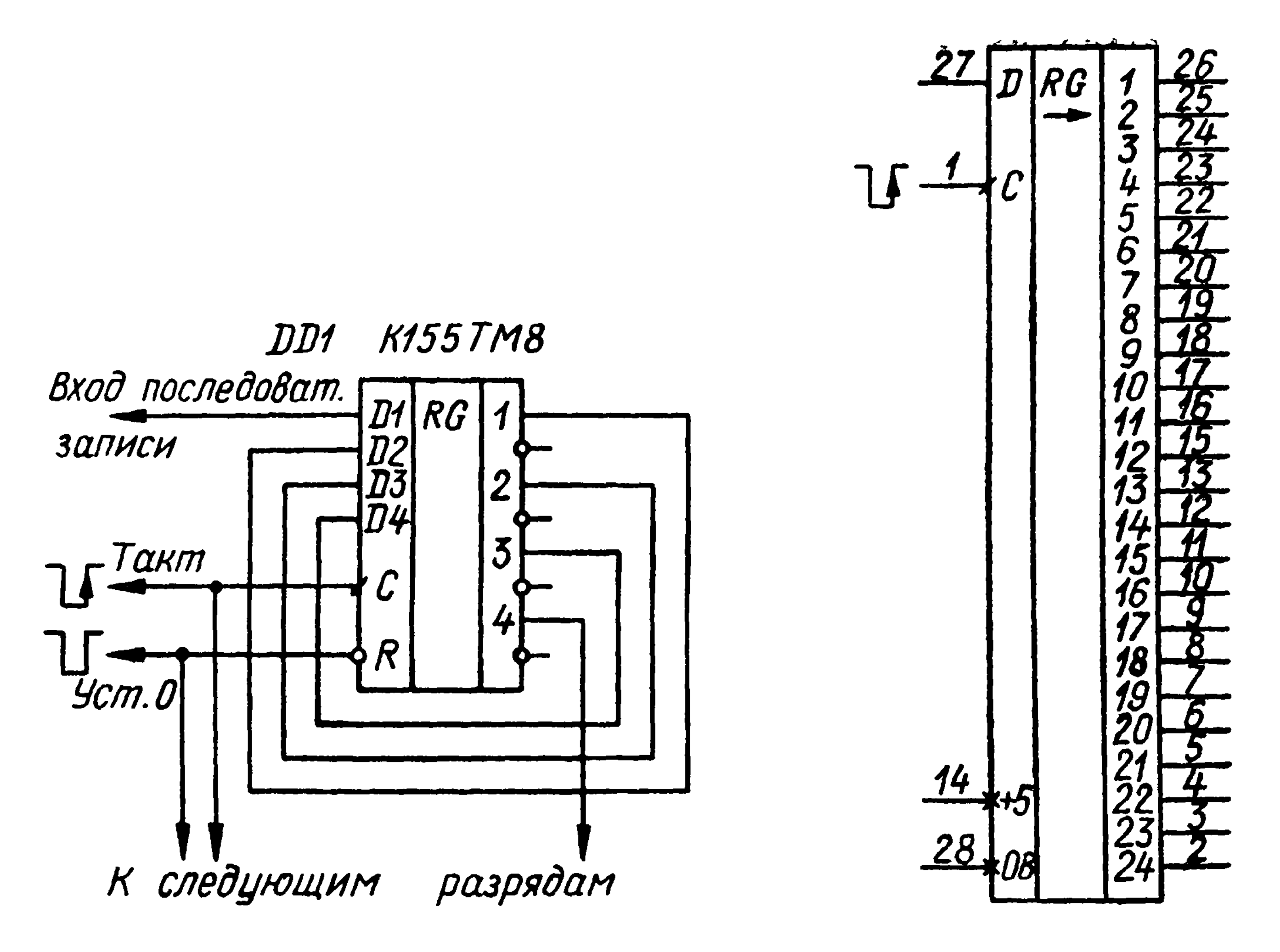


Рис. 74. Сдвигающий регистр из микросхемы ТМ8

Рис. 75. Микросхема КР1533ИР31

стандартного варианта специально отмечено на графическом обозначении микросхемы. Микросхема удобна для преобразования длинного последовательного кода в параллельный.

Микросхема КР1533ИР33 (рис. 76) по функционированию и нагрузочной способности соответствует КР1533ИР22, отличается от нее разводкой выводов, мощностью и быстродействием.

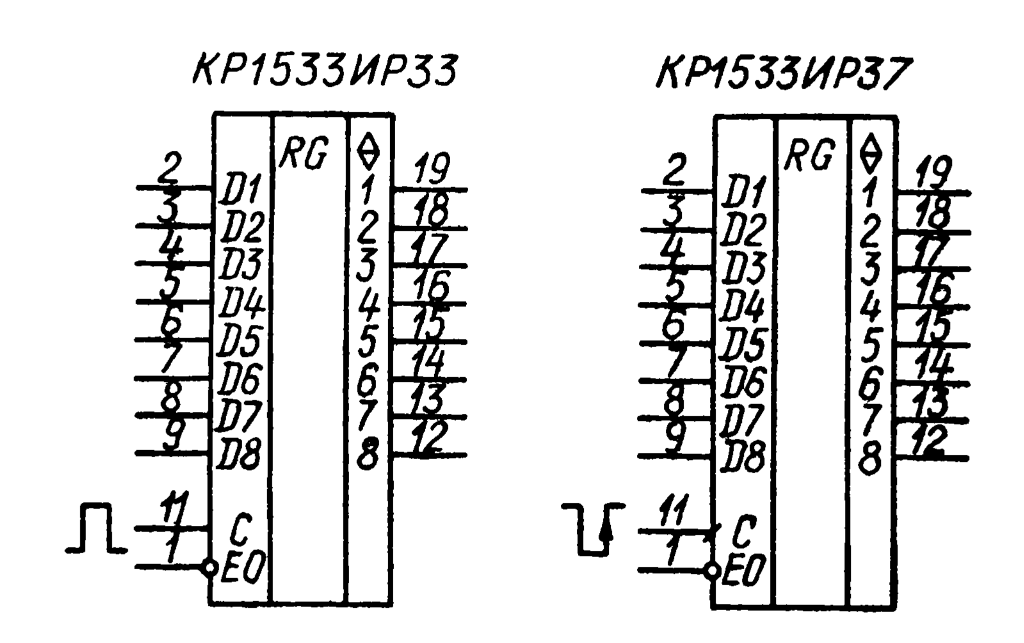


Рис. 76. Микросхемы КР1533ИР33 и КР1533ИР37

Микросхема КР1533ИР34 — два четырехразрядных регистра хранения (рис. 77). Каждый из регистров, кроме четырех входов, для подачи информации D1—D4 (D5—D8) имеет входы C, R, EO. При подаче на вход R лог. 0 происходит установка триггеров регистра в состояние 0 независимо от сигналов на других входах

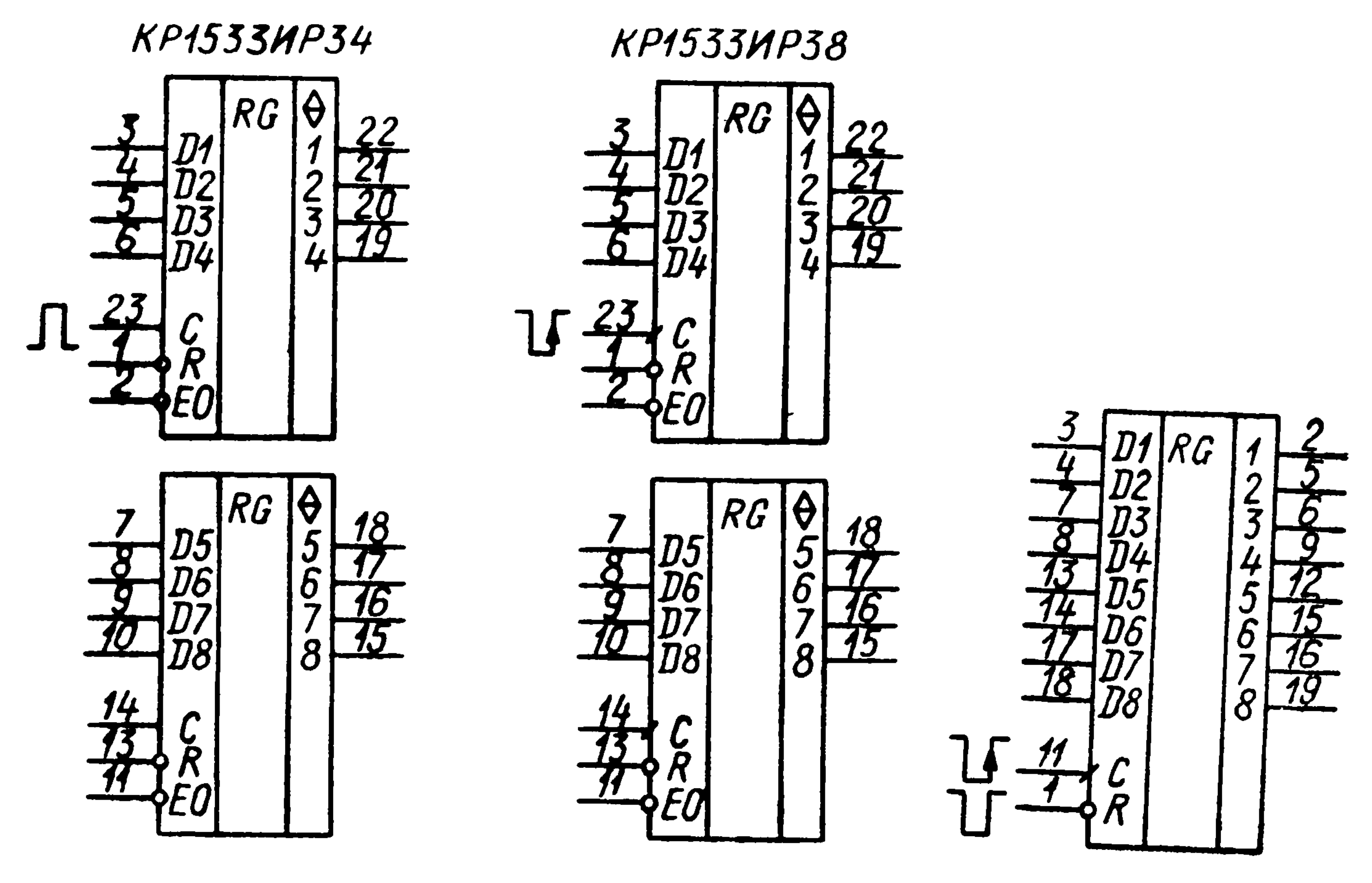


Рис. 77. Микросхемы КР1533ИР34 и КР1533ИР38

Рис. 78. Микросхема К555ИР35

Запись информации происходит при подаче лог. 1 на вход С. Если при этом на вход ЕО подан лог. 0, триггеры регистра «прозрачны» и выходные сигналы повторяют входной сигнал, запоминание сигналов происходит в момент подачи лог. 0 на вход С. Подача лог. 1 на вход ЕО приводит к переводу выходов в высокоимпедансное состояние, но не мешает записи информации в триггеры регистра. Нагрузочная способность микросхемы КР1533ИР34 такая же, как у КР1533ИР22.

Микросхема К555ИР35 — восьмиразрядный регистр хранения информации (рис. 78). Логика работы триггеров регистра такая же, как и у микросхем ТМ2, ТМ8, ТМ9. Установка триггеров в нулевое состояние происходит при подаче лог. 0 на вход R, параллельная запись информации осуществляется по спаду импульсов отрицательной полярности, подаваемых на вход С. Нагрузочная способность микросхемы стандартная.

Микросхема КР1533ИР37 (рис. 76) аналогична по функционированию и нагрузочной способности КР1533ИР22, отличается разводкой выводов, мощностью и быстродействием.

Микросхема КР1533ИР38 (рис. 77) отличается от КР1533ИР34 тем, что триггеры ее регистров синхронны — запись в них происходит по спаду импульсов отрицательной полярности на входе С.

МИКРОСХЕМЫ КОМБИНАЦИОННОГО ТИПА СРЕДНЕЙ СТЕПЕНИ ИНТЕГРАЦИИ

ДЕШИФРАТОРЫ И ШИФРАТОРЫ

Из микросхем комбинационного типа при разработке цифровых устройств широко используют дешифраторы, их номенклатура довольно разнообразна.

Микросхема ИДЗ (рис. 79) имеет четыре адресных входа 1, 2, 4,8, два инверсных входа стробирования S, объединенных по И, и 16 выходов 0—15. Еесли на обоих входах стробирования лог. 0, на том из выходов, номер которого соответствует двоичному эквиваленту входного кода (вход 1 — младший разряд, вход 8 — старший), будет лог. 0, на остальных выходах — лог. 1. Если хотя бы на одном из входов стробирования S лог. 1, то независимо от состояний входов на всех выходах микросхемы формируется лог. 1.

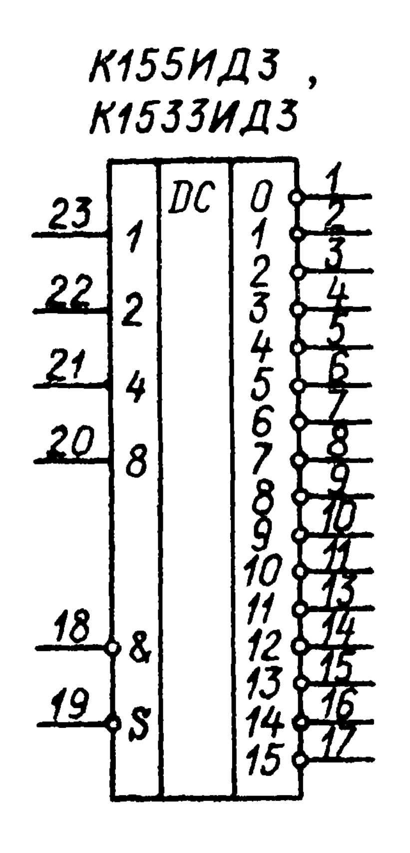


Рис. 79. Микросхема ИДЗ

Наличие двух входов стробирования существенно расширяет возможности использования микросхем. Из двух микросхем ИДЗ, дополненных одним инвертором, можно собрать дешифратор на 32 выхода (рис. 80), дешифратор на 64 выхода собирается из четырех микросхем ИДЗ и двух инверторов (рис. 81), а на 256 выходов — из 17 микросхем ИДЗ (рис. 82).

Микросхема ИД4 (рис. 83) содержит два дешифратора на четыре выхода каждый с объединенными адресными входами и разделенными входами стробирования. Лог. 0 на выходах первого (верхнего по схеме) дешифратора формируется (аналогично ИДЗ), лишь при наличии на обоих стробирующих входах лог. 0. Соответствующее условие для второго дешифратора — наличие на одном из его входов стробирования лог. 1 (вывод1), а на другом — лог. 0 (вывод 2). Такая структура микросхемы позволяет использовать ее в различных вариантах включения. На основе микросхемы ИД4 могут быть построены, в частности, дешифраторы на восемь выходов со входом

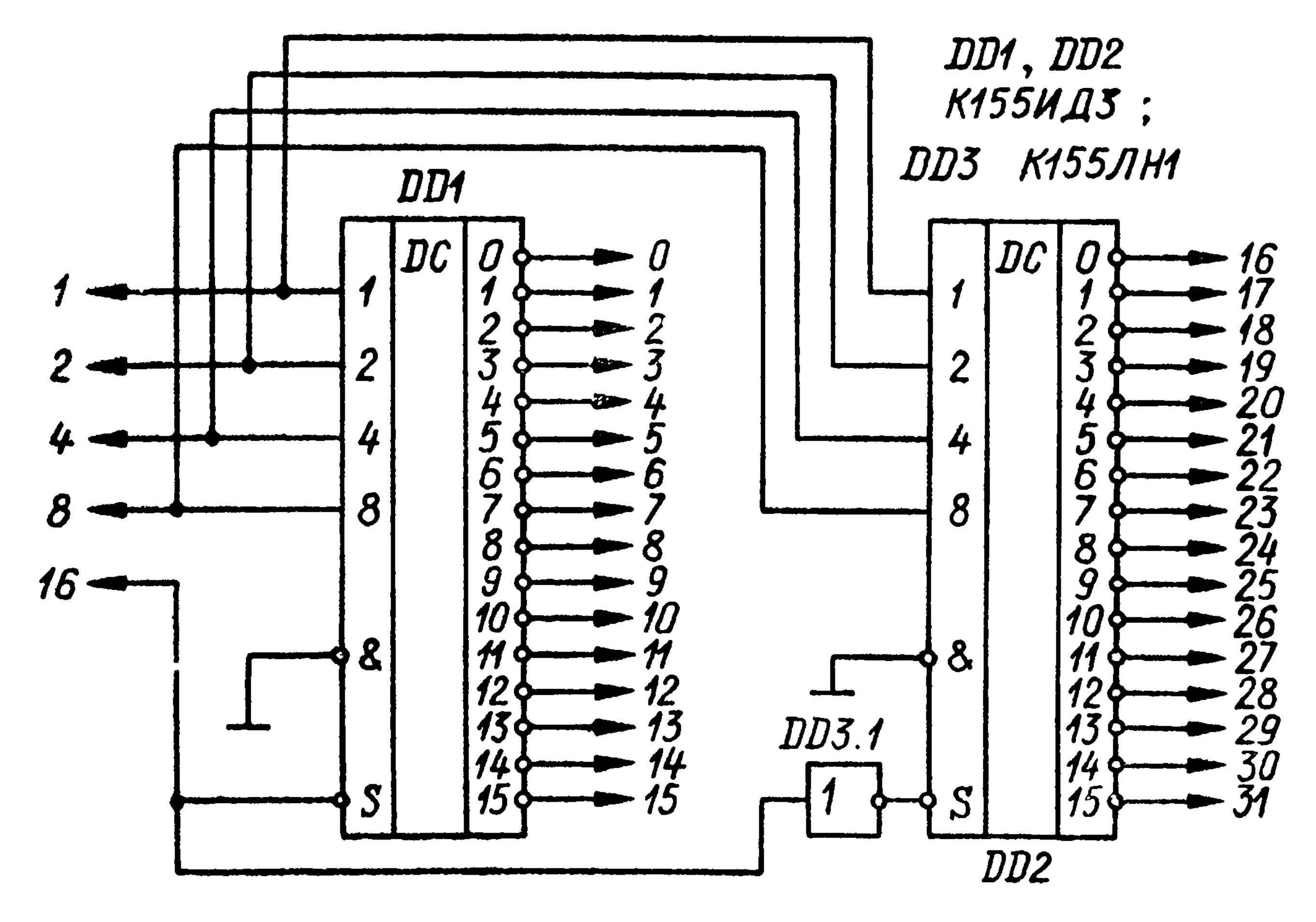


Рис. 80. Дешифратор на 32 выхода

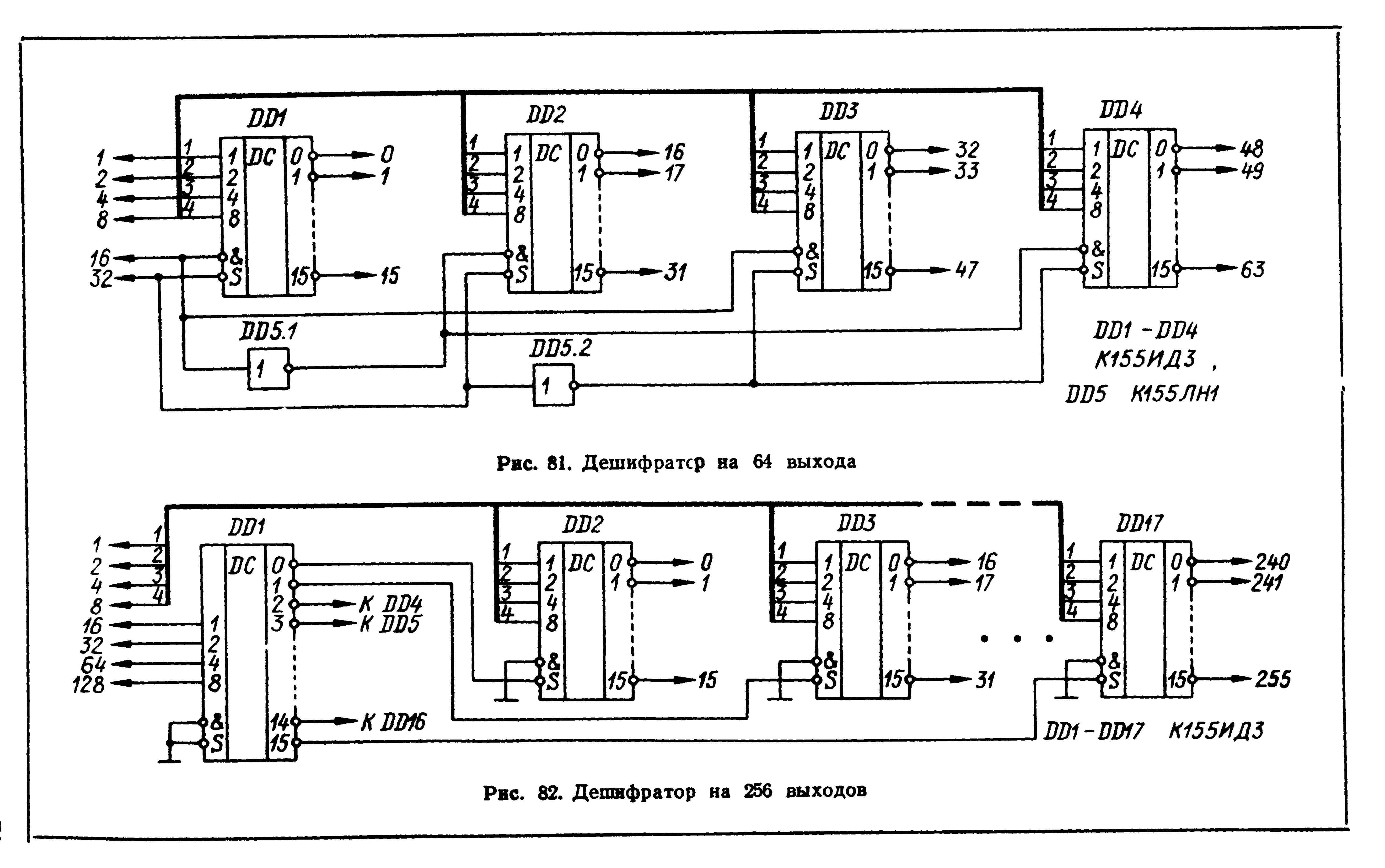


Рис. 81. Дешифратор на 64 выхода

Рис. 82. Дешифратор на 256 выходов

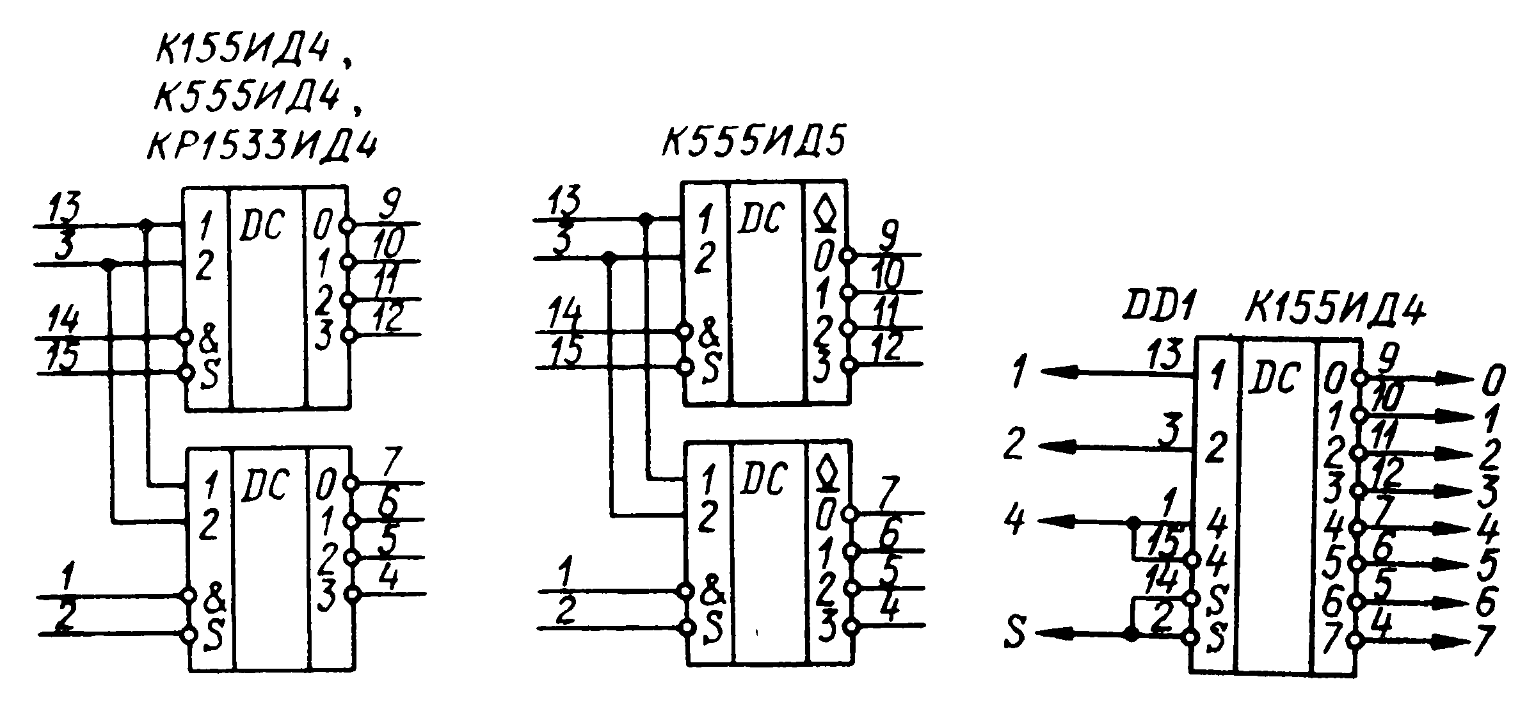


Рис. 83. Микросхемы ИД4 и ИД5

Рис. 84. Дешифратор на 8 выходов со стробированием

стробирования (рис. 84) и на 16 выходов (рис. 85). На девяти микросхемах ИД4 можно собрать дешифратор на 64 выхода по схеме, подобной рис. 82. Если дополнить микросхему ИД4 тремя элементами 2И-НЕ, можно получить дешифратор на 10 выходов (рис. 86).

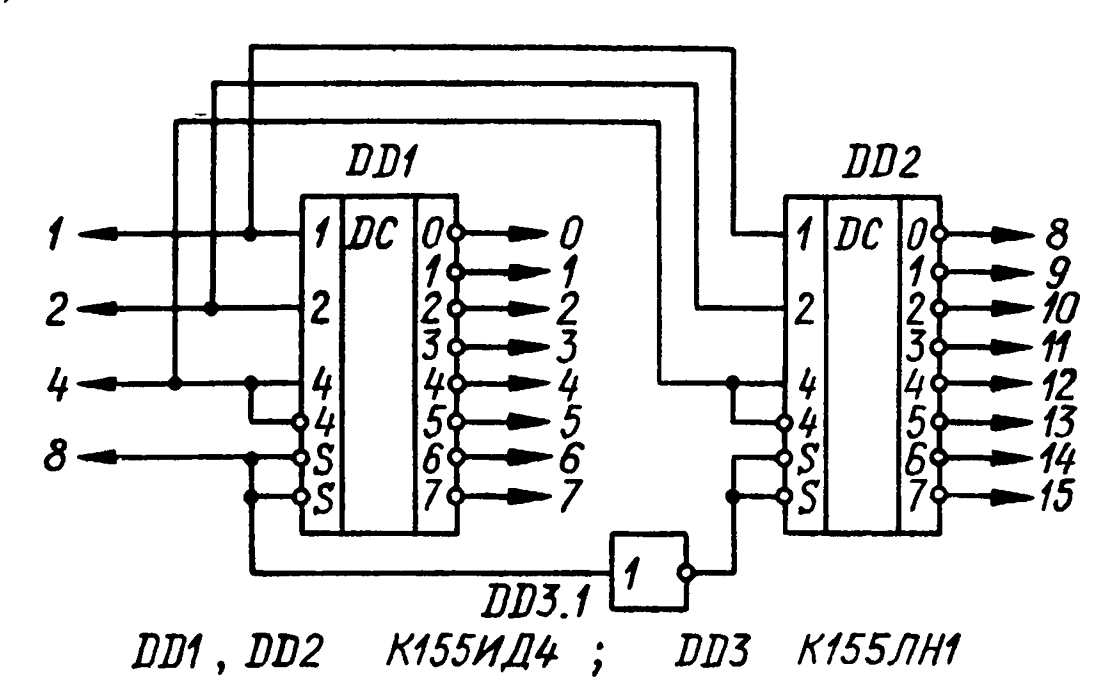


Рис. 85. Дешифратор на 16 выходов

Микросхема К555ИД5 (рис. 83) аналогична по функционированию ИД4, но имеет выходы с открытым коллектором.

Описанные двоичные дешифраторы являются полными: любому состоянию адресных входов соответствует нулевое состояние некоторого единственного выхода. В ряде случаев, например при двоично-десятичном представлении чисел, удобно использовать неполные дешифраторы, в которых число выходов меньше числа возможных состояний адресных входов. В частности, двоично-десятичный дешифратор содержит десять выходов и не меньше четырех входов. На основе полного дешифратора всегда можно построить неполный на меньшее число входов.

Однако ввиду широкого использования в устройствах индикации

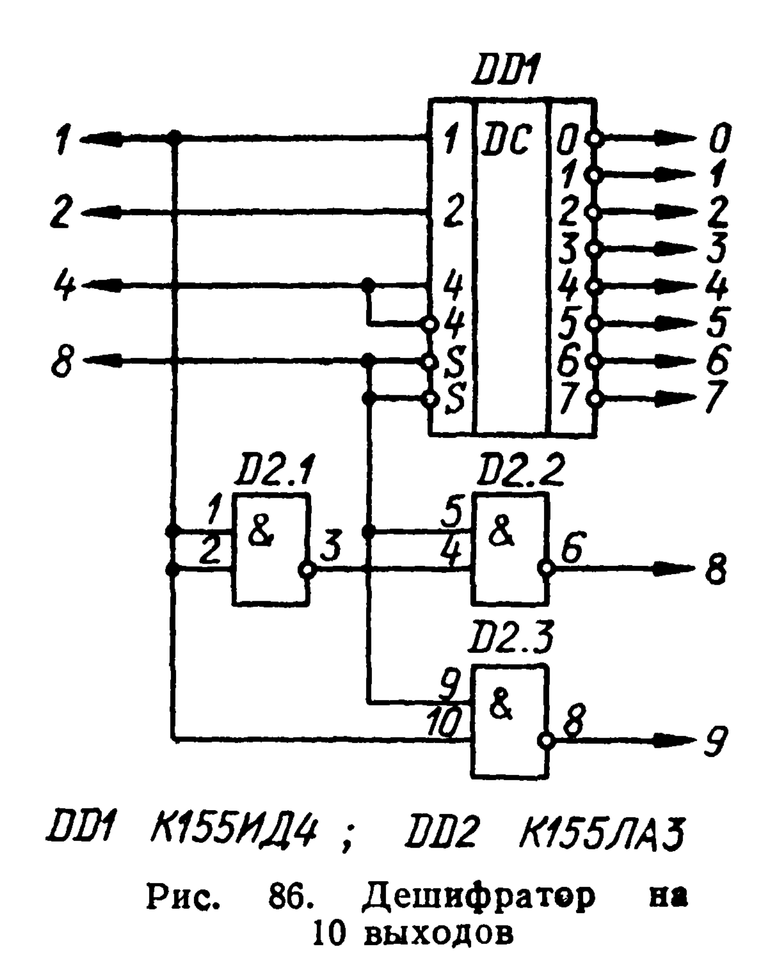


Рис. 86. Дешифратор на 10 выходов

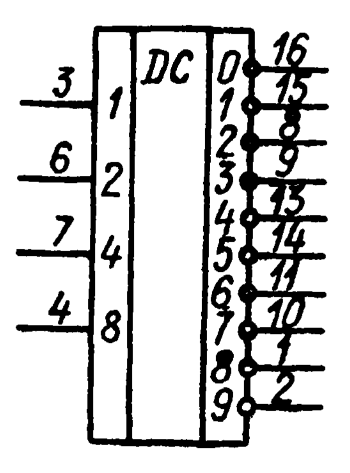


Рис. 87. Микросхема К155ИД1

двоично-десятичных дешифраторов в состав серии К155 специально включен двоично-десятичный дешифратор К155ИД1 с высоковольтным выходом (рис. 87). Дешифратор имеет четыре входа, которые могут подключаться к выходам любого источника кода 1—2—4—8, и десять выходов, которые могут подключаться к катодам газоразрядного цифрового или знакового индикатора (анод последнего через резистор сопротивлением 22...91 кОм подключен к полюсу источника постоянного или пульсирующего напряжения 200...300 В).

Схема подключения дешифратора к микросхеме К155ИЕ4, включенной в режим деления на 10 с кодом 1—2—4—6, приведена на рис. 88.

Для подключения микросхемы К155ИД1 к выходам декады на микросхемах ТМ2 (см. рис. 19) или декады по рис. 22 необходим дополнительный элемент И, в качестве которого могут быть использованы два любых маломощных диода (рис. 89) или 1/4 часть интегральной микросхемы ЛИ1.

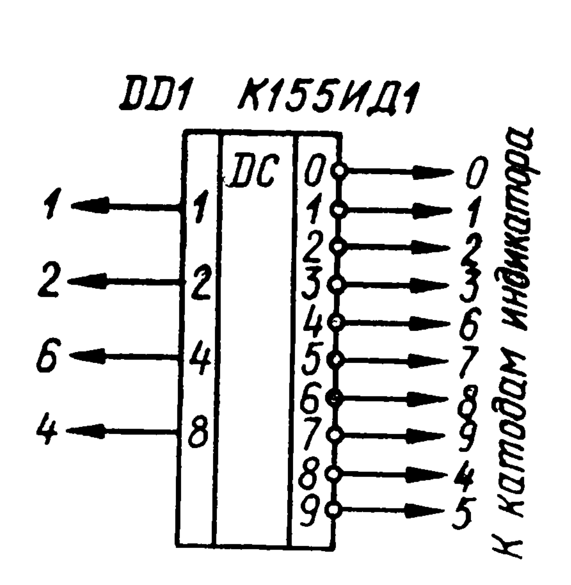


Рис. 88. Подключение микросхемы К155ИД1 к декаде на микросхеме К155ИЕ4

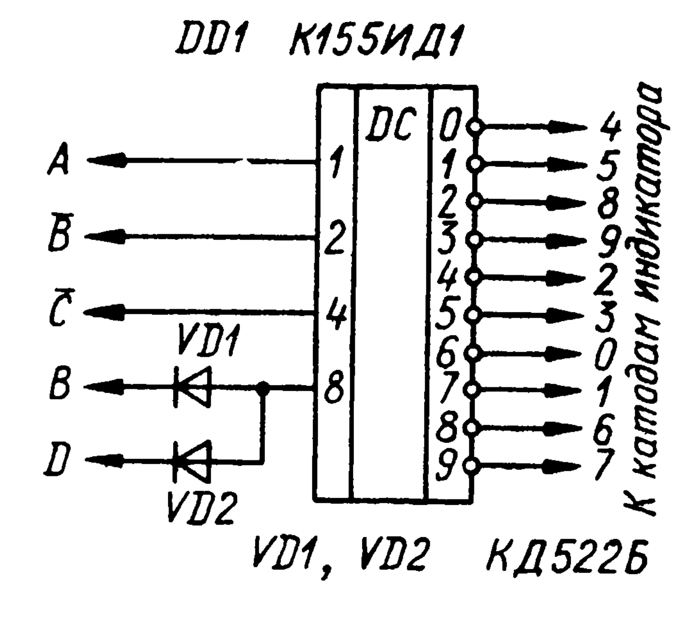


Рис. 89. Подключение микросхемы К155ИД1 к декаде на микросхемах К155ТМ2

Для подключения выходов микросхемы К155ИД1 к входам других микросхем ТТЛ следует принять дополнительные меры по согласованию уровней, поскольку техническими условиями на микросхему К155ИД1 гарантируется выходное напряжение в состоянии лог. 0 не более 2,5 В, что превышает порог переключения микросхем ТТЛ, составляющий около 1,3 В. Практически выходное напряжение микросхем К155ИД1 в состоянии 0 может быть несколько выше или ниже порога переключения, поэтому для надежной работы микросхемы — нагрузки в минусовую цепь питания этой микросхемы следует включить кремниевый диод. Такое включение повысит порог переключения примерно до 2 В, что обеспечит ее согласование с дешифратором К155ИД1. Кроме того, поднимется выходной уровень лог. 0 микросхемы примерно до 0,9 В, что вполне достаточно для нормальной работы последующих микросхем.

На рис. 90 приведена схема делителя частоты на 10 с переклю-

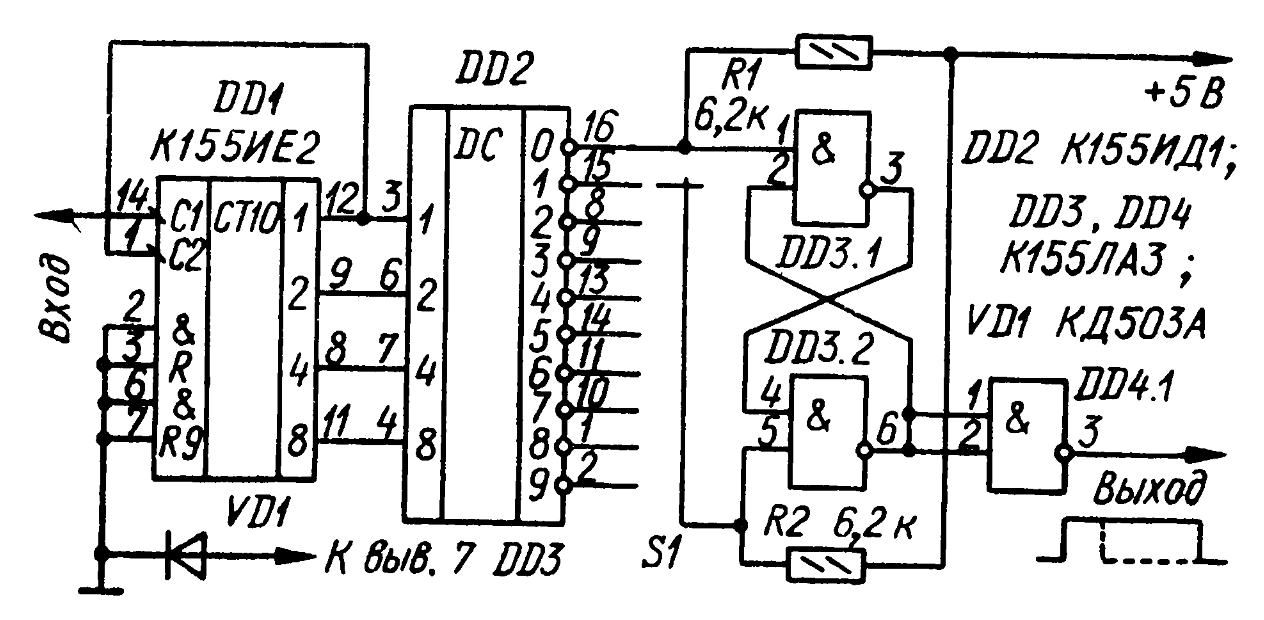


Рис. 90. Делитель частоты на 10 с переключаемой скважностью

чаемой в пределах 10—1,1 скважностью выходных импульсов, иллюстрирующая описанные выше правила согласования дешифратора К155ИД1 с микросхемами ТТЛ.

Микросхема К555ИД6 (рис. 91) — неполный дешифратор двоично-десятичного кода 1—2—4—8. Как и микросхема К155ИД1, она имеет четыре адресных входа 1, 2, 4, 8, но ее десять выходов 0—9 выполнены по стандартной схеме. При подаче на входы 1, 2, 4, 8 кода чисел 0—9 на том выходе, номер которого соответствует

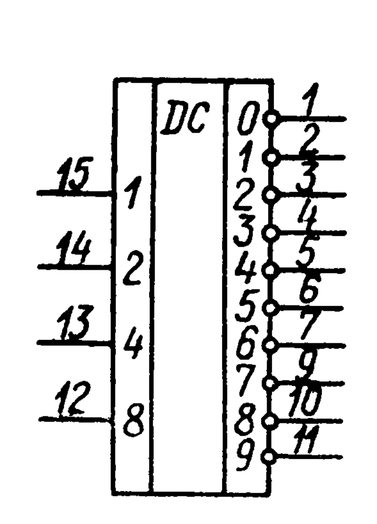


Рис. 91. Микросхема К 155ИД6

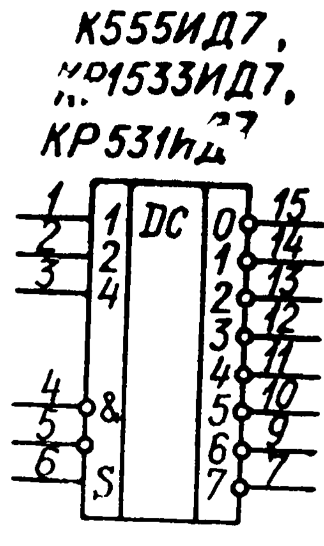


Рис. 92. Микросхема ИД7

двоичному эквиваленту входного кода, появляется лог. 0, на остальных выходах — лог. 1: при входных кодах, соответствующих числам 10—15, на всех выходах — лог. 1.

Микросхема ИД7 (рис. 92) — дешифратор, имеющий три адресных входа 1, 2, 4, три входа стробирования S, два из которых инверсные, и восемь инверсных выходов. Лог. 0 на одном из выходов может появиться лишь при единственном разрешающем сочетании сигналов на входах стробирования S — на инверсных входах должен быть лог. 0, на прямом — лог. 1. При всех других сочетаниях сигналов на входах S на все выходах микросхемы — лог. 1. Сигнал лог. 0 при разрешающем сочетании на входах появится на том выходе дешифратора, номер которого соответствует десятичному эквиваленту кода, поданному на адресные входы 1, 2, 4.

Наличие трех входов стробирования позволяет простыми средствами объединять микросхемы для наращивания разрядности дешифратора. Три микросхемы ИД7 можно объединить в дешифратор на 24 выхода без дополнительных элементов (соединение микросхем DD1 — DD3 на рис. 93), четыре микросхемы и инвертор — в дешифратор на 32 выхода (рис. 93). Дополнив схему рис. 93 еще четырьмя микросхемами ИД7 и инвертором, можно получить дешифратор на 64 выхода.

Микросхема ИД10 (рис. 94) — дешифратор, по функционированию соответствующий микросхеме К555ИД6, но с выходами, выполненными с открытым коллектором. Для микросхемы К555ИД10 в состоянии лог. 0 ее выходной ток может достигать 24 мА, в состоянии лог. 1 на ее выход можно подавать напряжение до 15 В. Для микросхемы К155ИД10 максимально-допустимое напряжение, которое можно подвести к выходу, находящемуся в состоянии лог. 1, также составляет 15 В. Выходное напряжение лог. 0 при втекающем токе 20 мА не более 0,4 В, при токе 80 мА — не более 0,9 В. Указанные выходные параметры позволяют применять микросхему К155ИД10 при построении распределителей с релейными выходами (рис. 95). При необходимости увеличения числа выходов стробирование микросхемы можно осуществлять по входу 8. Для примера на рис. 96 приведена схема дешифратора на 64 выхода.

Отметим, что в соответствии с рис. 96 можно при необходимости соединять микросхемы К155ИД1, К555ИД6.

Микросхема КР531ИД14 (рис. 97) содержит два стробируемых дешифратора, каждый с двумя адресными входами 1 и 2, инверсным входом стробирования S и инверсными выходами 0—3. Как и в других дешифраторах ТТЛ-серий при разрешающем лог. 0 на входе S лог. 0 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту двоичного числа, поданному на адресные входы 1 и 2. При лог. 1 на входе S на всех выходах дешифратора также лог. 1.

Для получения дешифраторов с большим числом выходов можно соединять микросхемы в соответствии с рис. 98.

Функцию, обратную функции дешифраторов, выполняют шифраторы.

Микросхема ИВ1 — приоритетный шифратор (рис. 99). Она имеет восемь информационных входов 0—7 и вход разрешения E. Выходов у микросхемы пять — три инверсных выходного кода 1, 2, 4; G — признака подачи входного сигнала и P — переноса.

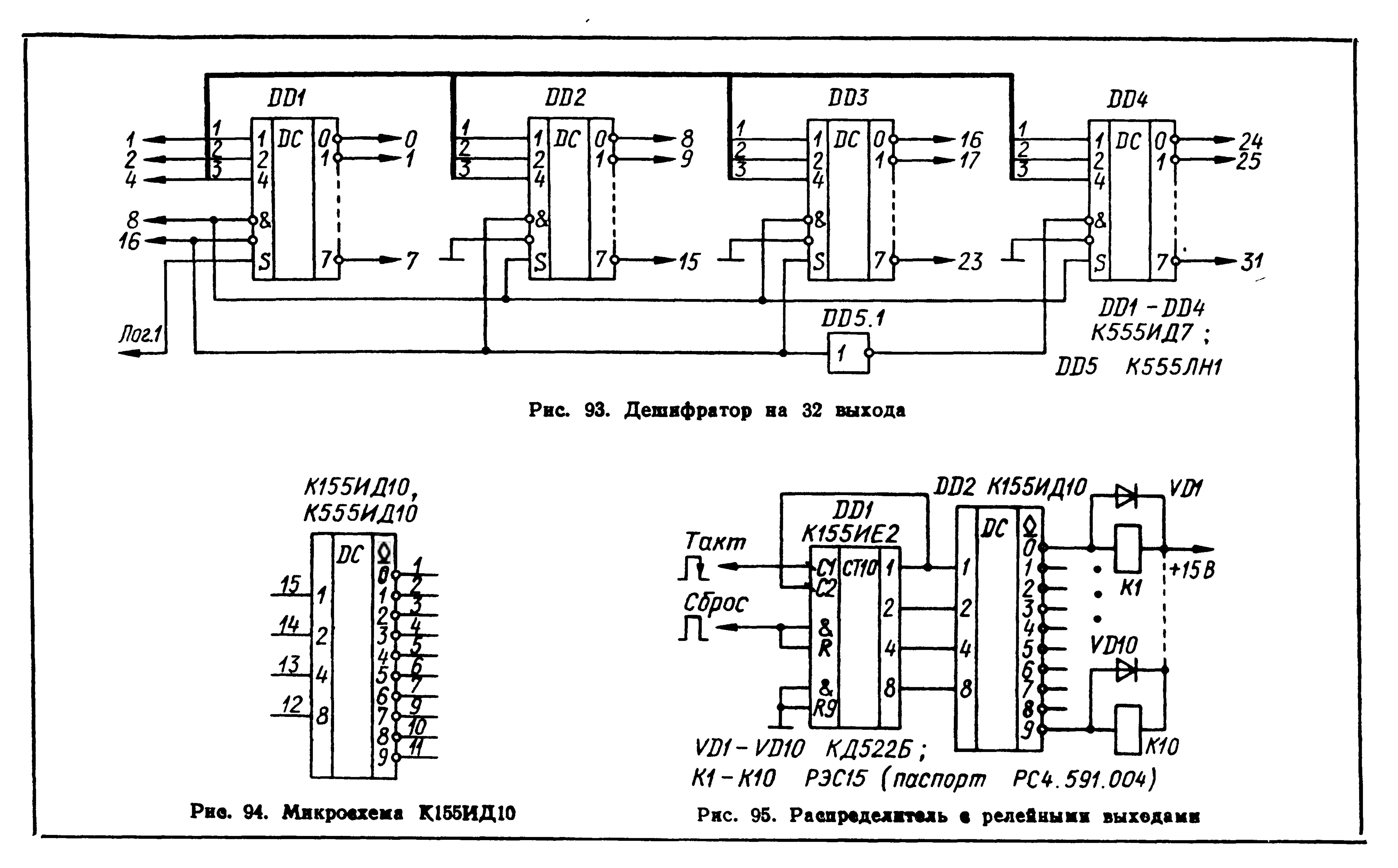


Рис. 93. Дешифратор на 32 выхода

Рис. 94. Микросхема К155ИД10

Рис. 95. Распределитель с релейными выходами

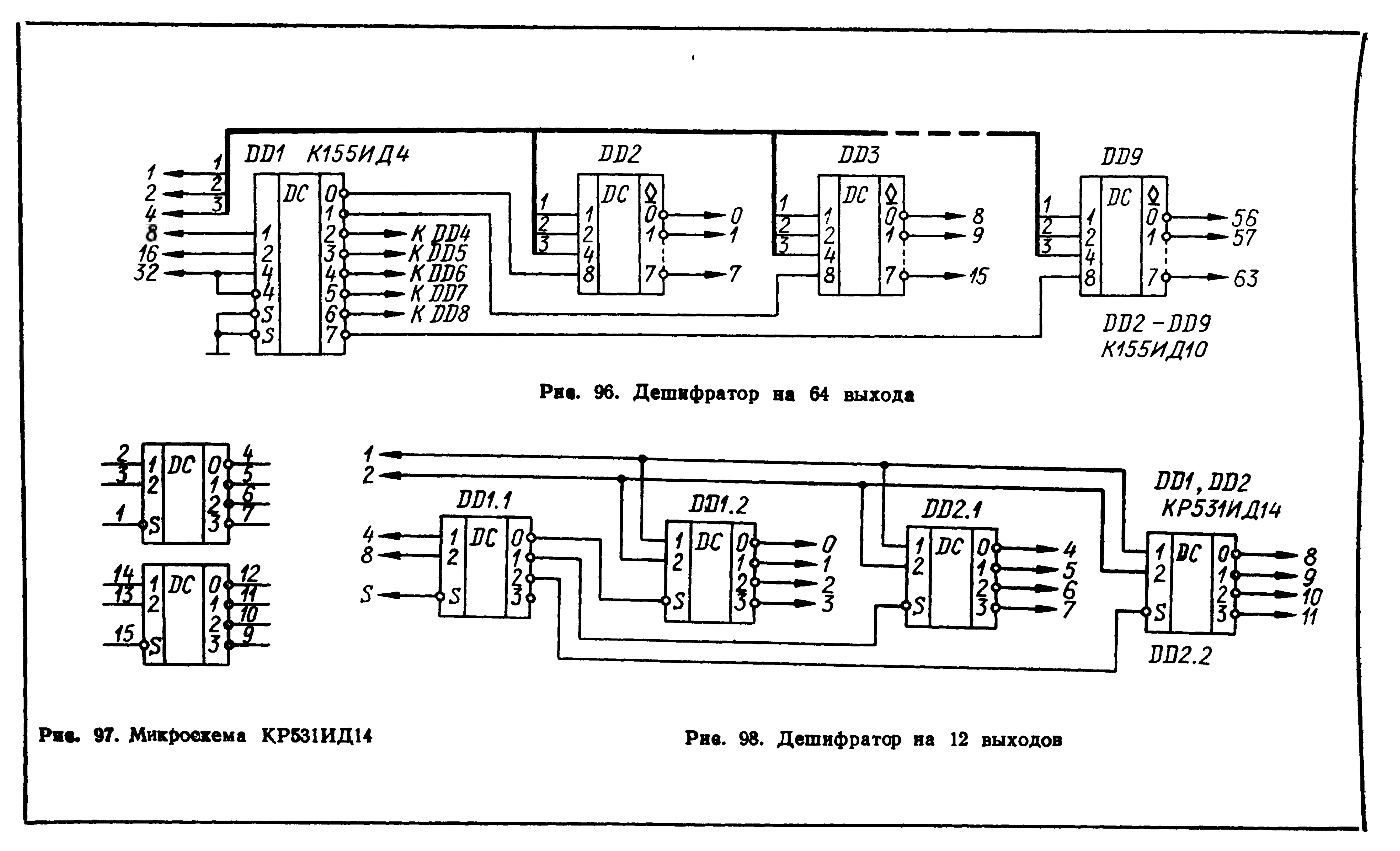


Рис. 96. Дешифратор на 64 выхода

Рис. 97. Микросхема КР531ИД14

Рис. 98. Дешифратор на 12 выходов

Если на всех информационных входах микросхемы лог. 1, на выходах 1, 2, 4, G — лог. 1, на выходе P — лог. 0. При подаче лог. 0 на любой из информационных входов 0—7 на выходах 1, 2, 4 появится инверсный код, соответствующий номеру входа, на который подан лог. 0, на выходе G — лог. 0, что является признаком подачи входного сигнала, на выходе P — лог. 1, которая запрещает работу других микросхем ИВ1 при их каскадном соединении. Если лог. 0 будет подан на несколько информационных входов микросхемы, выходной код будет соответствовать входу с большим номером.

Так работа микросхемы происходит при подаче на вход E лог. 0. Если же на входе E лог. 1 (запрет работы), на всех шести выходах микросхемы лог. 1.

Две микросхемы ИВ1 можно соединить по схеме рис. 100 для получения приоритетного шифратора на 16 входов.

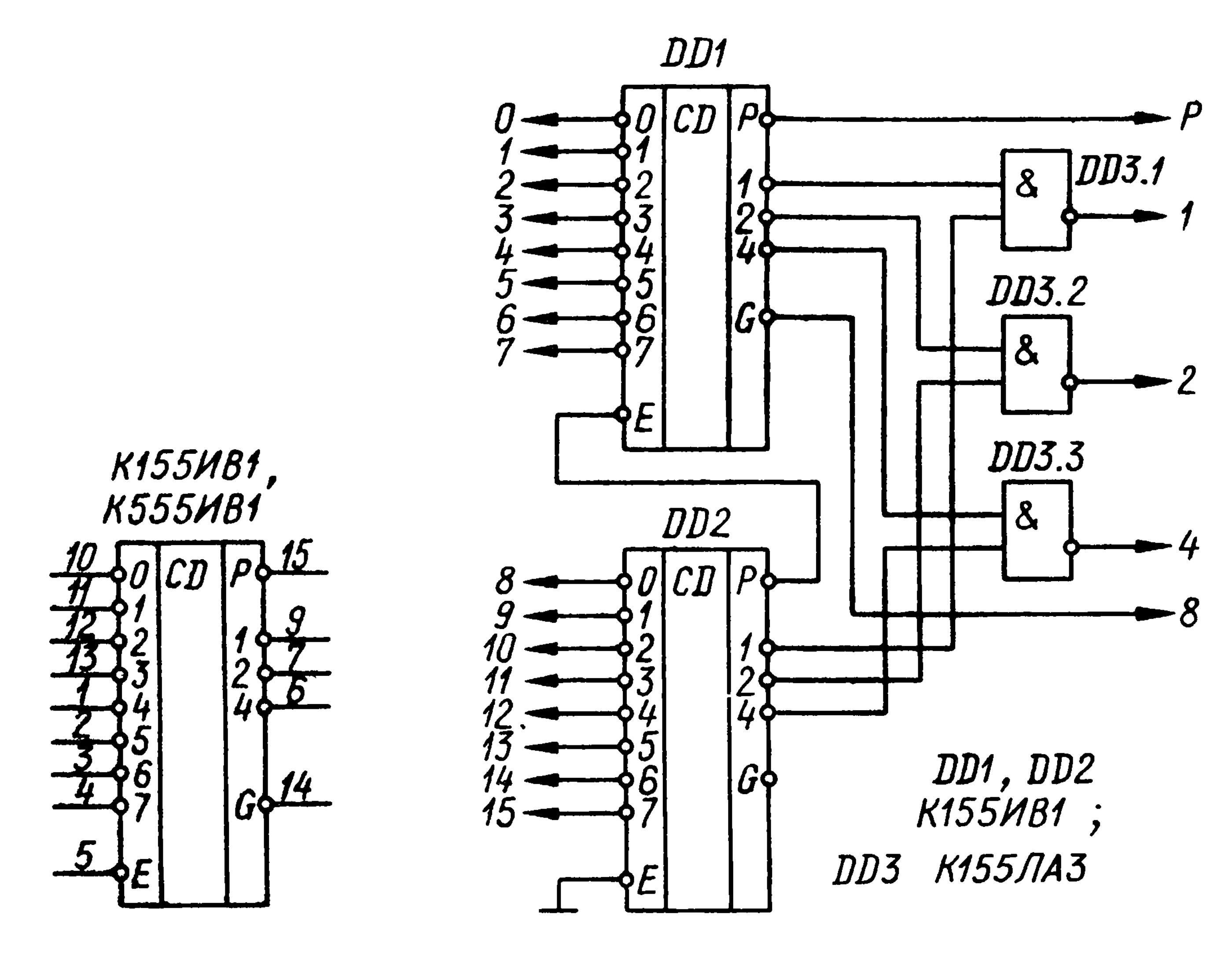


Рис. 99. Микросхема ИВ1

Рис. 100. Соединение двух микросхем ИВ1

Если лог. 0 подан на один из входов 0—7, на выходах DD3 появятся младшие разряды прямого выходного кода, на выходе G DD1 — лог. 0, определяющий разряд 8 выходного кода, на выходе P — лог. 1, являющаяся признаком подачи входного сигнала. Если лог. 0 подать на один из входов 8—15, лог. 1 с выхода P DD2 запретит работу DD1, младшие разряды на выходах DD2 определяется DD2, на выходе 8 выходного кода будет лог. 1.

Таким образом, с выходов 1, 2, 4, 8 устройства по схеме рис. 100 можно снять прямой код, соответствующий номеру входа, на который подан лог. 0.

Микросхемы ИВ1 можно соединять для получения большего числа входов. В этом случае выходы переноса микросхем с большими номерами следует соединить с входами запрета микросхем с мень-

шими номерами, выходы 1, 2, 4 следует через многовходовые элементы И-НЕ подключить к выходам устройства — это будут младшие разряды выходного кода. Выходы G микросхем ИВ1 следует соединить с входами 0—7 еще одной микросхемы ИВ1, с выходов которой можно будет снять старшие разряды кода и признак подачи входного сигнала G (рис. 101). В схемах рис. 100 и рис. 101 сохраняется свойство приоритетности шифраторов — при одновременной подаче лог. 0 на несколько входов выходной код всегда соответствует входу с наибольшим номером.

Микросхема К555ИВ3 (рис. 102) — приоритетный шифратор. Она имеет 9 инверсных входов 1—9 для подачи кодируемого сигнала и 4 инверсных выхода кода 1—2—4—8. В исходном состоянии на всех входах и выходах лог. 1. При подаче на любой из входов лог. 0 на выходах 1—2—4—8 формируется инверсный код номера входа, на который подан лог. 0. Если лог. 0 подан сразу на несколько входов, код на выход соответствует наибольшему номеру входа, на который подан лог. 0.

Основное назначение микросхемы — преобразование номера источника сигнала в код, например, номера нажатой кнопки. Для примера на рис. 103 показана схема квазисенсорного переключателя на 10 положений, выходными сигналами которого является код 1—2—4—8 нажатой и отпущенной кнопки (аналог переключателя с взаимовыключением).

При включении питания все триггеры микросхемы DD2 устанавливаются в 0, на выходах 1—2—4—8 код 1111, не соответствующий ни одной из нажатых кнопок. Если нажать любую из 10 кнопок SB1—SB10, на выходе микросхемы DD1 сформируется инверсный код нажатой кнопки (для кнопки SB1—1111), этот код

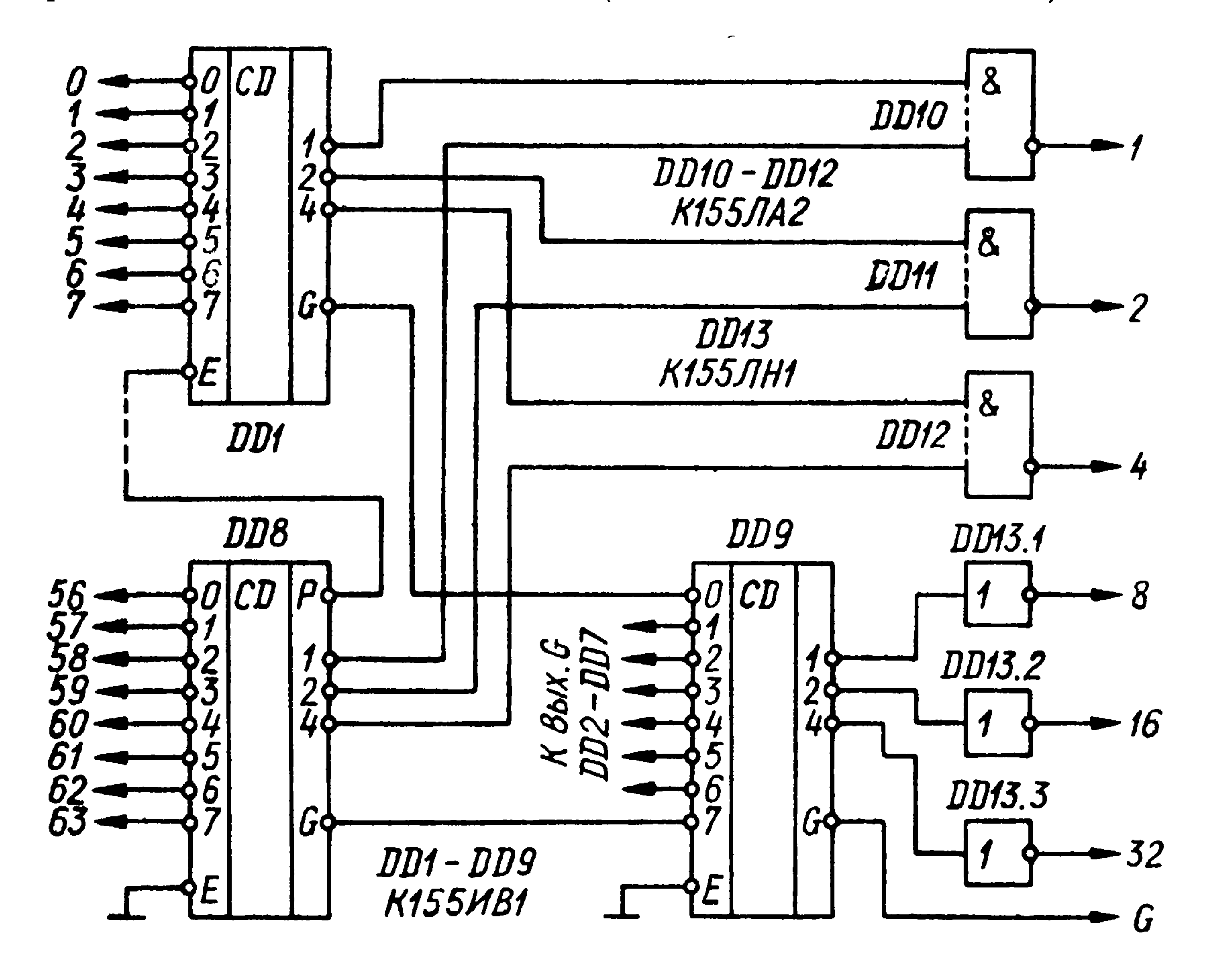


Рис. 101. Шифратор на 64 входа

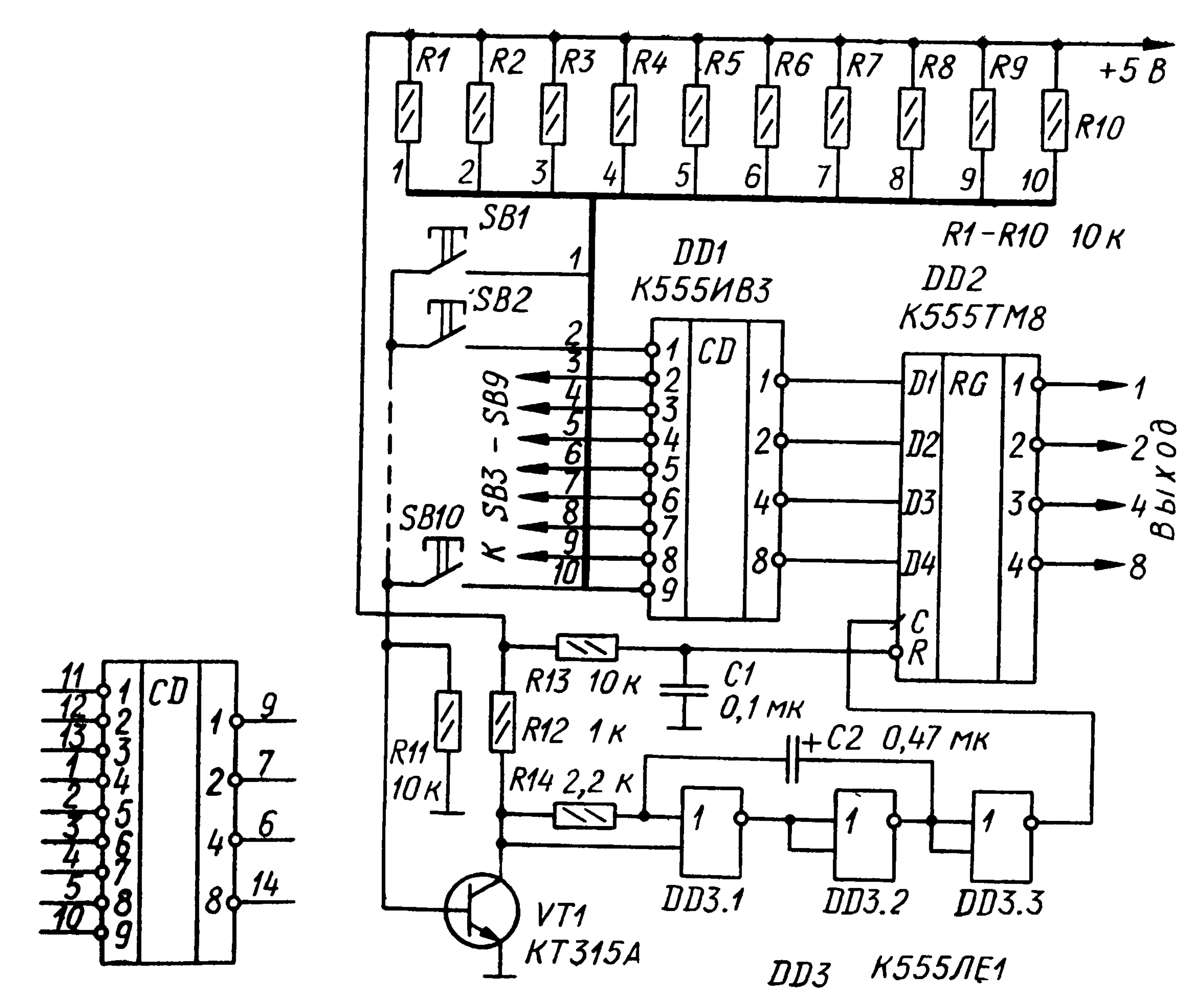


Рис. 102. Микросхема К555ИВ3

Рис. 103. Квазисенсорный переключатель

поступит на информационные входы микросхемы DD2. Ток через один из резисторов R1 — R10, соответствующий нажатой кнопке, включит транзистор VT1, на его коллекторе появится лог. 0 на время нажатия кнопки. Напряжение на левой обкладке конденсатора С2 нечнет уменьшаться и через время, в течение которого прекратится дребезг контактов кнопки, достигнет порога переключения элемента DD3.1. На выходе элемента DD3.1 появится лог. 1, на выходе DD3.2 — лог. 0. Изменение напряжения на правой обкладке конденсатора передается на вход элемента DD3.1, в результате чего произойдет скачкообразное переключение элементов микросхемы DD3 в противоположное состояние (рис. 104). Изменение лог. 0 на выходе элемента DD3.3 на лог. 1 приведет к записи инверсного кода с выходов микросхемы DD1 в триггеры микросхемы DD2, на ее инверсных выходах появится прямой код нажатой кнопки.

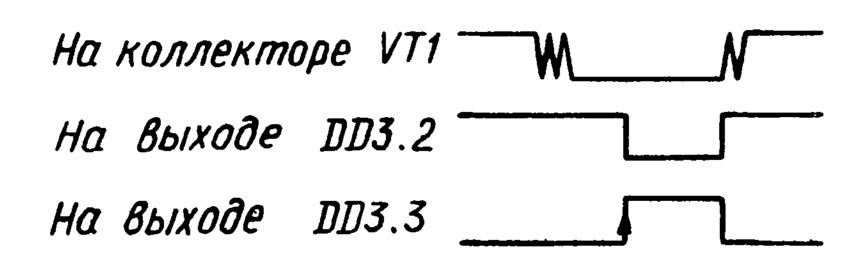


Рис. 104. К пояснению подавления дребезга

В момент отпускания кнопки первое размыкание ее контактов приведет к появлению лог. 1 на входе 6 элемента DD3.1, вся цепочка элементов микросхемы DD3 переключится. На время дребезга контактов кнопки лог. 1 на входе 5 элемента DD3.1 будет поддерживаться за счет положительной обратной связи через конденсатор C2. На выходе микросхемы DD2 сохранится код нажатой кнопки. Если при нажатой кнопке нажать еще одну, выходной код не изменится, он будет соответствовать первой из нажатых кнопок. Код не изменится и при отпускании кнопок. Если нажать одновременно (с точностью до задержки, вносимой цепью подавления дребезга DD3.1, DD3.2) две или более кнопок, выходной код будет соответствовать кнопке с бóльшим номером.

В схеме рис. 103 можно использовать и микросхему (несколько микросхем) ИВ1, в этом случае транзистор VT1 излишен. Входной сигнал на схему подавления дребезга необходимо будет подать с выхода G микросхемы ИВ1.

МУЛЬТИПЛЕКСОРЫ

Широкое применение в цифровых устройствах находят микросхемы мультиплексоров, используемые для коммутации двоичных сигналов.

Мультиплексор КП7 имеет восемь информационных входов D0—D7, три адресных входа 1, 2, 4 и вход стробирования S (рис. 105). У микросхемы два выхода — прямой и инверсный. Если на входе стробирования лог. 1, на прямом выходе 0, независимо от сигналов на других входах. Если на входе стробирования лог. 0, сигнал на прямом выходе повторяет сигнал на том входе, номер которого совпадает с десятичным эквивалентом кода на входах 1, 2, 4 мультиплексора. На инверсном выходе сигнал всегда противофазен сигналу на прямом выходе.

Наличие входа стробирования позволяет простыми средствами строить мультиплексоры на бóльшее число входов. На рис. 106 приведена схема мультиплексора на 16 входов, на рис. 107 — на 64.

Мультиплексор К155КП5 (рис. 105) в отличие от КП7 имеет лишь инверсный выход и не имеет входа стробирования.

Микросхема К155КП1 (рис. 105) содержит четыре адресных входа 1, 2, 4, 8; 16 информационных входов D0—D15 и вход стробирования S. Выход у этой микросхемы только инверсный. Все свойства и способы включения у нее такие же, как и у КП7.

Микросхема КП2 (рис. 105) содержит два мультиплексора на четыре информационных входа D0—D3 с отдельными входами стробирования, объединенными адресными входами и прямыми выходами.

Микросхема КП11 (рис. 105) — четыре двухвходовых мультиплексора с общим управлением и возможностью перевода выходов в высокоимпедансное состояние. При лог. 0 на адресном входе А на выход каждого мультиплексора проходит сигнал с входа D0, при лог. 1 — с входа D1. Выходы микросхемы активны при лог. 0 на входе EO. Подача лог. 0 на вход EO переводит выходы в высокоимпедансное состояние.

Микросхема КП12 (рис. 105) — два четырехвходовых мультиплексора с общим управлением и возможностью перевода выходов в высокоимпедансное состояние. На выход каждого мультиплексора проходит сигнал с входа с номером, соответствующим десятичному

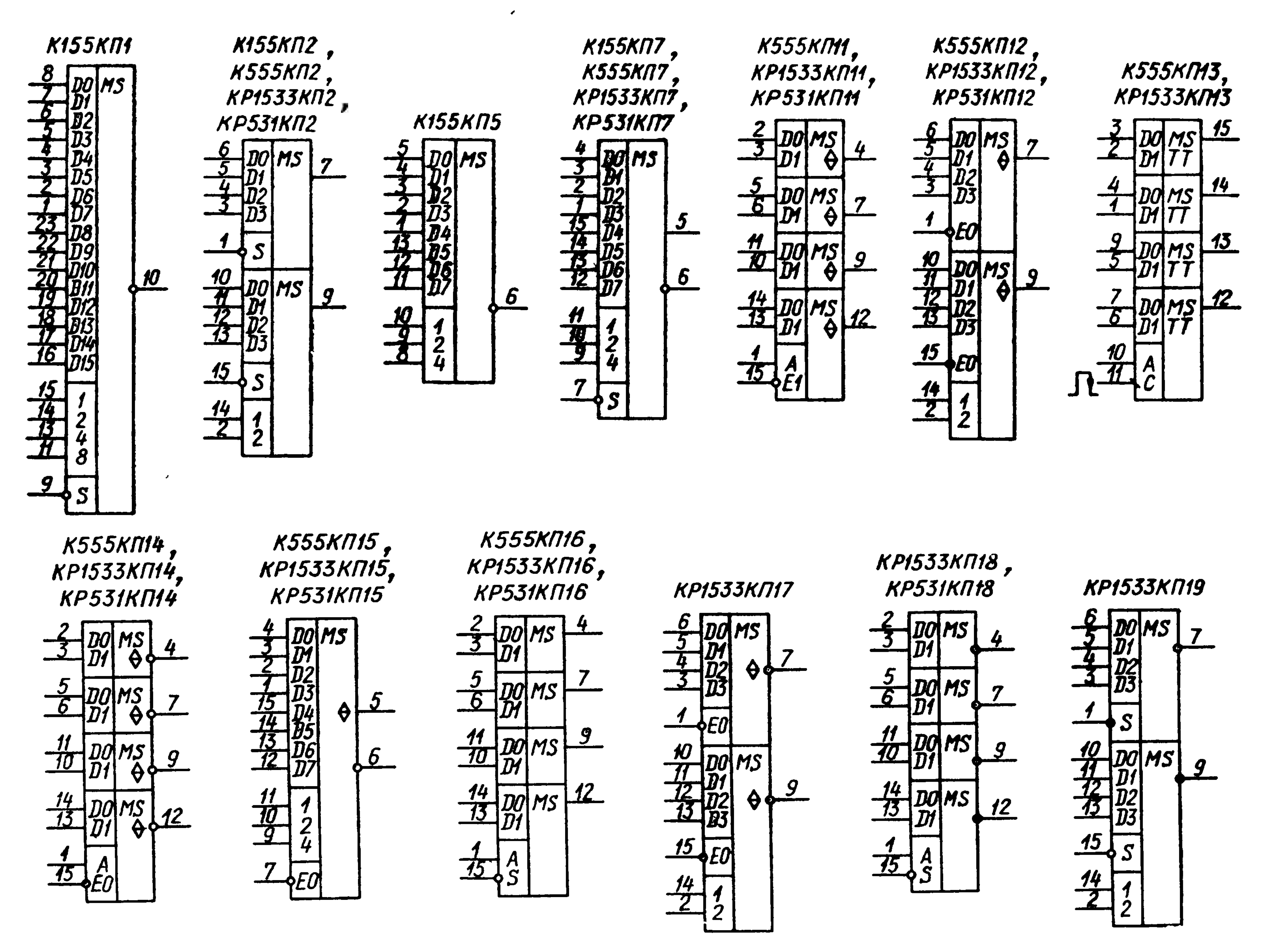


Рис. 105. Микросхемы мультиплексоров

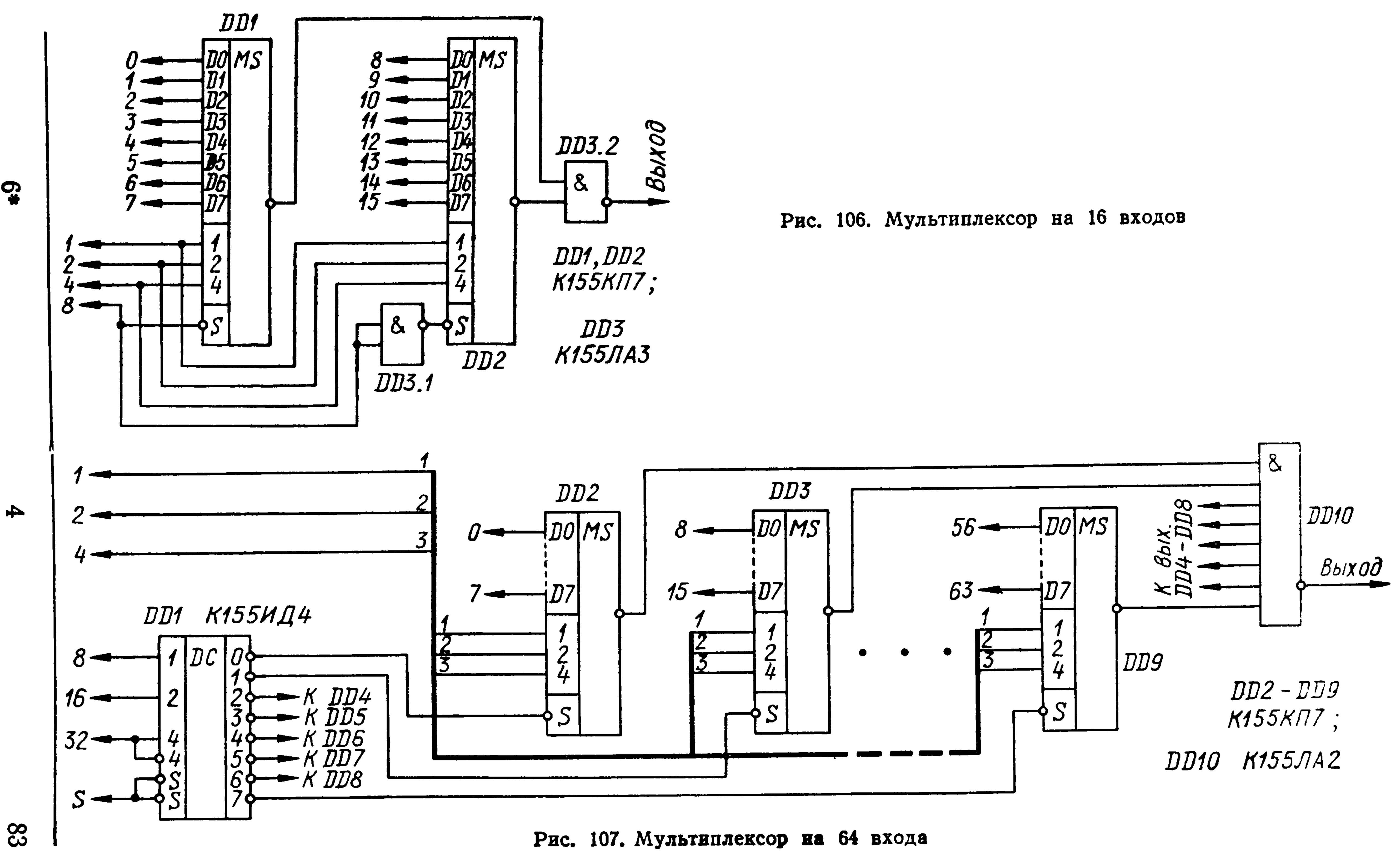


Рис. 106. Мультиплексор на 16 входов

Рис. 107. Мультиплексор на 64 входа

эквиваленту двоичного кода, поданного на адресные входы 1 и 2. Каждый мультиплексор имеет свой вход перевода выхода в высокоимпедансное состояние ЕО, действующий подобно входу ЕО микросхемы К555КП11.

Микросхема КП13 (рис. 105) — четыре двухвходовых мультиплексора с общим управлением и регистром хранения на выходе (похожа на микросхему КР531ИР20). На входы регистра поступают сигналы со входов D0 микросхемы, если на адресном входе А лог. 0 и со входов D1, если на входе А лог. 1. Запись в регистр производится по спаду импульса положительной полярности на входе С.

Микросхема КП14 (рис.105) аналогична микросхеме К555КП11, но инвертирует мультиплексируемые сигналы.

Микросхема КП15 (рис. 105) — восьмивходовый мультиплексор с прямым и инверсным выходом и с возможностью перевода выходов в высокоимпедансное состояние. При лог. 0 на входе Е 0 на выходы проходит сигнал с того входа, номер которого соответствует десятичному эквиваленту кода, поданного на адресные входы 1, 2, 4. На иверсный выход сигнал проходит с инверсией. Подача лог. 1 на вход ЕО переходит и прямой, и инверсный выходы в высокоимпедансное состояние.

Микросхема КП16 (рис. 105) — четыре двухвходовых стробируемых мультиплексора. Логика ее работы аналогична логике работы микросхемы КП11, однако подача лог. 1 на вход S переводит выходы микросхемы в состояние лог. 0 независимо от состояния информационных и адресного входов.

Микросхема КР1533КП17 (рис. 105) аналогична микросхеме КП12, но инвертирует мультиплексируемые сигналы.

Микросхема КП18 (рис. 105) аналогична КП16, но инвертирует мультиплексируемые сигналы. Подача лог. 1 на вход S микросхемы устанавливает выход в состояние лог. 1 независимо от состояния других входов.

Микросхема КР1533КП19 (рис. 105) функционирует аналогично КП2, но инвертирует мультиплексируемые сигналы. Вход S этой микросхемы действует аналогично такому же входу КП18.

Наиболее полный набор мультиплексоров входит в серию микросхем КР1533 — счетверенные мультиплексоры на 2 входа; сдвоенные на 4 входа и мультиплексоры на 8 входов, причем в каждой из этих групп есть мультиплексоры со стандартным выходом — КР1533КП16, КР1533КП2, КР1533КП7, с инверсным выходом — КР1533КП18, КР1533КП19, КР1533КП7, с выходом с высокоимпедансным состоянием — КР1533КП11, КР1533КП12, КР1533КП15, с инверсным выходом с высокоимпедансным состоянием — КР1533КП14, КР1533КП17, КР1533КП15.

Нагрузочная способность мультиплексоров КР1533КП2, КР1533КП7, КР1533КП11А, КР1533КП12, КР1533КП14А, КР1533КП15 составляет 12 мА в состоянии лог. 0 при выходном напряжении 0,4 В и 0,4мА в состоянии лог. 1 при выходном напряжении 2,4 В, мультиплексоров КР1533КП16, КР1533КП17, КР1533КП18, КР1533КП19 аналогична той, что у микросхемы КР15333ИР22. Нагрузочная способность мультиплексоров серии КР531, выходы которых могут переводиться в высокоимпедансное состояние, составляет 20 мА в состоянии лог. 0 и 6,5 мА в состоянии лог. 1 при выходном напряжении 2,4 В.

Возможность перевода выходов мультиплексоров КП11, КП12, КП14, КП15 и КП17 в высокоимпедансное состояние облегчает

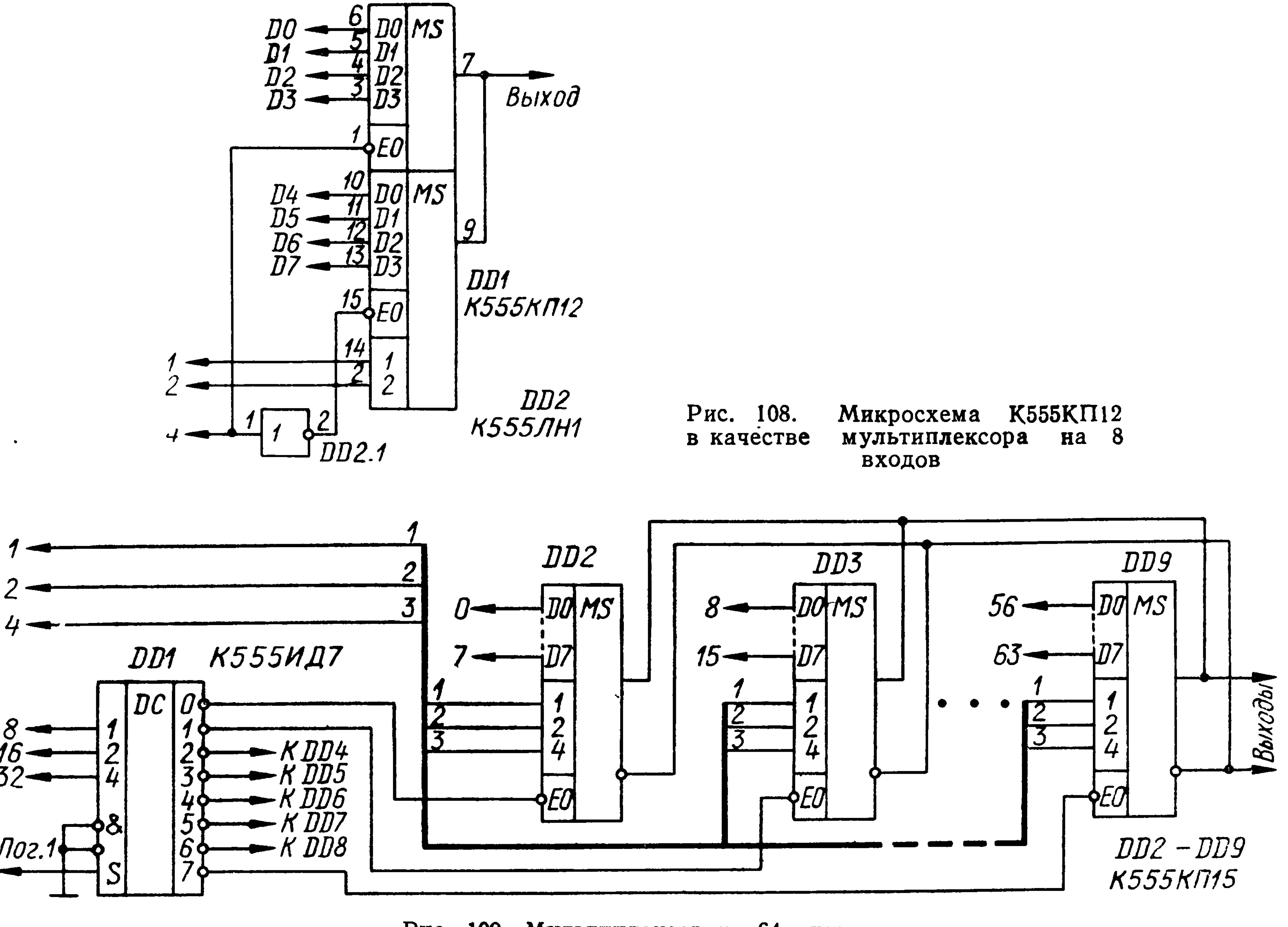


Рис. 108. Микросхема К555КП12 в качестве мультиплексора на 8 входов

Рис. 109. **Мультиплексор на 64 входа**

объединение микросхем для увеличения числа входов. На рис. 108 проиллюстрировано преобразование мультиплексоров микросхемы КП12 в один на 8 входов, на рис. 109 — на 64 входа.

Назначение выводов микросхем КП12 и К155КП2, КП15 и К155КП7 совпадает за исключением входов перевода выходов микросхем в высокоимпедансное состояние. Это позволяет в большинстве случаев использовать микросхемы КП12 и КП15 взамен указанных микросхем серии К155 без переработки печатных плат.

ПРЕОБРАЗОВАТЕЛИ КОДОВ

Для формирования цифр и знаков на семисегментных и матричных индикаторах и запуска шкальных индикаторов используют различные преобразователи кодов, иногда неправильно называемые дешифраторами. Существуют также микросхемы для преобразования двоичного кода вдвоично-десятичный, и наоборот. Рассмотрим такие микросхемы.

МикросхемаК155ПП5 — преобразователь двоично-десятичного кода в код семисегментного индикатора (рис. 110), ее можно применять



Рис. 110. Микросхема К155ПП5

Рис. 111. Стандартное обозначение сегментов семисегментного индикатора

совместно с полупроводниковыми индикаторами с общим анодом, например АЛ305А или АЛС324Б. Для нормирования тока элементов индикатора между его катодами и выходами микросхемы следует включить ограничительные резисторы, сопротивление которых определяется в соответствии с рабочим током индикатора. Вход Е микросхемы может быть использован для гашения индикатора, которое происходит при подаче на этот вход лог 1. Индикация осуществляется при лог. 0.

На рис. 111 приведено стандартное обозначение сегментов семисегментных индикаторов, а на рис. 112 — форма индицируемых знаков.

1234567890

Рис. 112. Цифры, индицируемые на семисегментном индикаторе

Микросхемы КМ155ИД8А, КМ155ИД8Б, КМ155ИД9 — преобразователи двоично-десятичного кода 1—2—4—8 в коды работы индикаторов, состоящих из 27 отдельных светодиодов (ИД8, рис. 113) и

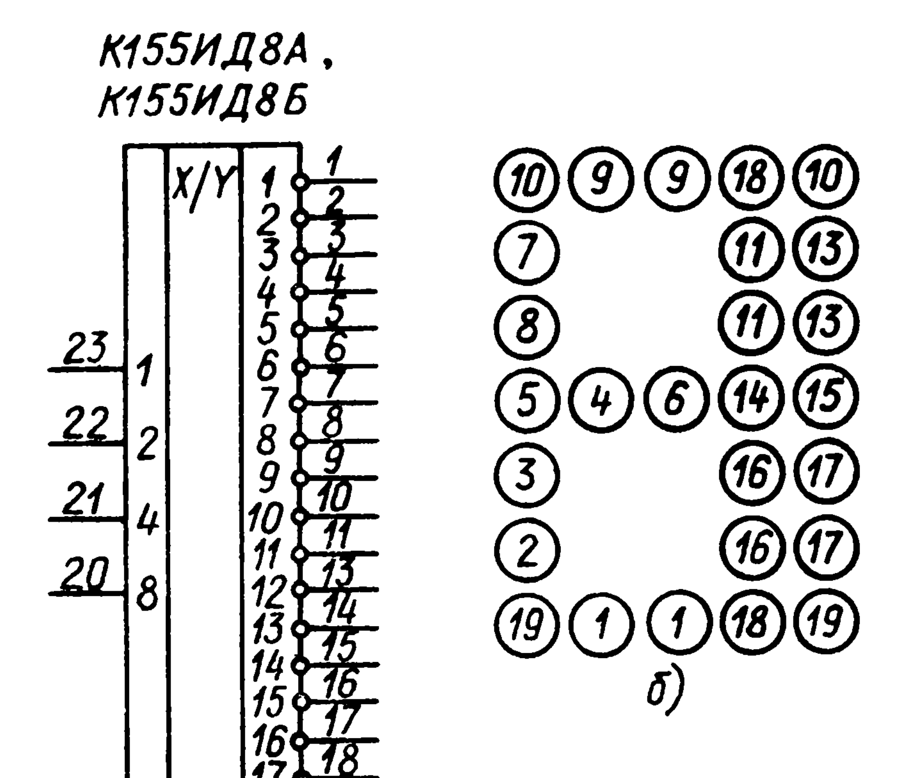


Рис. 113. Микросхема К155ИД8 (а) и подключение ее выводов к светодиодам индикатора (б)

из 20 светодиодов (ИД9, рис. 114). Микросхемы имеют по 4 входа для подачи входного кода. Число выходов микросхемы КМ155ИД8 составляет 18, микросхемы КМ155ИД9 — 13.

К каждому выходу микросхем должны быть подключены или один, или два последовательно включенных светодиода, соединенных с источником питания +5 В. На рис. 113, б и 114, б на элементах индикаторов указаны номера выводов микросхем, к которым должны быть подключены светодиоды индикаторов. Микросхемы выполнены с «открытым» коллекторным выходом и содержат ограничительные резисторы двух номиналов — для выходов, стыкуемых с двумя последовательно включенными светодиодами, номинал ограничительного резистора меньше, что обеспечивает одинаковый ток через все светодиоды индикатора — 10 мА для микросхем КМ155ИД8А и КМ155ИД9 и 15 мА для КМ155ИД8Б.

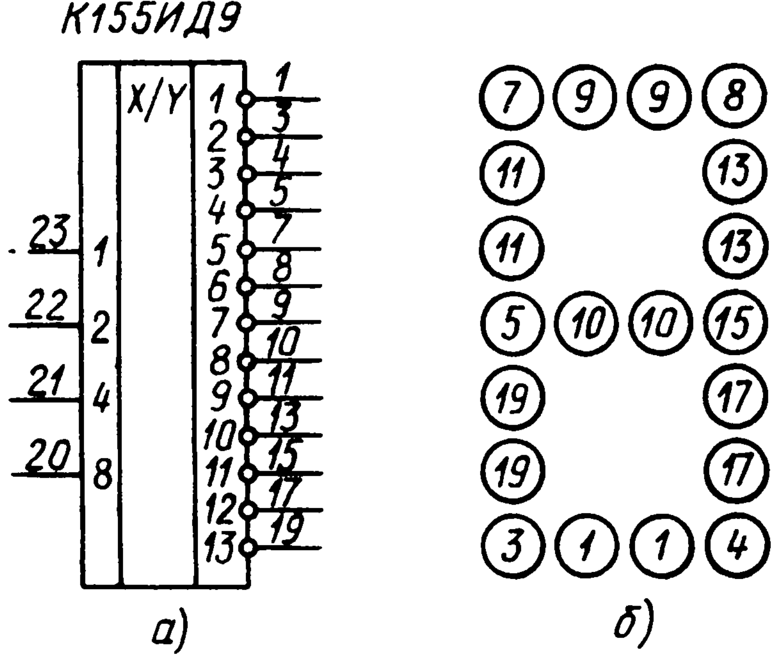


Рис. 114. Микросхема К155ИД9 (а) и подключение ее выводов к светодиодам индикатора (б)

Рис. 115. Микросхема К155ИД9 как преобразователь кода для семисегментного индикатора

Для входных кодов чисел 0—9 на светодиодах индицируются соответствующие цифры, для кода числа 10 знак «—», для кода числа 11 буква Е. Для кодов чисел 12—15 все светодиоды индикаторов погашены.

Микросхема КМ155ИД9 может быть использована и с обычными полупроводниковыми семисегментными индикаторами с общим анодом аналогично К155ПП5 (рис. 115). В отличие от использования микросхемы К155ПП5 не требуется ограничительных резисторов и добавляется возможность индикации знака «—» и буквы Е.

При необходимости можно увеличить число диодов в индикаторах, управляемых от микросхемы КМ155ИД9, до 27 (рис. 116, а) и до 34 (рис. 116, б). В этом случае напряжение питания цепочек из трех светодиодов должно быть увеличено до 7 В, а для четырех светодиодов — до 9 В. Одиночные светодиоды должны быть по-прежнему подключены к источнику питания +5 В.

Микросхема КМ155ИД11 — преобразователь двоичного кода в код управления светодиодной шкалой, формирующий светящийся «столбик», число светящихся точек в котором равно числу, соответствующему входному коду (рис. 117). Микросхема имеет три входа

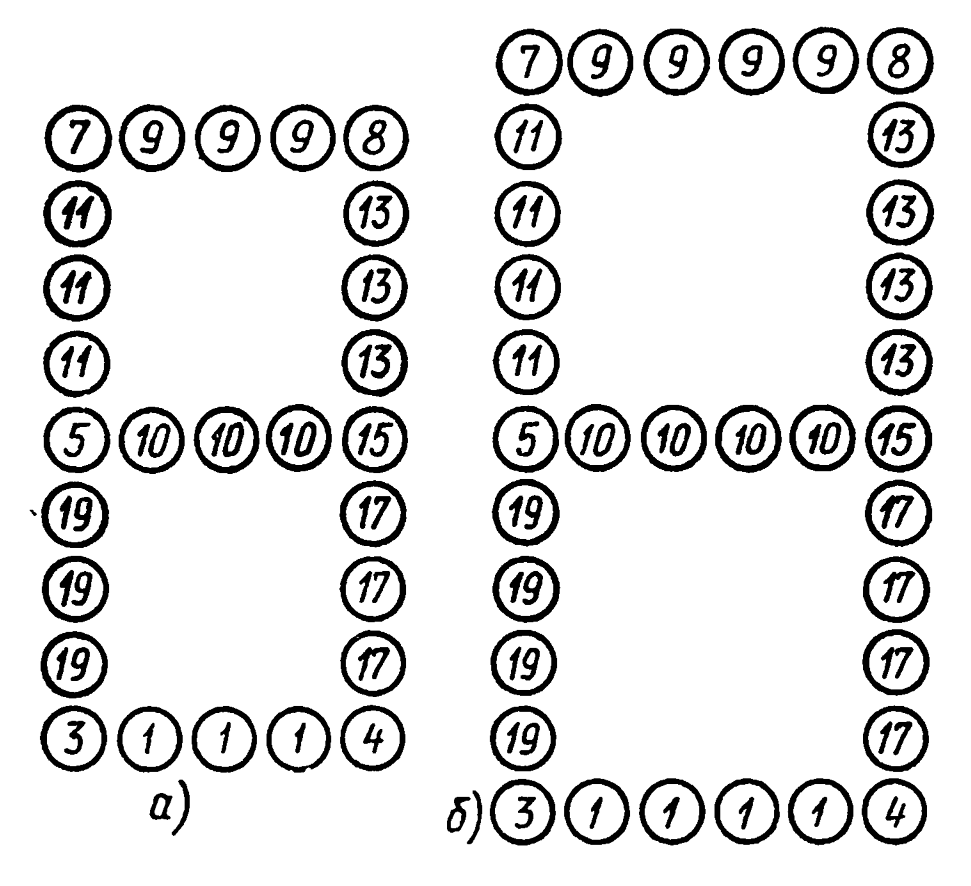
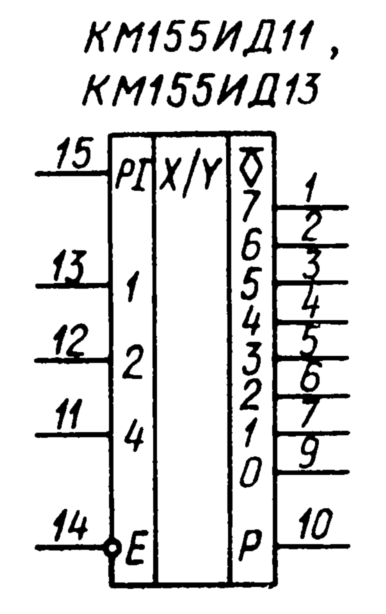


Рис. 116. Подключение выводов микросхемы К155ИД9 к индикатору из 27 светодиодов (а) и 34 светодиодов (б)



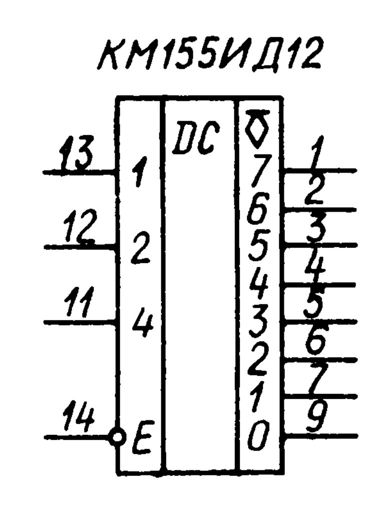


Рис. 117. Микросхемы КМ155ИД11, КМ155ИД12, КМ 155ИД13

1, 2, 4 для подачи входного кода, вход разрешения E, вход переноса P1, восемь выходов для подключения светодиодной шкалы 0—7 и выход переноса P.

При подаче на вход P1 лог. 1 и на вход E лог. 0 лог. 1 появляется на том выходе микросхемы, номер которого соответствует десятичному эквиваленту кода на входах 1, 2, 4 и на всех выходах с меньшим номером, при этом на выходе P — лог. 0. Если на вход P1 подать лог. 0, на выходах 0—7 будет лог. 1, на выходе P — лог. 0 независимо от сигналов на входах E и 1, 2, 4. Если на входах P1 и и E лог. 1, на выходах 0—7 лог. 0, на выходе P — лог. 1.

Выходы микросхемы выполнены с открытым эмиттером и ограничительным резистором, обеспечивающим выходной ток для непосредственного подключения светодиодов между выходами и общим проводом. При работе одной микросхемы с восемью светодиодами высота «столбика» светящихся светодиодов будет на единицу больше десятичного эквивалента кода на входах 1, 2, 4.

Рисунок 118 иллюстрирует соединение двух микросхем КМ155ИД11 для индикации 16 уровней. Если на входе 8 устройства по схеме рис. 118 лог. 0, на выходе P DD1 лог. 1, микросхема DD2 работает так, как описано выше, и светодиоды HL1—HL8 образуют столбик, высота которого на единицу больше численно эквивалента кода на входах 1, 2, 4. Если на входе 8 устройства будет лог. 1, на входе разрешения E микросхемы DD1 появится лог. 0, в работу вступит DD1 и в соответствии с поданным на входы 1, 2, 4 кодом начнут включаться светодиоды HL9—HL16. На

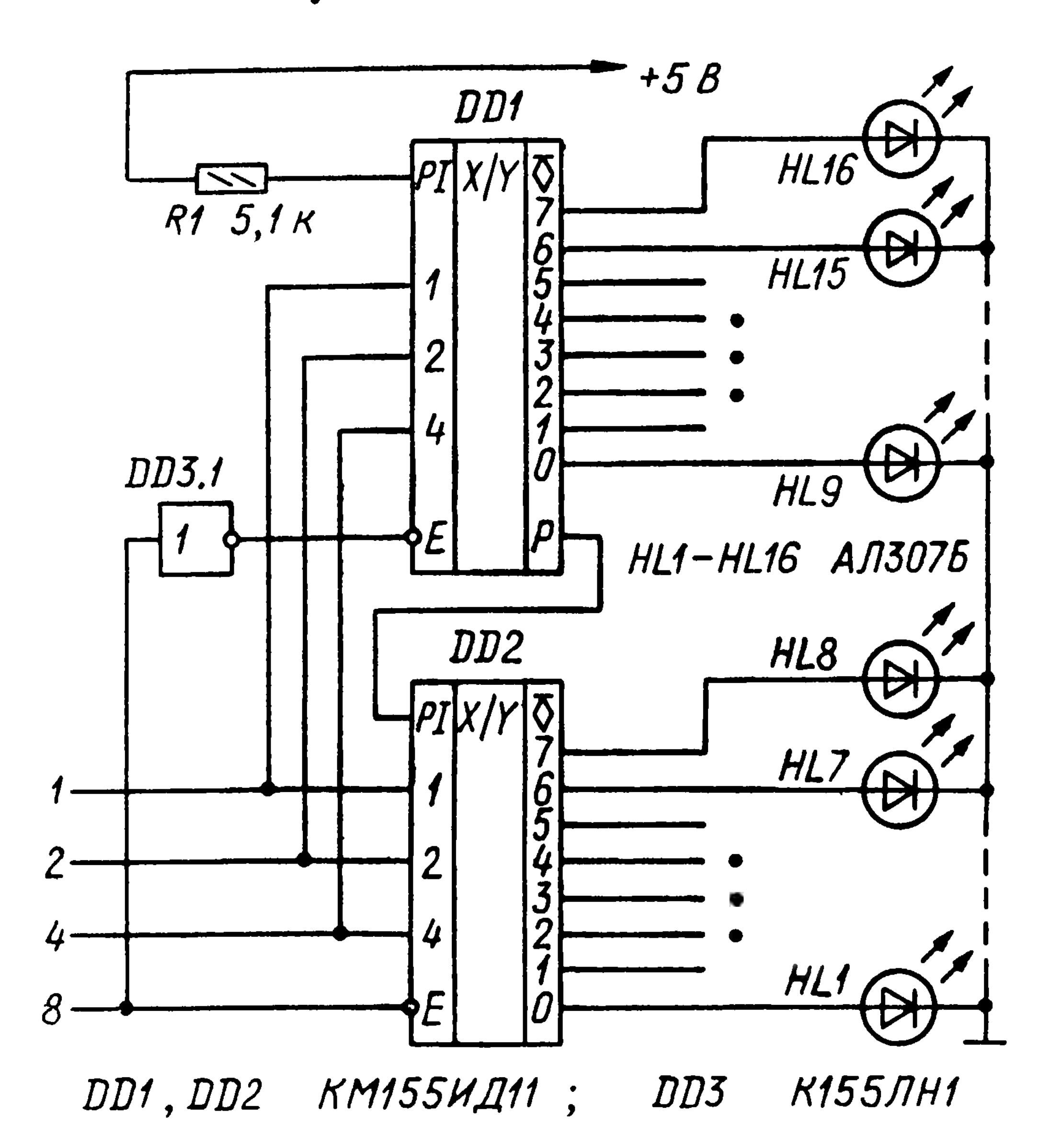


Рис. 118. Соединение двух микросхем КМ155ИД11, КМ155ИД13

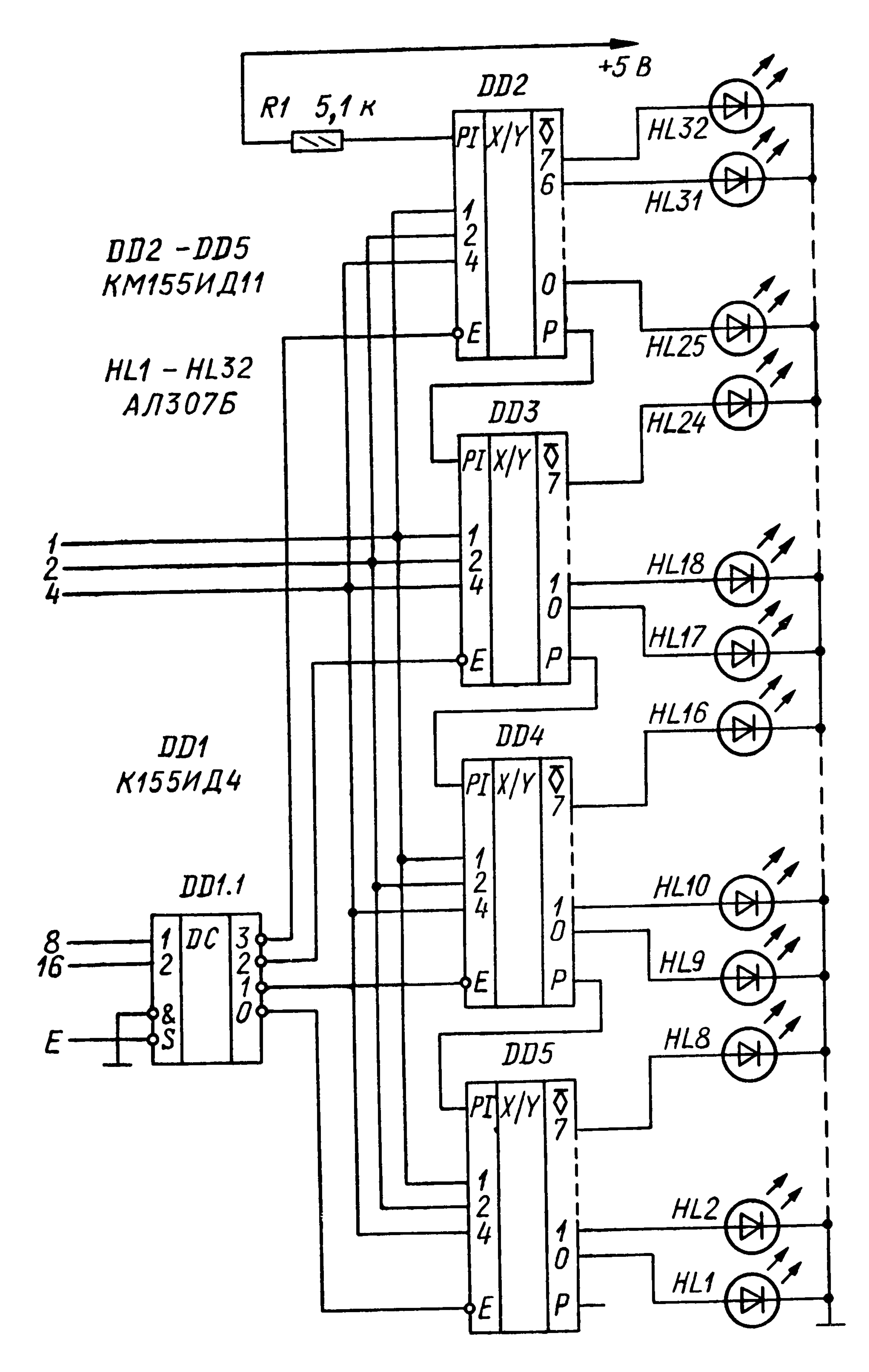


Рис. 119. Соединение четырех микросхем КМ155ИД11, КМ155ИД13

выходе P DD1 появится лог. 0, он подается на вход PI DD2 и включит все светодиоды HL1—HL8 независимо от сигналов на других входах DD2.

Таким образом, в схеме рис. 118 число светящихся диодов на единицу больше десятичного эквивалента входного кода — входному коду 0000 соответствует один включенный светодиод HL1, коду 1111 — 16 светодиодов.

Для построения шкал с большим числом индицируемых уровней необходим дополнительный дешифратор, например, К155ИД4 (рис. 119). Работа такого устройства происходит аналогично. Если на входах 8 и 16 лог. 0, лог. 0 с выхода 0 DD1 включает DD5, высота столбика составляет 1—8 светодиодов. Если на входе 8 лог. 1, на входе 16 — лог. 0, включается DD4, лог. 0 с ее выхода Р включает HL1—HL8. При лог. 1 на входах 8 и 16 начинает работать DD2, лог. 0 с ее выхода Р включает HL17—HL24, на выходе Р DD3 появляется лог. 0, включающий HL9—HL16, лог. 0 с выхода Р DD4 включает HL1—HL8. Таким образом, и здесь число светящихся светодиодов на единицу больше десятичного эквивалента входного кода.

Вход Е устройства по схеме рис. 119 можно использовать для гашения шкалы — при подаче на него лог. 1 все светодиоды будут выключены независимо от сигналов на входах 1—16.

При необходимости построения шкал с большим числом индицируемых уровней необходимо использовать соответствующее число микросхем К155ИД11 и дешифратор с большим числом выходов (К155ИД4 в соответствующем включении, К555ИД7, К155ИД3):

Микросхема КМ155ИД12 — стробируемый дешифратор трехразрядного двоичного кода, подаваемого на входы —2—4, в позиционный (рис. 117). Лог. 1 появляется на том выходе микросхемы, номер которого соответствует десятичному эквиваленту входного кода, при этом на входе Е должен быть лог. 0. Если на вход Е подать лог. 1, на всех выходах будет лог. 0. К выходам этой микросхемы можно подключить светодиоды шкалы аналогично КМ155ИД11, в результате в шкале будет светиться один светодиод с номером, на единицу большим десятичного эквивалента входного кода.

При необходимости можно соединять микросхемы КМ155ИД12 в соответствии с рис. 118 или 119, естественно, исключив цепи выводов Р и PI.

Микросхема КМ155ИД13 имеет те же выводы, что и КМ155ИД11, но иную логику работы. Она обеспечивает построение шкал, в которых светятся одновременно два рядом расположенных светодиода — один с номером, на единицу большим десятичного эквивалента входного кода, и второй с номером, равным эквиваленту.

При подаче на вход PI лог. 1, на вход Е лог. 0 входному коду 000 соответствует лог. 1 на выходе 0, входному коду 001 — лог. 1 на выходах 0 и 1, коду 010 — лог. 1 на выходах 1 и 2 и т. д. Кроме того, входному коду 000 и лог 0 на входе Е соответствует лог. 0 на выходе Р (во всех остальных случаях на выходе Р лог. 1). Лог 0 на входе PI включает светодиод, подключенный к выходу 7, независимо от всех других входных сигналов, этот вход не влияет ни на какие другие выходы.

При соединении микросхемы КМ155ИД13 по схемам рис. 118 или 119 можно получить устройства, в которых положение двух светящихся светодиодов будет определяться входным сигналом так же, как это описано для одной микросхемы КМ155ИД13 — номер верхнего светодиода на единицу больше десятичного эквивалента входного кода, ниже его светится еще один светодиод. Нулевому входному коду соответствует свечение одного светодиода HL1.

Микросхема К555ИД18 (рис. 120) — преобразователь двоично-десятичного кода 1—2—4—8 в сигналы управления семисегментным

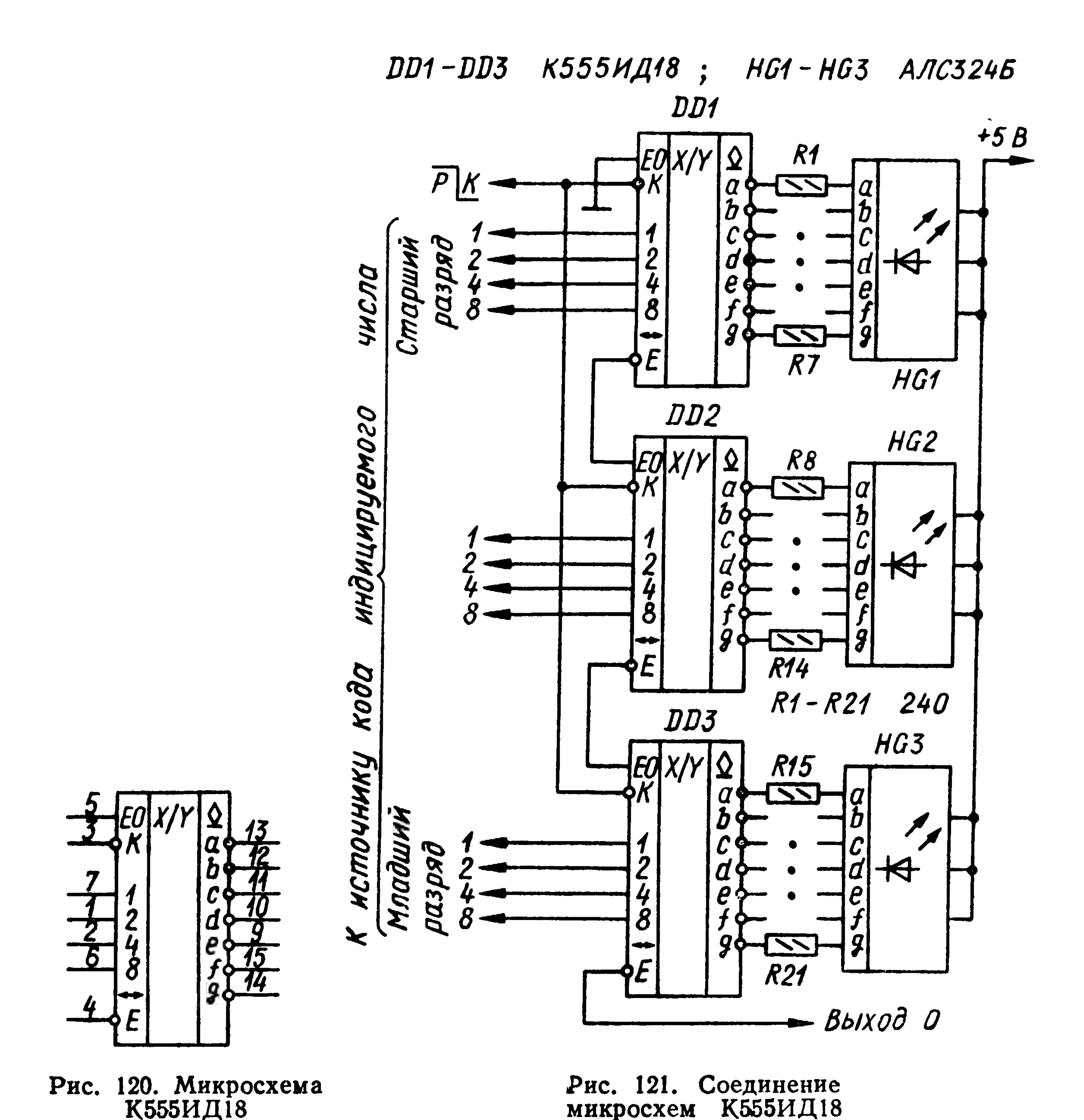


Рис. 120. Микросхема К555ИД18

Рис. 121. Соединение микросхем К555ИД18

индикатором, имеет выходы с открытым коллектором и предназначена для управления полупроводниковыми индикаторами с общим анодом, которые подключаются к выходам микросхемы через ограничительные резисторы (рис. 121). Особенность микросхемы — возможность гашения левых незначащих нулей при индикации многоразрядных чисел и возможность одновременного включения всех сегментов индикатора для контроля его исправности.

Для обеспечения указанных режимов используют два входа — Е0 и К и двунаправленный вывод Е.

Обычный режим преобразования входного кода осуществляется при подаче на входы Е0 и К лог. 1, вывод Е можно при этом оставить свободным — в состав микросхемы входит резистор (сопротивлением около 5 кОм), включенный между выводом Е и цепью +5 В.

Если на вывод Е подать лог. 0, независимо от состояния всех остальных входов происходит гашение всех сегментов индикатора, подключенного к выходам микросхемы. Если на вывод Е подать

лог. 1 или оставить его свободным, а на вход К (Контроль) подать лог. 0, независимо от сигналов на других входах включаются все сегменты индикатора.

Наиболее интересный режим осуществляется в следующем случае. на входе К лог. 1, вывод Е свободен, на входе ЕО (Гашение нуля) лог. 0. В этом случае при подаче на выходы 1, 2, 4, 8 входного кода, соответствующего цифрам 1—9, происходит индикация этих цифр, при подаче кода цифры 0 — гашение индикатора и

Таблица 5

N	Адрес					Индицируемый знак для микросхем		
	A16	A8	A4	A2	A1	K155PE21 A32=1 A64=0	K155PE22 A32=0 A64=1	K155PE23 A32=1 A64=1
0	0	0	0	0	0	Ю	@	пробел
1	0	0	0	0	1	А	A	!
2	0	0	0	1	0	Б	B	"кавычки
3	0	0	0	1	1	Ц	C	#
4	0	0	1	0	0	Д	D	¤
5	0	0	1	0	1	Е	E	%
6	0	0	1	1	0	Ф	F	&
7	0	0	1	1	1	Г	G	'апостроф
8	0	1	0	0	0	Х	H	(
9	0	1	0	0	1	И	I	)
10	0	1	0	1	0	Й	J	*
11	0	1	0	1	1	К	K	+
12	0	1	1	0	0	Л	L	,
13	0	1	1	0	1	М	M	-
14	0	1	1	1	0	Н	N	.
15	0	1	1	1	1	О	O	/
16	1	0	0	0	0	П	P	0
17	1	0	0	0	1	Я	Q	1
18	1	0	0	1	0	Р	R	2
19	1	0	0	1	1	С	S	3
20	1	0	1	0	0	Т	T	4
21	1	0	1	0	1	У	U	5
22	1	0	1	1	0	Ж	V	6
23	1	0	1	1	1	В	W	7
24	1	1	0	0	0	Ь	X	8
25	1	1	0	0	1	Ы	Y	9
26	1	1	0	1	0	З	Z	:
27	1	1	0	1	1	Ш	[	;
28	1	1	1	0	0	Э	\	<
29	1	1	1	0	1	Щ	]	=
30	1	1	1	1	0	Ч	^	>
31	1	1	1	1	1	пробел	Ъ	?

выдача на вывод $\bar{E}$ лог. 0. Поэтому, если соединить несколько микросхем К555ИД18 и индикаторов в соответствии с рис. 121, можно получить гашение всех незначащих нулей в старших разрядах. Если в старшем разряде (DD1) должен индицироваться нуль, он гасится и на выводе E DD1 появляется лог. 0, разрешающий гашение нуля в DD2 и т. д. Если во всех разрядах нуль, то ни один из индикаторов, не включен, на выводе E микросхемы младшего разряда — лог. 0, являющийся признаком подачи нулевого числа, этот сигнал может быть использован, например, в таймерах. Если необходимо, чтобы при всех нулях младший разряд не гасился, на вход E0 младшего разряда нужно подать лог. 1.

Если необходимо обеспечить контроль индикаторов в схеме рис. 121, на объединенные входы К всех микросхем можно подать лог. 0. Для принудительного гашения всех индикаторов на рис. 121 независимо от входного кода на выводы E всех микросхем можно подать лог. 0 от соответствующего числа элементов с открытым коллектором, например, К555ЛН2.

Сочетание включенных сегментов при входных кодах, соответствующих числам 10—14, не соответствует никаким буквам или знакам, при входном коде 15 происходит гашение индикатора.

Для микросхемы К555ИД18 максимальное напряжение, подводимое к выходам, находящимся в состоянии лог. 1, 15 В, максимальный выходной ток в состоянии лог. 0—24 мА.

Для генерации знаков на 35-элементных индикаторах и дисплеях можно использовать микросхемы К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24: К155РЕ21 — для воспроизведения русских букв (за исключением Ъ), К155РЕ22 — букв латинского алфавита, буквы Ъ и некоторых знаков, К155РЕ23 — цифр и различных знаков (табл. 5). Каждая из этих микросхем содержит основную часть необходимой информации, недостающая часть содержится в микросхеме К155РЕ24. Цоколевка всех четырех микросхем одинакова (рис. 122), в микросхеме К155РЕ24 вывод 9 не используется. Каждая микросхема содержит три входа выбора строки в матричном индикаторе B1, B2, B4, пять входов выбора индицируемого знака A1—A16, два входа разрешения E. Входы E разрешают появление сигналов лог. 0 на выходах микросхемы лишь при подаче лог. 0 на оба входа E.

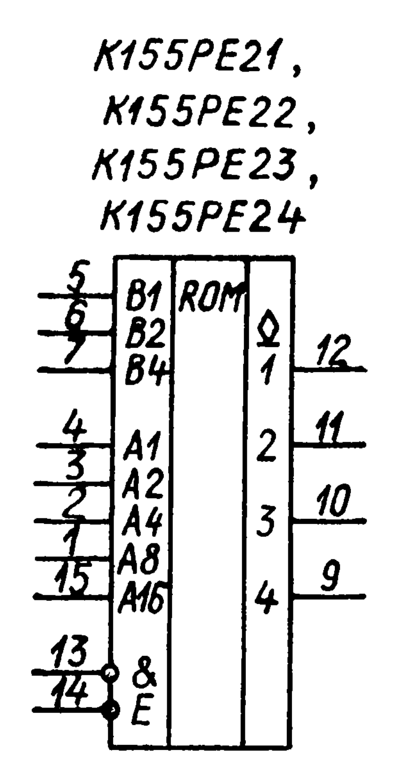


Рис. 122. Микросхемы К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24

При подаче на входы B1, B2, B4 кода номера строки на выходах 1, 2, 3, 4 микросхемы появляется лог. 0 для включения элементов индикатора данной строки. Крайнему левому элементу строки соответствует сигнал на выходе 1, второму слева — на выходе 2 и т. д. Для крайнего правого элемента должна использоваться информация с одного из трех выходов микросхемы К155РЕ24. Выход 3 этой микросхемы дополняет информацию микросхемы К155РЕ21, выход 2 — микросхемы К155РЕ22, выход 1 — микросхемы К155РЕ23.

Счет строк индикатора ведется сверху вниз: первой строке соответствует код 001 младший разряд — B1), последней — код 111. Код

000 не используется. Индицируемый знак определяется кодом, подаваемым на входы выбора знака А1—А16 в соответствии с табл. 5.

На рис. 123 приведена схема соединения микросхем К155РЕ21, К155РЕ22, К155РЕ23, К155РЕ24 между собой, обеспечивающая получение информации, необходимой для индикации всех указанных в табл. 5 знаков. Выходы микросхем выполнены с открытым кол-

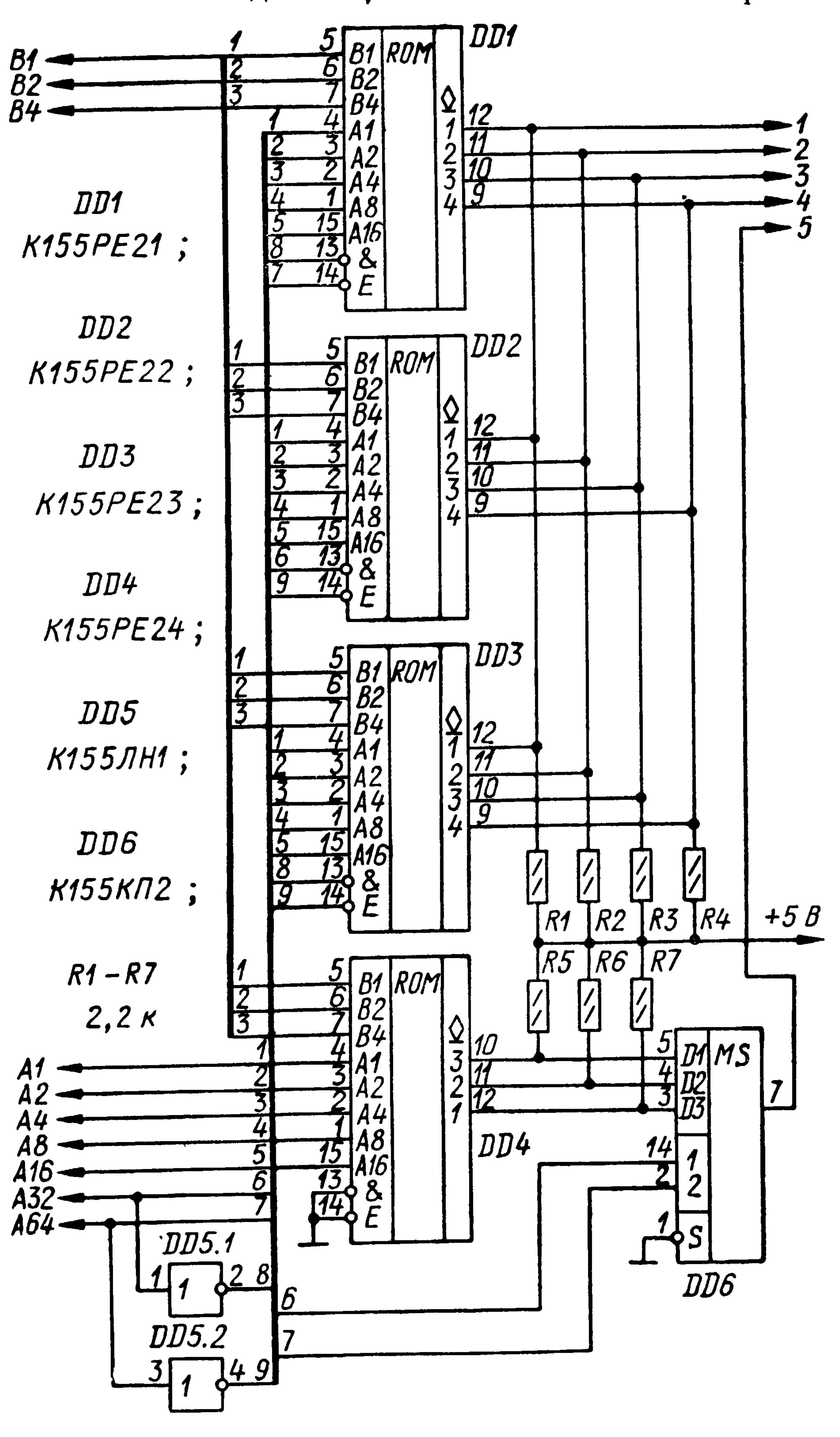


Рис. 123. Соединение микросхем К155РЕ21 — К155РЕ24

лектором, что позволяет объединить их между собой и требует установки нагрузочных резисторов R1—R7. Старшие разряды кода индицируемого знака A32 и A64 производят выбор микросхемы (DD1, DD2 или DD3), а также выбор необходимого выхода микросхемы DD4 с помощью мультиплексора DD6. При A32=A64=0 ни одна из микросхем DD1—DD3 не выбрана, на выходах 1—5 лог. 1. Если на входе A32 лог. 1, на входе A64 — лог. 0, включается DD1, на выход 5 проходит информация с выхода 3 микросхемы DD4, индицируются русские буквы. При лог. 0 на входе A32 и лог. 1 на входе A64 выбирается микросхема DD2, индицируются буквы латинского алфавита, при A32=A64=1 индицируются цифры и знаки.

Вполне возможны другие варианты подключения входов E микросхем к старшим разрядам источника кода знаков. Если какая-либо из микросхем оказывается лишней, например, не используются латинские буквы, вместо мультиплексора DD6 можно использовать микросхему К155ЛА3 (рис. 124). В этом случае при A32=0 выби-

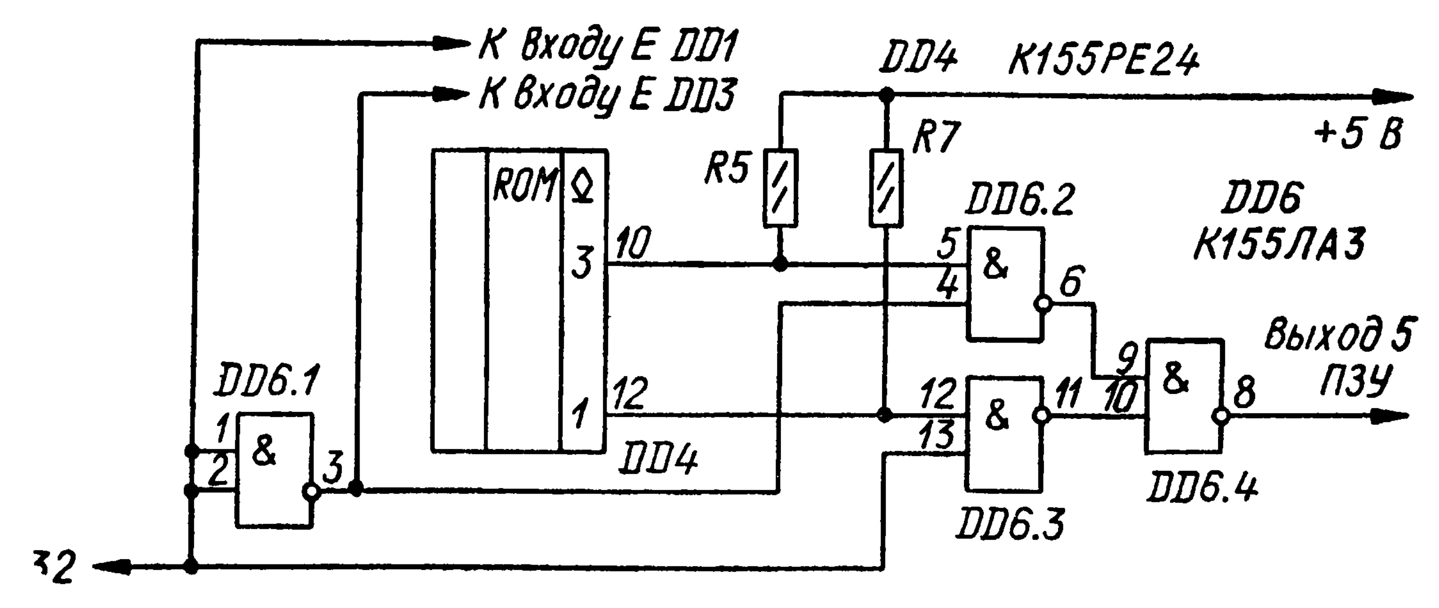


Рис. 124. Соединение микросхем К155РЕ21, К155РЕ23, К155РЕ24

рается DD1 и индицируются русские буквы, при A32=1 выбирается DD3, происходит индикация цифр и знаков.

Как пример использования микросхем К155РЕ21—24, рассмотрим схему индикатора для четырех знаков с использованием светодиодных матриц АЛС340А (рис. 125). На этой схеме DD4 обозначены элементы схемы рис. 123 (резисторы R1—R4 в этом случае на рис. 123 не нужны). Генератор DD1.1, DD1.2, DD1.3 со счетчиком строк DD2, DD3 обеспечивает на выходах последних поочередное появление кодов 00000, 00001, 00010...11111 и снова 00000 и т. д. Подключенные к выходам DD2 и DD3 дешифраторы DD5 и DD6 поочередно включают транзисторы VT6—VT33. В результате поочередно на строки индикаторов HL1—HL4 подается напряжение около +0,8 В. К выводам строк индикаторов подключены катоды светодиодов, расположенных на пересечении строк и столбцов. Аноды светодиодов подключены к выводам столбцов. Напряжение +5В подается на выводы столбцов через ключи на тразисторах VT1—VT5, управление ключами ведется от выходов 1—5 DD4. Ток через диоды индикаторов ограничен резисторами R12—R16 на уровне около 100 мА. Скважность импульсов тока — 32, средний ток через каждый светящийся светодиод — около 3 мА, что обеспечивает его нормальную яркость свечения.

Перебор строк одного индикатора идет сверху вниз, перебор ин-

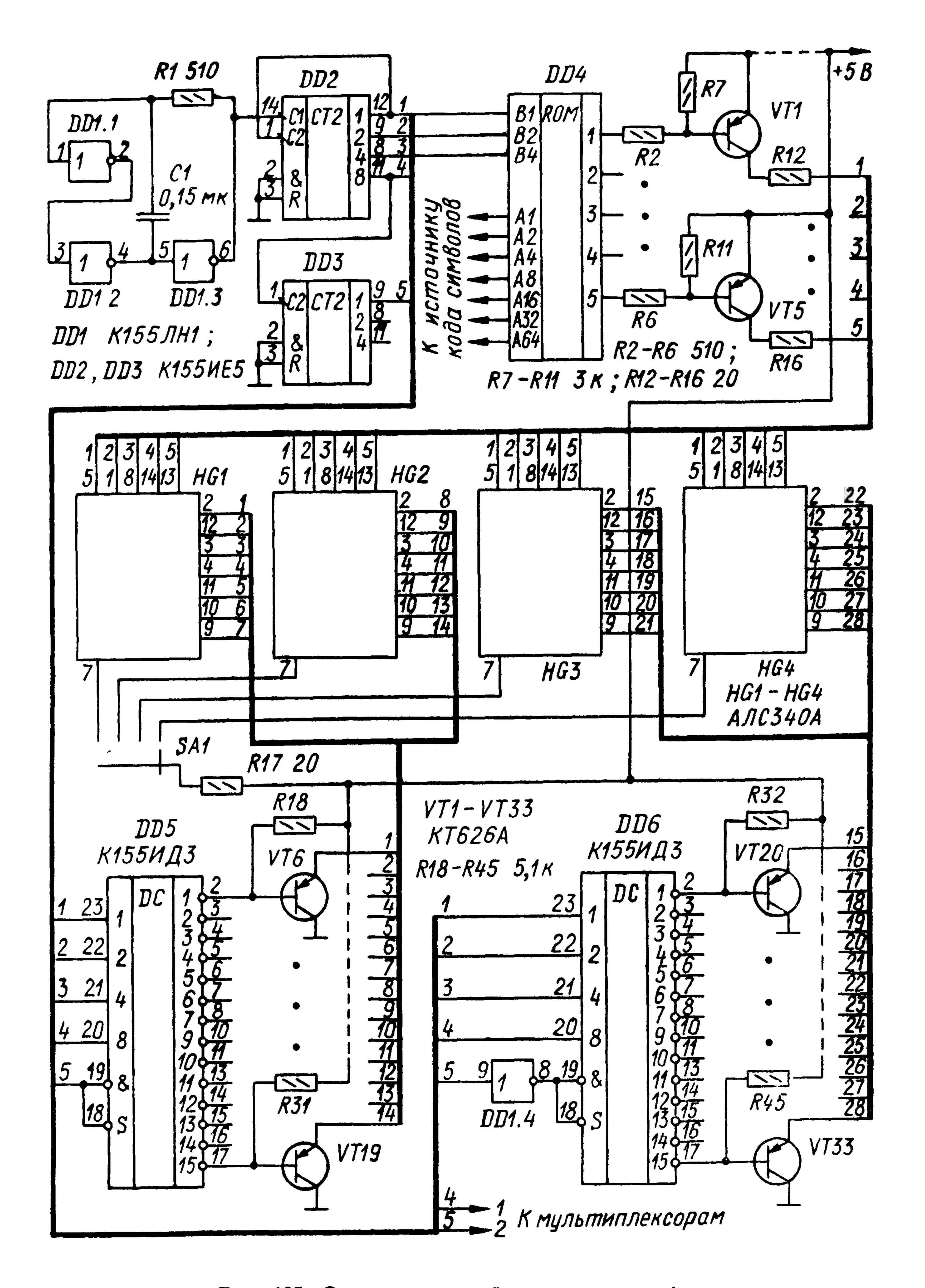


Рис. 125. Схема матричной индикации на 4 знака

дикаторов — слева направо. Состояниям счетчика строк 00000, 01000, 10000, 11000 не соответствует выбор каких-либо строк индикаторов, выходы 0 и 8 дешифраторов DD5 и DD6, соответствующие этим состояниям, не использованы.

Индицируемые знаки определяются кодами, подаваемыми на входы А1—А64 DD4. Смена этих кодов должна осуществляться в моменты перехода от одного индикатора к другому. Для смены кодов можно использовать мультиплексоры, например К155КП2, управляемые с выходов 1 и 2 устройства. Лог. 0 на обоих выходах 1 и 2 соответствует включению индикатора HL1, лог. 1 на выходе 1 и лог. 0 на выходе 2 — индикатора HL2 и т. д.

Десятичная точка перед индицируемыми цифрами может быть включена переключателем SA1. Транзисторы КТ626А можно заменить на КТ626 с любым буквенным индексом или на транзисторные матрицы КТС622А, Б.

Если необходимо вывести большее число знаков, возможно пропорциональное наращивание числа выходов дешифратора счетчика строк (при одновременном увеличении числа разрядов счетчика), однако возможен более экономичный вариант, например, на рис. 126

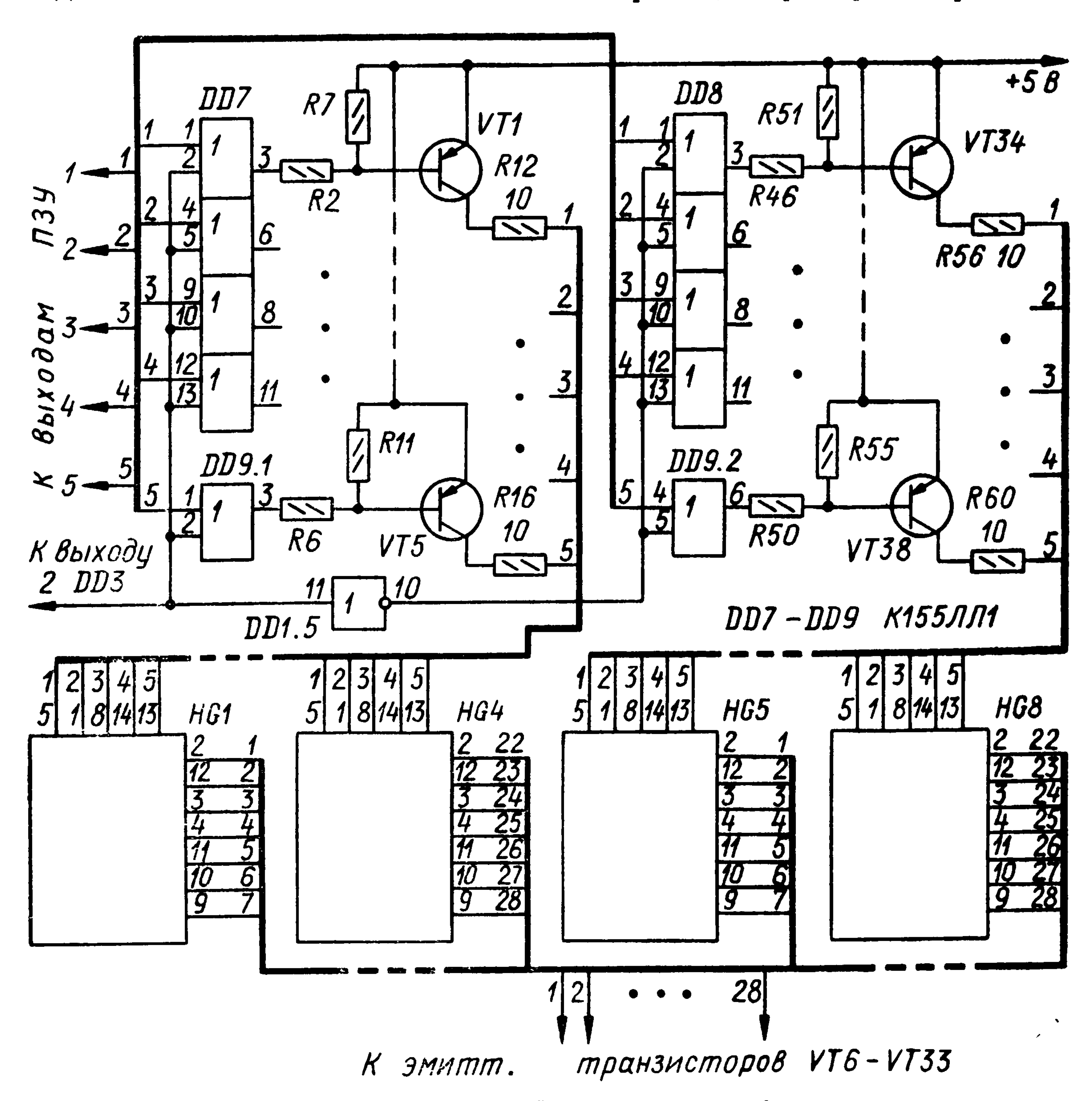


Рис. 126 Схема матричной индикации на 8 знаков

приведена измененная часть схемы рис. 125 для индикации восьми знаков.

В этой схеме, также как и в схеме рис. 125, используется дешифратор на 28 выходов, однако индикаторы объединены в две группы. Первая группа индикаторов по столбцам управляется транзисторами VT1—VT5, вторая транзисторами — VT34—VT38. Пока на выходе 2 микросхемы DD3 счетчика строк (он должен быть в этом случае шестиразрядным) лог. 0, выходные сигналы через микросхемы DD7 и элемент DD9.1 включает транзисторы VT1—VT5 и поочередно включаются индикаторы HL1—HL4. Когда на выходе 2 микросхемы DD3 появляется лог. 1, выходные сигналы ПЗУ проходят через микросхему DD8 и элемент DD9.2 на транзисторы VT34—VT38, включаются индикаторы HL5—HL8. Скважность импульсов тока через светодиоды в схеме рис. 126 составляет 64, поэтому амплитуда импульсов увеличена до 200 мА за счет уменьшения сопротивления токоограниченных резисторов.

Рассмотренный вариант включения индикаторов (рис. 126) может быть использован и при меньшем, чем восемь, числе разрядов.

Описанные выше микросхемы К155РЕ21—К155РЕ24 являются постоянными запоминающими устройствами (ПЗУ), запись информации в которые произведена на заводе. В состав серии К155 входит микросхема ПЗУ К155РЕ3 (рис. 127), программирование которой

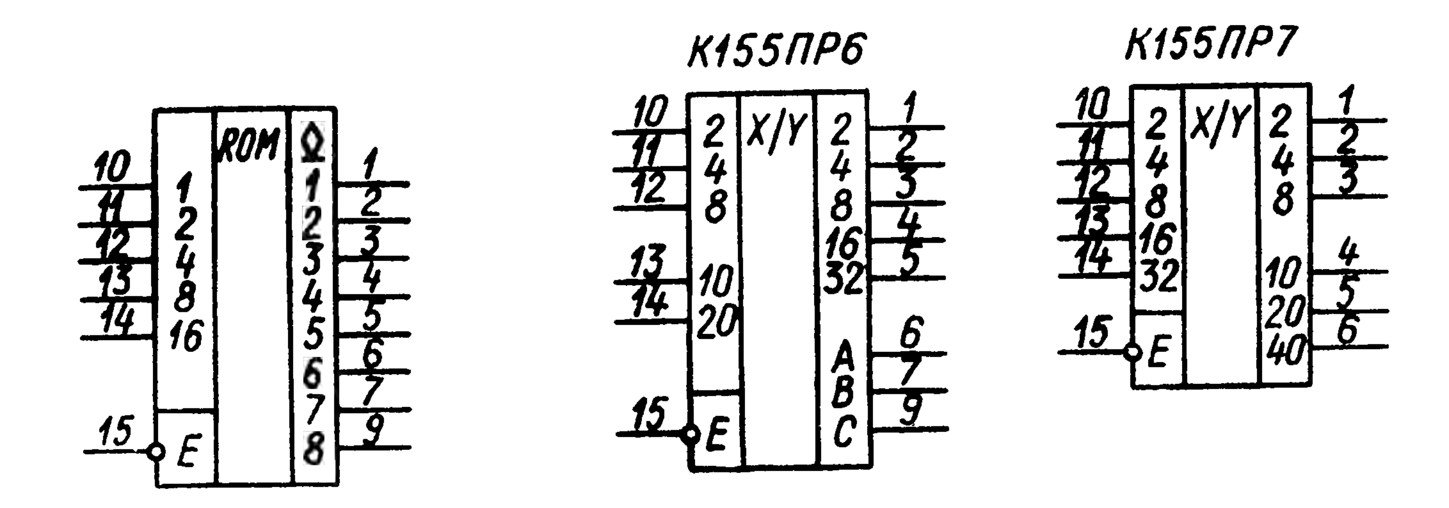


Рис. 127. Микросхема К155РЕ3

Рис. 128. Микросхемы К155ПР6 и К155ПР7

для изготовления необходимого преобразователя кодов может быть произведено потребителем. Микросхема К155РЕ3 имеет пять адресных входов 1, 2, 4, 8, 16, вход разрешения E, восемь выходов. Микросхема позволяет записать 32 восьмиразрядных двоичных слова и может быть широко использована при разработке различных радиоэлектронных устройств

При изготовлении микросхемы на заводе во все слова по всем адресам записывают лог. 0 При программировании потребитель может записать в определенные биты слов лог. 1 и получить ПЗУ с нужной информацией Программатор для микросхемы К155РЕ3 описан в [8].

Микросхема К155РЕ3 имеет «открытые» коллекторные выходы, что позволяет объединять микросхемы по выходам, управление выбором нужной микросхемы осуществляется подачей лог. 0 на вход E микросхемы. Для микросхем, на входы E которых подана лог. 1, на всех выходах также лог. 1.

До программирования все входы микросхемы равноценны, как равноценны и ее выходы, что позволяет использовать их в произвольном порядке, чем упрощается разводка печатных плат.

Предприятие-изготовитель не гарантирует полную программируемость микросхем К155РЕ3 (примерно в половину новых микросхем необходимую информацию записать нельзя) Примером использования микросхем К155РЕ3 является изготовление преобразователей кода для индикации цифр и некоторых букв на семи- и девятисегментных индикаторах.

Микросхемы К155ПР6 и К155ПР7 (рис. 128) служат для преобразования двоично-десятичного кода в двоичный (К155ПР6) и двоичного кода в двоично-десятичный (К155ПР7). Микросхемы являются постоянными запоминающими устройствами, программирование которых произведено на заводе-изготовителе. По функциональному назначению выводов указанные микросхемы идентичны микросхемам К155РЕ3.

Включение микросхем К155ПР6 и К155ПР7 в простейшем варианте проиллюстрировано на рис. 129 Одна микросхема К155ПР6

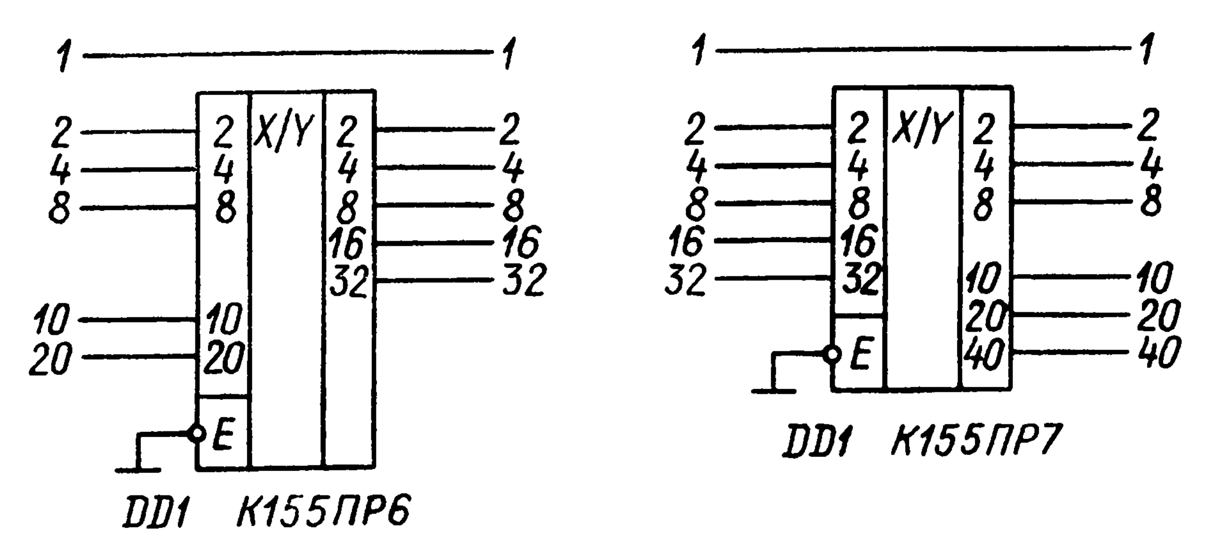


Рис. 129. Простейшее включение микросхемы К155ПР6 (а) и К155ПР7 (б)

позволяет преобразовать двоично-десятичный код чисел 0—39 в двоичный. Младший разряд (разряд единиц) передается мимо микросхем, так как он совпадает в двоично-десятичном и двоичном кодах. Аналогично одну микросхему К155ПР7 можно использовать для преобразования двоичного кода чисел 0—63 в двоично-десятичный.

Микросхема К155ПР6 позволяет также преобразовать двоично-десятичный код чисел 0—9 в код дополнения до 9 (рис. 130, а) и

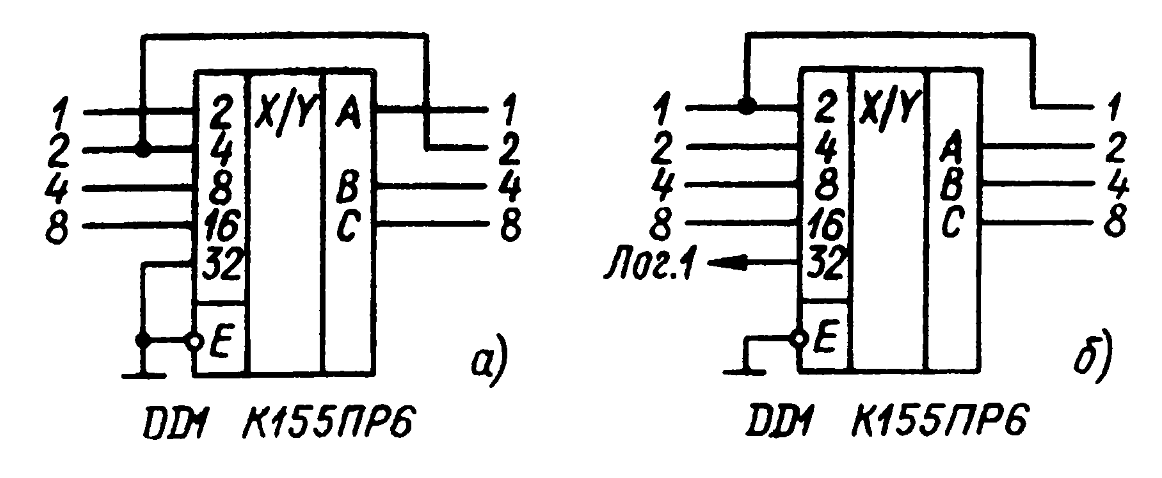


Рис. 130. Преобразователь кода в дополнение до 9 (а) и в дополнение до 10 (б)

до 10 (рис. 130, б). Сумма десятичных чисел, соответствующих входному и выходному кодам схемы рис. 130, а равна 9, а схемы рис. 130, б — 10. В схеме рис. 130, б при входном коде, соответствующем числу 0, выходной код также соответствует 0.

Микросхему К155ПР6 можно применять для преобразования данных, вводимых в двоично-десятичном коде, в двоичный, например, для управления микросхемой К155ИЕ8 в синтезаторе частоты или для ввода двоично-десятичного кода в цифро-аналоговый преобразователь, работающий, как правило, в двоичном коде.

Микросхема К155ПР7 может быть использована для преобразования в десятичный вид данных, полученных в двоичном коде,

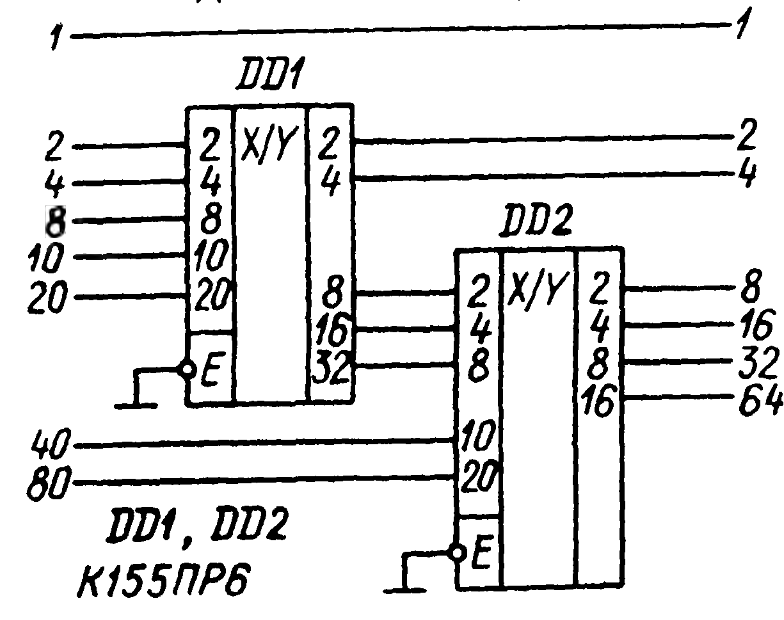


Рис. 131. Преобразователь двоично-десятичного кода чисел до 99 в двоичный

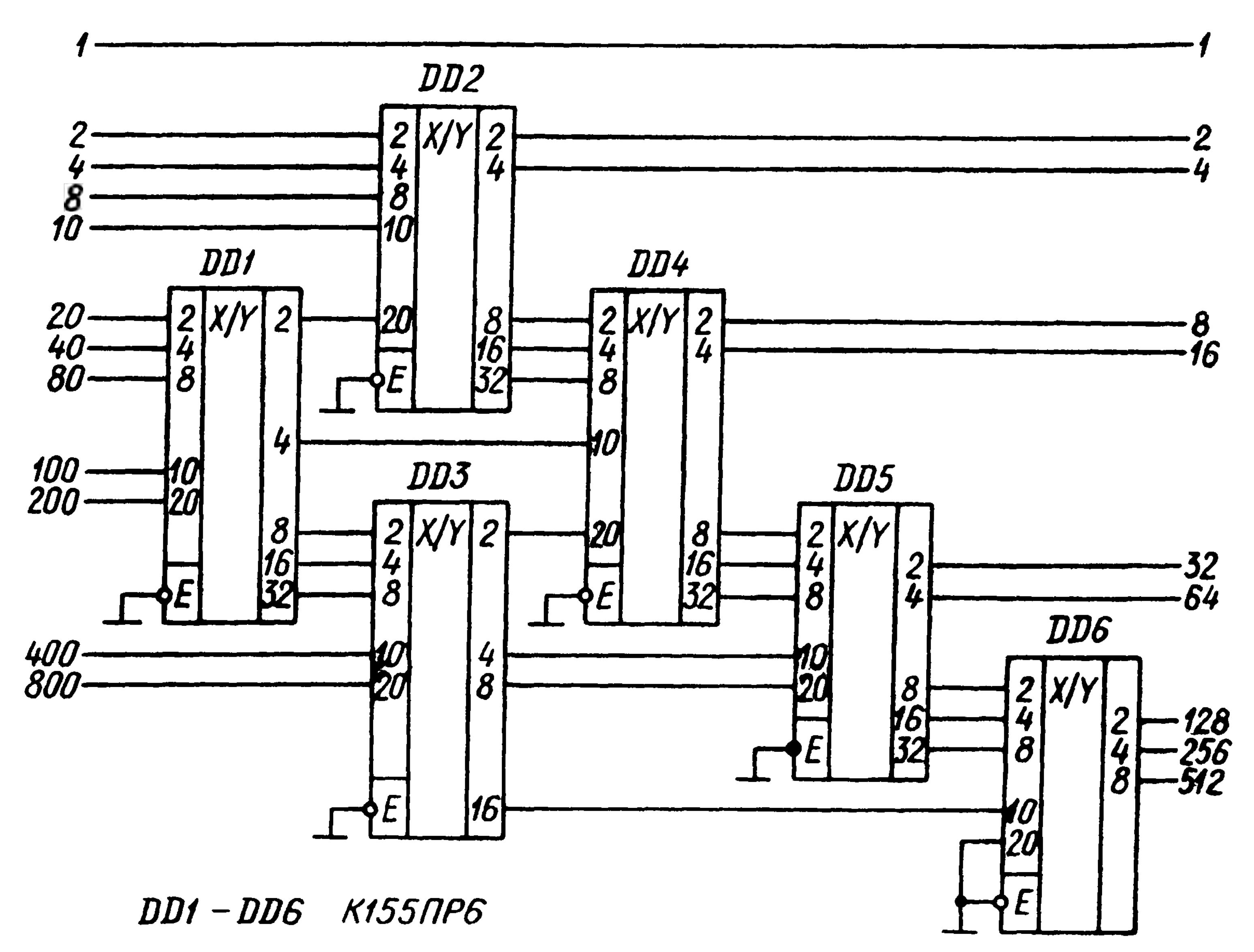


Рис. 132. Преобразователь двоично-десятичного кода чисел до 999 в двоичный

например, с выхода аналого-цифрового преобразователя для индикации в десятичном виде.

Как правило, разрядности одиночных микросхем недостаточно для решения большинства задач преобразования кодов, в этих случаях применяют каскадное соединение микросхем. На рис. 131 приведено соединение двух микросхем К155ПР6 для преобразования двоично-десятичных кодов чисел 0—99 в двоичный, на рис. 132 — шести микросхем для преобразования кодов чисел 0—999.

На рис. 133 и 134 представлены схемы для преобразования двоичных кодов чисел 0—255 и 0—511 в десятичный. Отметим, что для преобразования кодов десятичных чисел 0—9999 в двоичный

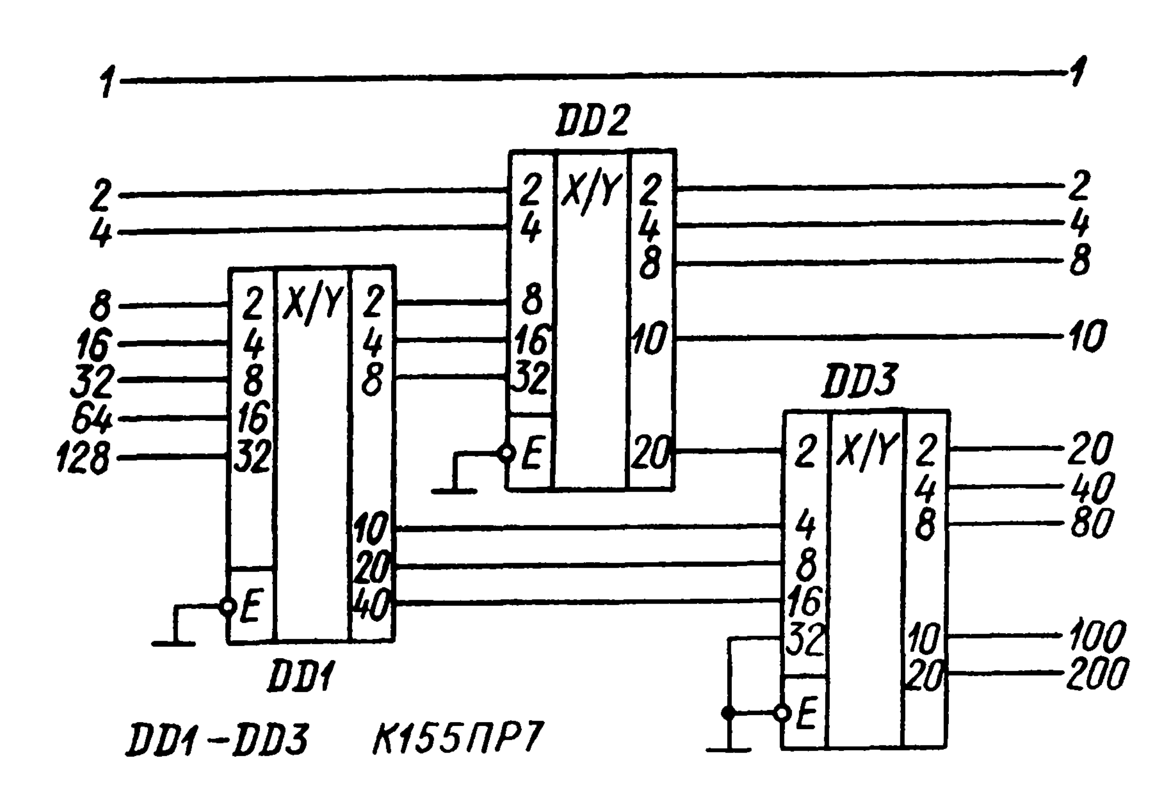


Рис. 133. Преобразователь двоичного кода чисел до 255 в двоично-десятичный

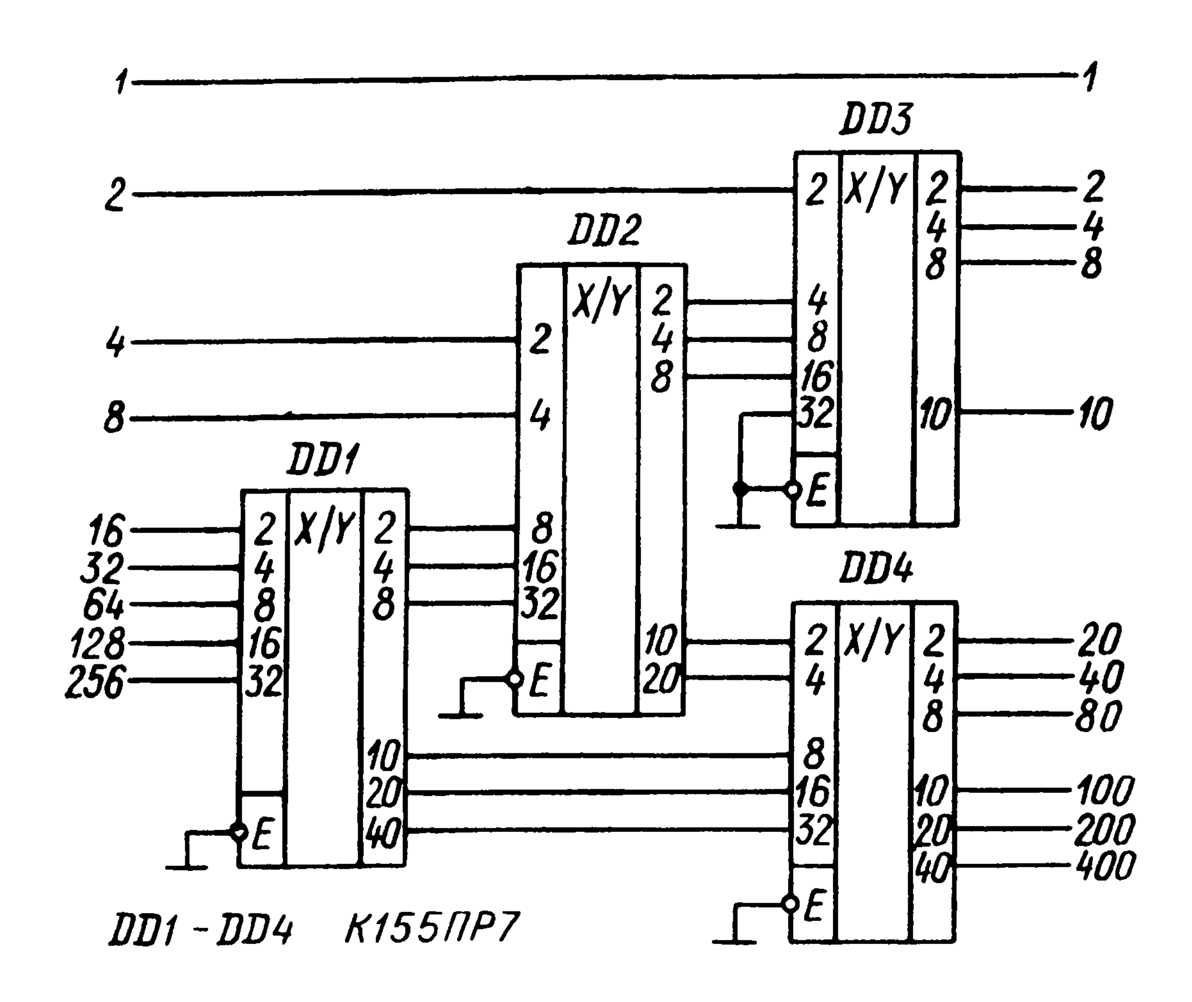


Рис. 134. Преобразователь двоичного кода чисел до 511 в двоично-десятичный

требуется 19 микросхем К155ПР6, а для преобразования кодов двоичных чисел 0—4095 и 0—65535 в двоично-десятичный — соответственно 8 и 16 микросхем К155ПР7.

Микросхемы К155ПР6 и К155ПР7 выполнены с «открытым» коллекторным выходом, поэтому для обеспечения помехоустойчивой работы микросхем между их выходами и плюсом питания следует устанавливать нагрузочные резисторы 1—5,1 кОм, эти резисторы на приведенных схемах условно не показаны. Вход разрешения работы микросхем Е должен быть подключен к общему проводу, при подаче на него лог. 1 все выходные транзисторы переходят в выключенное состояние.

СУММАТОРЫ И ДРУГИЕ ЭЛЕМЕНТЫ

Как известно, основная операция в цифровых вычислительных машинах — сложение. Все другие арифметические операции — вычитание, умножение, деление — сводятся к сложению. Операция сложения двоичных чисел производится с использованием сумматоров, полусумматоров и сумматоров по модулю 2.

Микросхема ЛП5 (рис. 135) — четыре независимых сумматора по модулю 2, каждый из которых работает следующим образом. Если на обоих входах элемента, например, 1 и 2, лог. 0 — на выходе 3 лог. 0. Если на одном из входов лог. 0, на другом лог. 1, на выходе лог. 1, если на обоих входах лог. 1 — на выходе лог. 0.

В состав микросхемы К155ИП2 (рис. 135) входят восьмивходо-

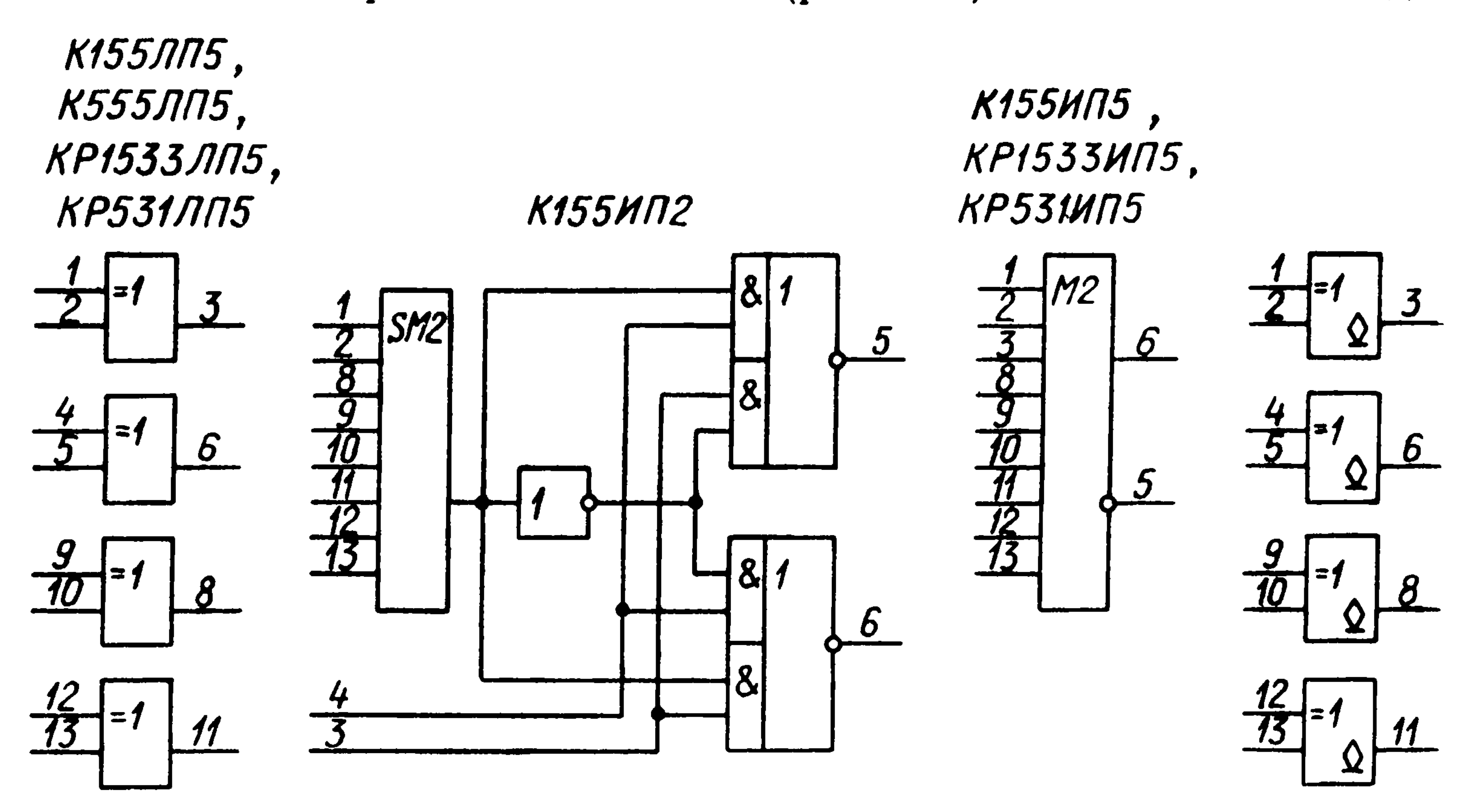


Рис. 135. Микросхемы полусумматоров
(Вместо К155ИП5 следует читать К555ИП5)

вый сумматор по модулю 2, обозначенный SM2, инвертор и два логических элемента И-ИЛИ-НЕ. Восьмивходовый сумматор по модулю 2 работает аналогично двухвходовому: если на его входах четное число сигналов с уровнем лог. 1, на выходе лог. 0, если число единиц на входах нечетное, на выходе лог. 1. Остальные элементы позволяют объединять микросхемы между собой для увеличения числа входов. При подаче лог. 1 на вход 3, лог. 0 на

вход 4, уровень на выходе 5 будет соответствовать выходному уровню сумматора SM2, на выходе 6 — его инверсии. Если уровни на входах 3 и 4 изменить на противоположные, уровни на выходах 5 и 6 изменятся на противоположные.

Микросхема К555ИП5 (рис. 135) — девятивходовый сумматор по модулю 2. Выходной сигнал на прямом выходе 6 соответствует лог. 1 при нечетном числе лог. 1 на входах микросхемы и равен лог. 0 в противном случае. Сигнал на инверсном выходе всегда противофазен сигналу на прямом.

Микросхему К555ИП5 так же, как К155ИП2, можно использовать для формирования разряда контроля четности при передаче данных или при записи в память или на какие-либо носители данных, а также при проверке данных, снабженных контрольным разрядом, при их приеме или считывании из памяти или с носителей данных.

Микросхема К555ЛП12 (рис. 135, справа) — 4 двухвходовых сумматора по модулю 2 с открытым коллектором. Логика работы элементов такая же, как и у элементов микросхем ЛП5. Возможность объединения выходов элементов позволяет использовать микросхему для сравнения кодов чисел на равенство (рис. 136). Одно из сравниваемых чисел должно быть представлено прямым кодом, другое — инвертированным. При равенстве чисел на входах каждого из элементов будут неодинаковые логические уровни, на выходах элементов и, следовательно, на их общем выходе — лог. 1. Если хотя бы в одном разряде коды будут различаться, сигналы на входах соответствующего элемента совпадут и на объединенном выходе сформируется лог. 0.

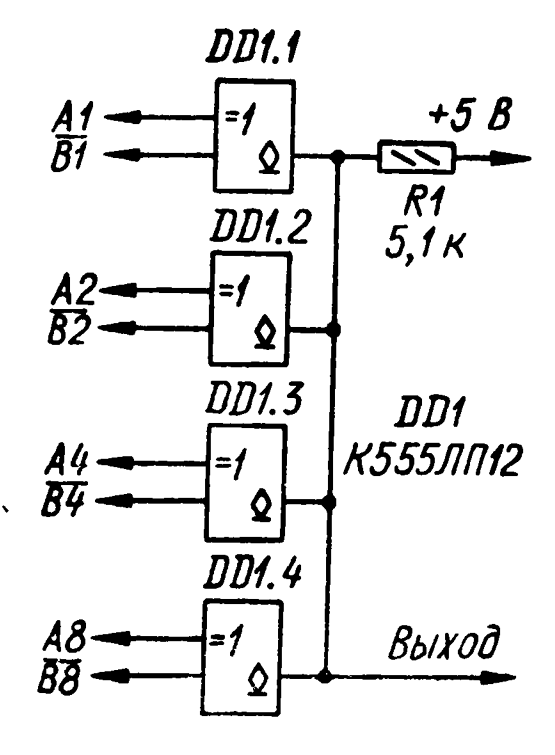


Рис. 136. Схема сравнения кодов

Напомним основные свойства двоичных сумматоров. Каждый разряд двоичного сумматора (его также называют полным сумматором) имеет три входа (А и В — для слагаемых, С — сигнала переноса от предыдущего разряда) и два выхода (S — суммы и Р — сигнала переноса в следующий разряд). Работа сумматора иллюстрируется табл. 6. Входы А, В, С, вообще говоря, равноправны. Сигнал суммы S принимает значение лог. 1 при нечетном числе единиц на входах А, В и С и лог. 0 при четном, как и в рассмотренных выше полусумматорах. Сигнал переноса Р равен лог. 1 при числе единиц на входах, равном 2 или 3. Интересным свойством табл. 6 является ее симметрия: замена 0 на 1, и наоборот, не нарушает ее истинности. Это свойство используется для упрощения схем сумматоров.

Микросхемы К155ИМ1, К155ИМ2 и К155ИМ3 — соответственно одноразрядный, двухразрядный и четырехразрядный полные сумматоры. На рис. 137 приведена схема микросхемы К155ИМ1. Ее основу составляют два многовходовых элемента И-ИЛИ-НЕ. Сигнал переноса (инверсный) формируется на выходе Р, если хотя бы на двух входах сумматора присутствует уровень лог. 1. При А-В-1 включается нижний элемент И DD6, при А-С-1 включается средний элемент DD6, при В-С-1 включается верхний элемент.

Таблица 6

Входы			Выходы		Входы			Выходы	
A	B	C	S	P	A	B	C	S	P
0	0	0	0	0	0	0	1	1	0
1	0	0	1	0	1	0	1	0	1
0	1	0	1	0	0	1	1	0	1
1	1	0	0	1	1	1	1	1	1

Сигнал переноса формируется, конечно, и при A=B=C=1. Сигнал суммы формируется в случае, если A=B=C=1 и включается нижний логических элемент И DD5. Сигнал суммы формируется также и в том случае, когда есть хотя бы одна единица на входах A, B, C и нет сигнала на выходе переноса (P=1, включается один из трех верхних элементов И DD5). Поскольку сигнал переноса формируется в том случае, когда среди входных сигналов число единиц две или три, второй случай формирования сигнала суммы соответствует одной и и только одной единице среди входных сигналов. Если на всех входах сигналы отсутствуют (A=B=C=0), выходные сигналы также отсутствуют: S=0, $\bar{P}=1$ (P=0).

Входные сигналы A и B могут быть поданы не только в прямом коде (входы 8 и 9 для A, 12 и 13 для B), но и в инверсном (входы 11 для A и 2 для B). При использовании инверсных вход-

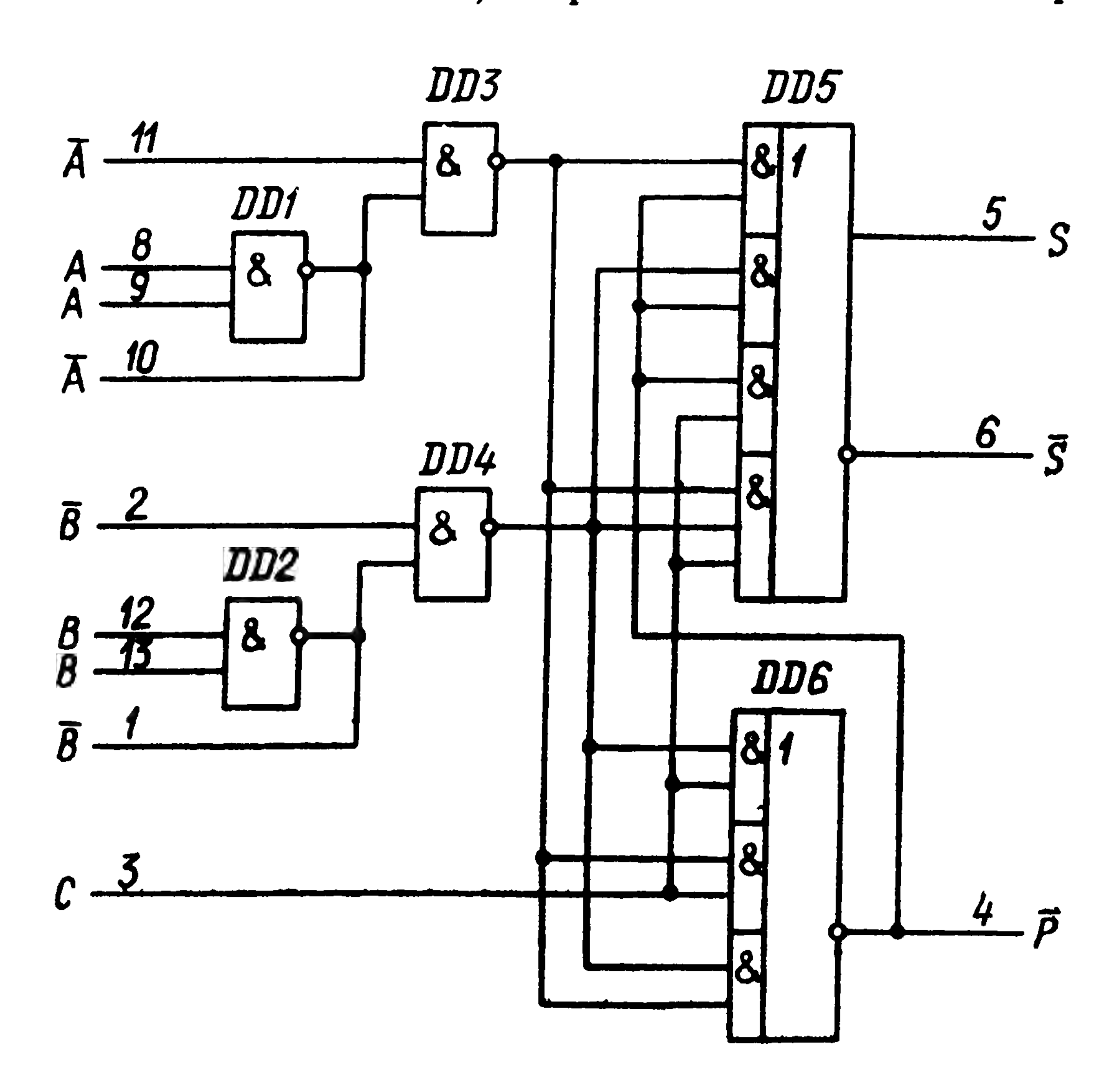


Рис. 137. Микросхема К155ИМ1

ных сигналов входы 8, 9, 12 и 13 следует соединить с общим проводом, а при использовании прямых сигналов — попарно соединить выводы 10 и 11, 1 и 2.

Элементы DD1 и DD2 микросхемы имеют открытый коллекторный выход, поэтому выводы 10 и 1 можно использовать или как выходы элементов DD1 и DD2, или как входы, превращающие элементы DD1 и DD2 типа И-НЕ в элементы И-ИЛИ-НЕ подключением к этим выводам выходов микросхемы К155ЛА8. В любом случае, использования выводов 10 и 1 между ними и полюсом питания необходимо включать резисторы сопротивлением 1—2 кОм.

При соединении микросхем К155ИМ1 в многоразрядный сумматор (рис. 138) используется описанное выше свойство симметрии полного сумматора относительно замены входных и выходных сигналов

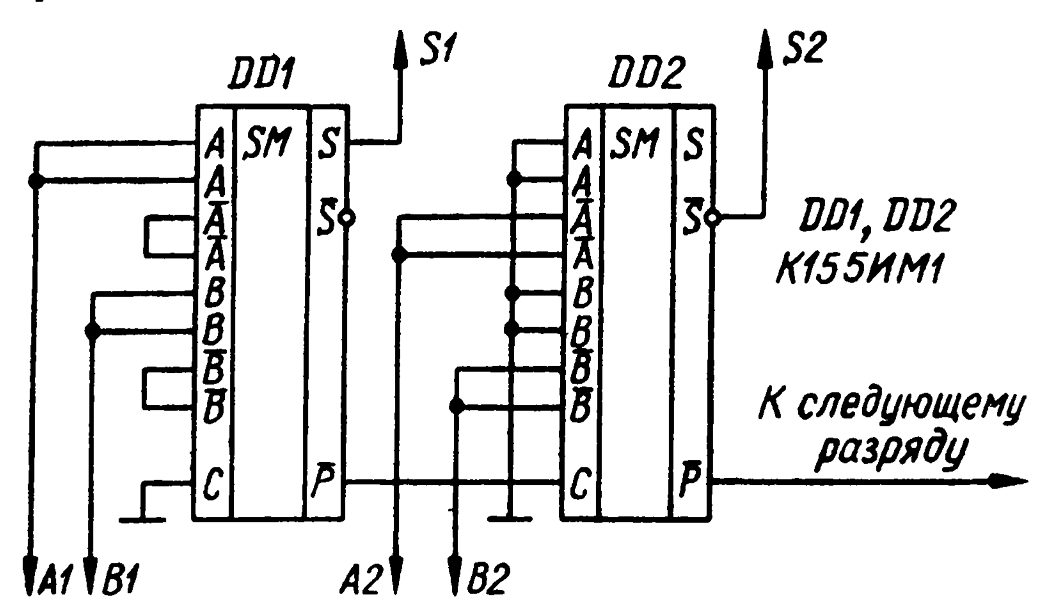


Рис. 138. Соединение двух микросхем К155ИМ1

инверсными. В первом разряде входные сигналы подаются на прямые входы DD1, выходной сигнал суммы снимается с прямого выхода S, сигнал переноса — с единственного (инверсного) выхода P. На второй разряд сумматора входные сигналы A и B подаются на инверсные входы, на прямой вход C подается инверсный сигнал переноса с первого разряда, выходной прямой сигнал суммы формируется на инверсном выходе $\overline{S}$, выходной прямой сигнал переноса — на инверсном выходе $\overline{P}$. Третий разряд сумматора работает так же, как и первый, четвертый — как второй и т. д. Такое чередование режима работы одноразрядных сумматоров обеспечивает минимальную задержку распространения сигнала в самой длинной цепи — в цепи формирования сигнала переноса.

Микросхема К155ИМ2 (рис. 139) представляет собой объединение двух микросхем К155ИМ1, соединенных в соответствии с рис. 138 с исключенными неиспользуемыми инверторами. Микросхема К155ИМ3 (рис. 139) соответствует двум микросхемам К155ИМ2, в которых выход переноса первой микросхемы соединен с входом C второй.

Микросхема К555ИМ5 — два полных одноразрядных сумматора (рис. 139), каждый из которых имеет три входа (A и B — для подачи двух слагаемых, C — переноса от предыдущего разряда) и два выхода (S — суммы, P — переноса).

Микросхема К555ИМ6 (рис. 139) — полный четырехразрядный двоичный сумматор. Ее логика работы соответствует логике работы микросхемы К555ИМ3 — на входы A1—A8 подается код одного из

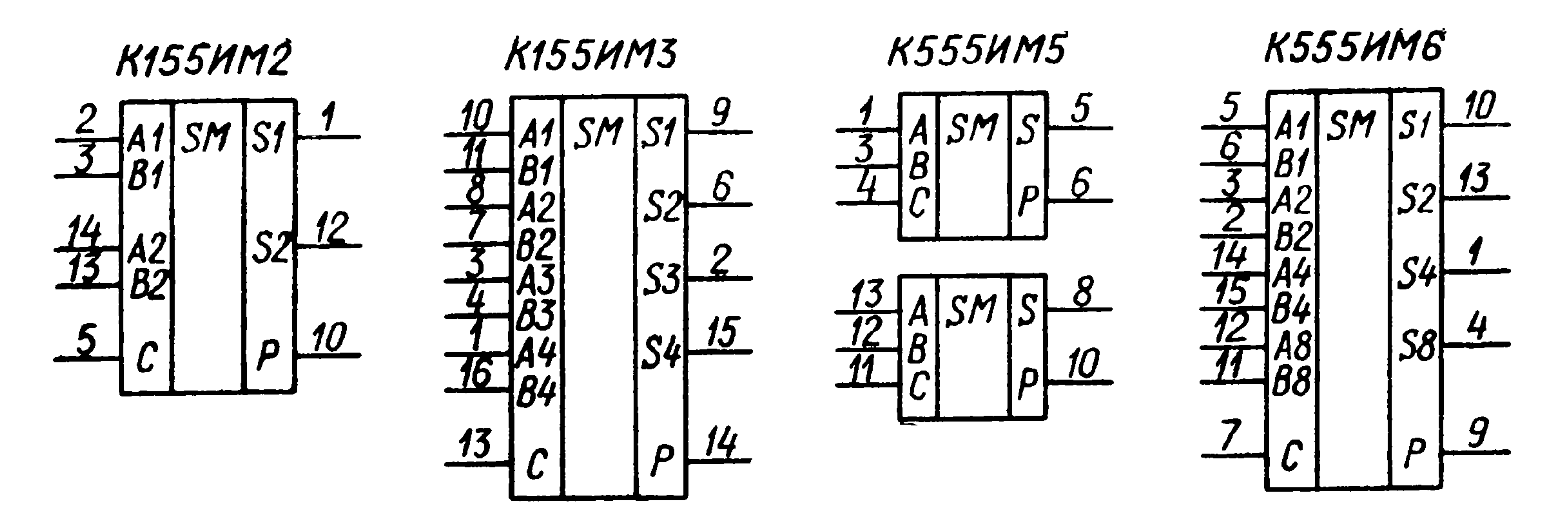


Рис. 139. Микросхемы полных сумматоров: К155ИМ2, К155ИМ3, К555ИМ5, К555ИМ6

суммируемых чисел (А1 — младший разряд, А8 — старший), на входы В1—В8 — код второго числа, на вход С — перенос от предыдущей микросхемы. Код суммы формируется на выходах S1—S8, перенос — на выходе Р. У микросхемы, суммирующей младшие разряда многоразрядных двоичных чисел, вход С следует соединить с общим проводом.

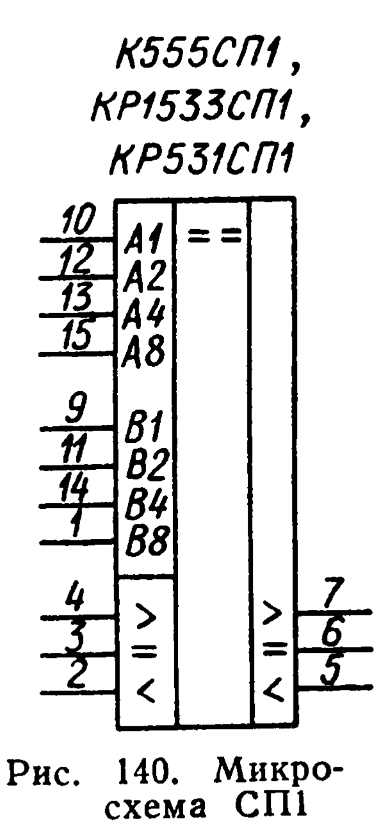


Рис. 140. Микросхема СП1

Микросхема К555СП1 (рис. 140) служит для сравнения кодов двух четырехразрядных двоичных или двух одноразрядных двоично-десятичных чисел. Коды сравниваемых чисел подают на входы А1—А8 и В1—В8. Если число, код которого подан на входы А1—А8, больше числа, код которого подан на входы В1—В8, на выходе > микросхемы появляется лог. 1, на выходах = или < — лог. 0. Если код числа А меньше кода числа В, лог. 1 появляется на выходе <, на выходах = и > — лог. 0. Если коды, поданные на входы А и В, равны, микросхема передает на свои выходы сигналы со входов >, < и =, если на этих входах только одна лог. 1.

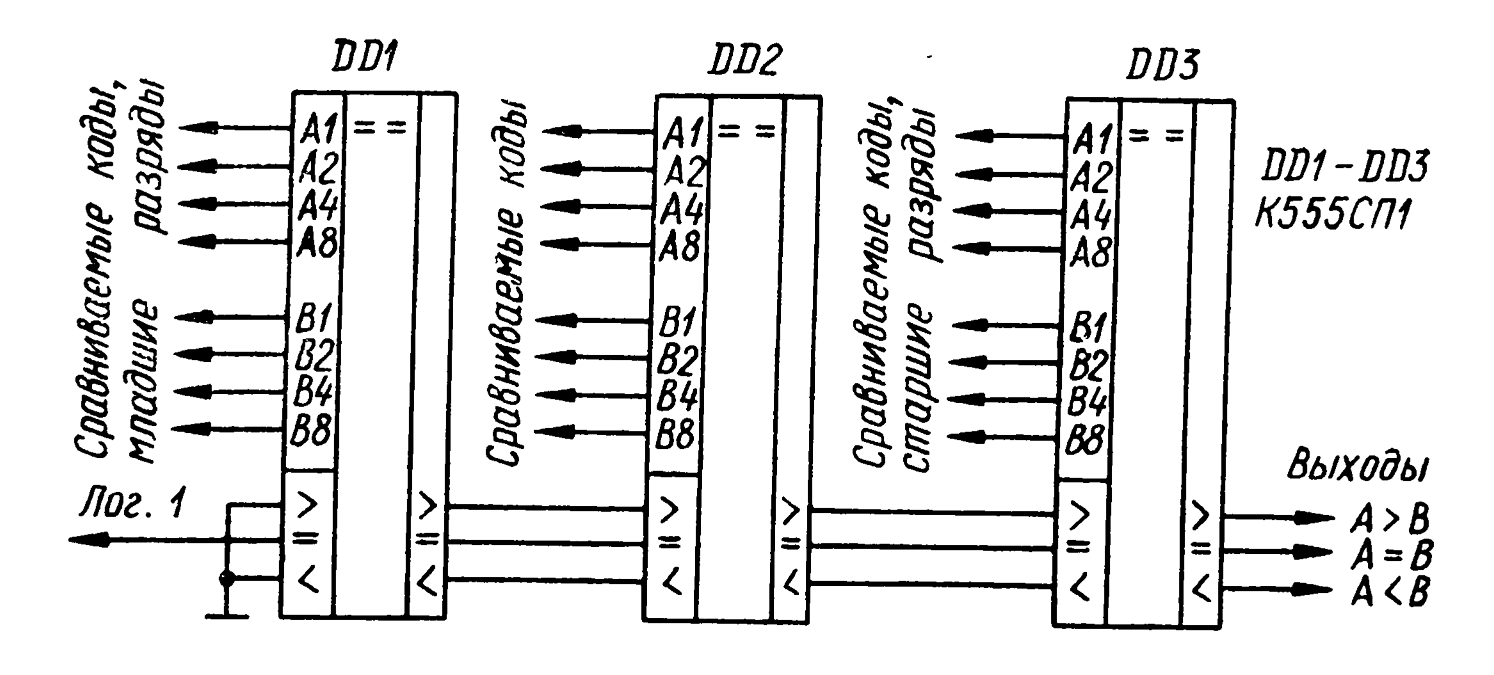


Рис. 141. Соединение микросхем СП1

На рис. 141 показано соединение микросхем К555СП1 в многоразрядное устройство сравнения. Микросхемы К555СП1 могут найти применение в устройствах определения равенства или знака разности двух чисел, в устройствах автопоиска записей в магнитофонах, в таймерах и других случаях.

Если необходимо только определить, равны сравниваемые коды или не равны, входы > и < всех микросхем можно не соединять с выходами предыдущих микросхем, а соединить с общим проводом, как это сделано со входами микросхемы DD1.

Если необходимо максимальное быстродействие устройства определения равенства двух чисел, следует подать на микросхемы К555СП1 коды сравниваемых чисел так, как показано на рис. 141, сигналы на управляющие входы — как показано на рис. 142, выходы объединить с помощью многовходового элемента И или И-НЕ.

Микросхема КР1533ЛП3 — три мажоритарных клапана (рис. 143),

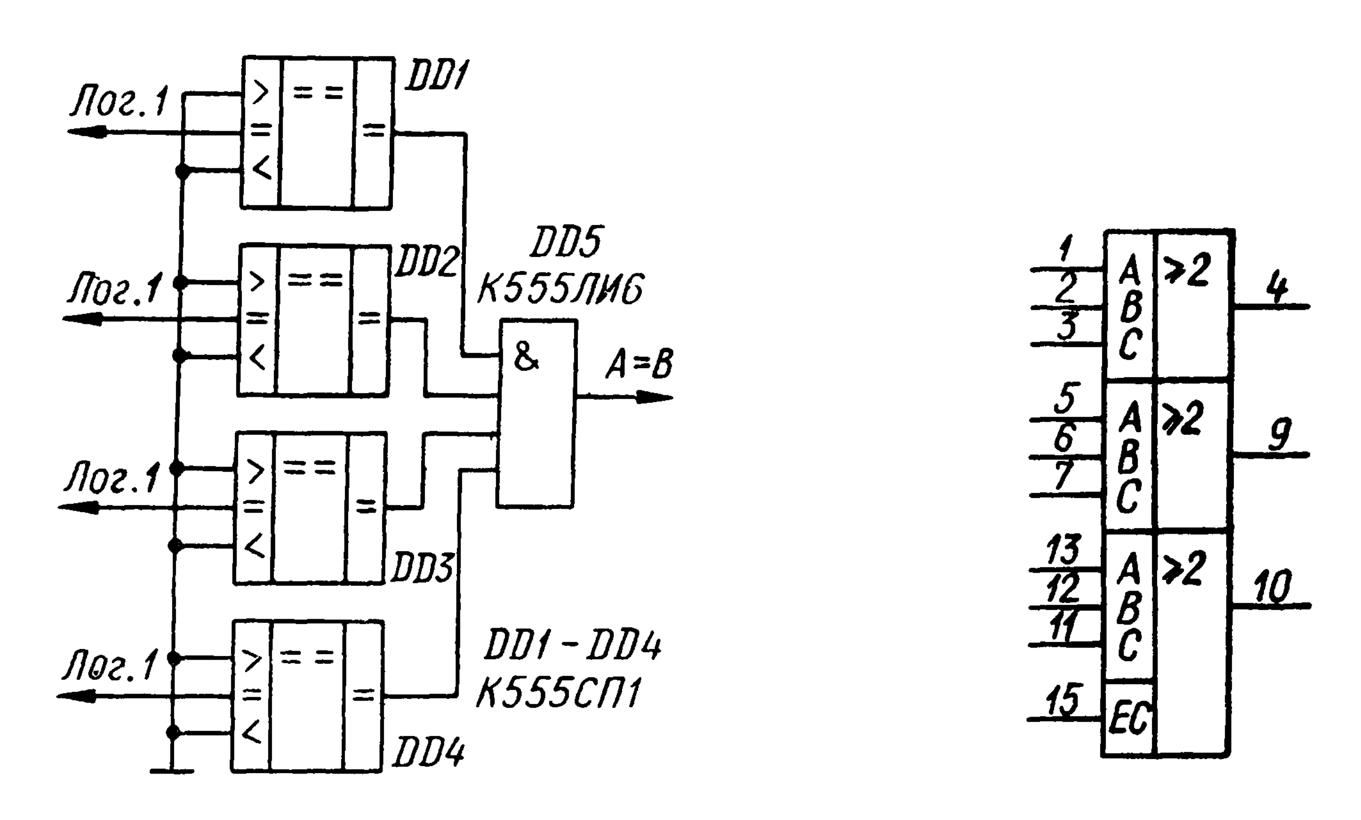


Рис. 142. Схема сравнения кодов

Рис. 143. Микросхема КР1533ЛП3

имеющих дополнительный вход управления EC. При лог. 0 на входе EC выходной сигнал мажоритарного клапана соответствует входным сигналам на большинстве входов A, B, C, т. е. если лог. 1 на двух или на трех входах, на выходе лог. 1, если лог. 1 только на одном входе или на всех входах мажоритарного клапана лог. 0, на выходе — лог. 0.

При подаче на дополнительный вход EC лог. 1 на выход клапана проходит сигнал с входа C независимо от сигналов на других входах.

Основное применение мажоритарных клапанов — использование в системах мажоритарного резервирования. Идея мажоритарного резервирования — построение устройства, от которого требуется высокая надежность, в виде трех идентичных устройств, выходные сигналы которых объединяются с помощью мажоритарных клапанов. В этом случае выход из строя одного из устройств не приведет к появлению неправильных выходных сигналов мажоритарных клапанов, так как их выходные сигналы будут определяться сигналами

двух исправных устройств. Если каждое из устройств разбить на несколько блоков, между которыми встроить мажоритарные клапаны, можно еще более повысить надежность устройства в целом. На рис. 144 приведена в качестве примера схема сложного устройства, не выходящего из строя при выходе из строя любого из его

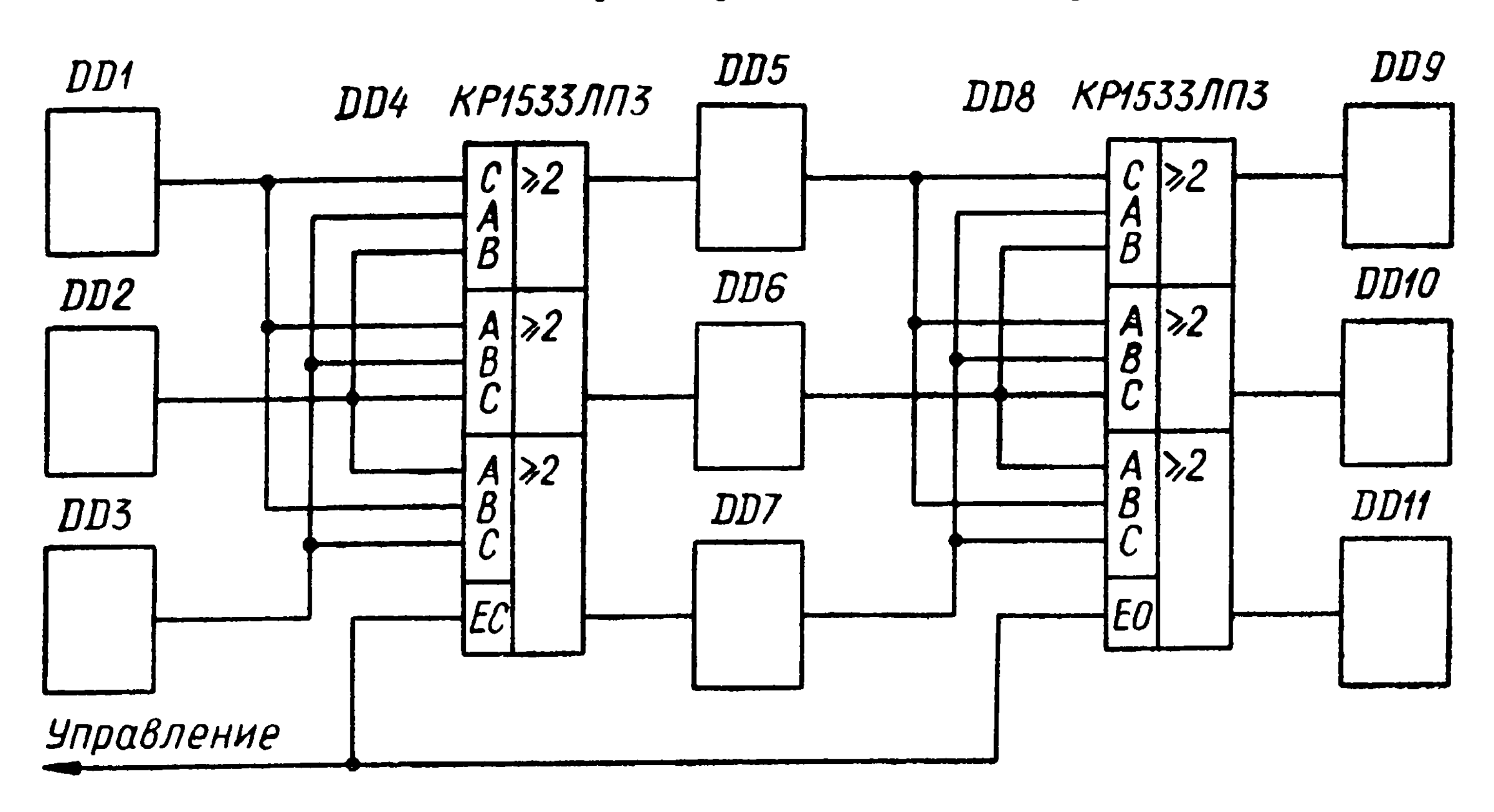


Рис. 144. Мажоритарно резервированное устройство

блоков, или даже двух, например, DD1 и DD7. Если мажоритарные клапаны установить и на выходы DD9 — DD11, любой из этих блоков также может выйти из строя, что не приведет к выходу из строя устройства в целом.

Наличие входа «Управление» позволяет проверить исправность всех блоков и спрогнозировать надежность устройства. Если на этот вход подать лог. 1, мажоритарное резервирование действовать не будет, устройство разделится на три независимых канала: DD1 — DD5 — DD9, DD2 — DD6 — DD10, DD3 —DD7 — DD11; и при контроле выходных сигналов любая неисправность будет обнаружена.

В радиолюбительской практике микросхема КР1533ЛП3 может найти применение в качестве двухвходовых элементов И при подсоединении третьего входа к общему проводу, в качестве двухвходового элемента ИЛИ при подсоединении третьего входа к плюсу питания. Интересный вариант использования мажоритарного клапана в качестве RS-триггера приведен на рис. 145, а. Нормально на

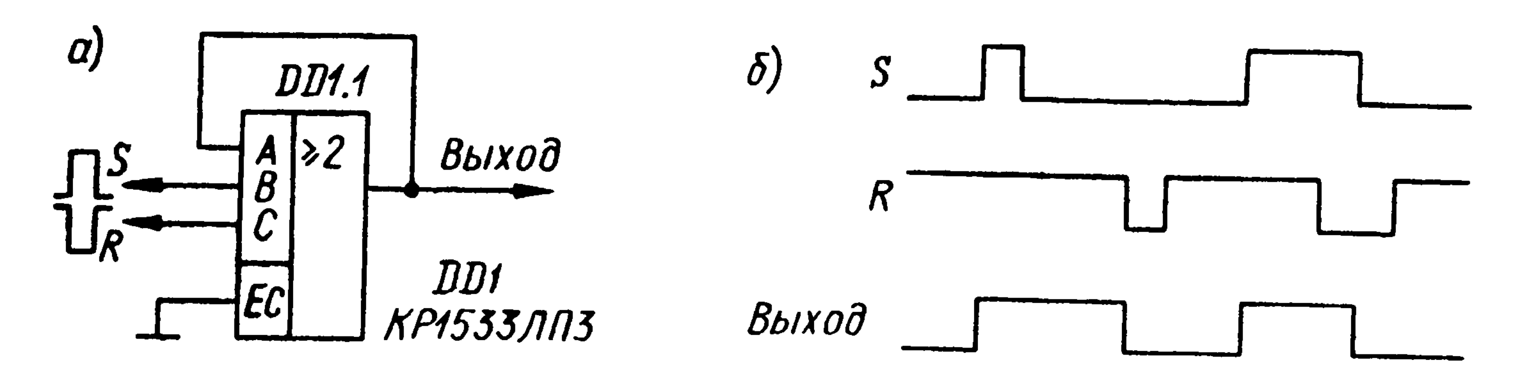


Рис. 145. Триггер на микросхеме КР1533ЛП3 (а) и диаграмма его работы (б)

входе S должен быть лог. 0, на входе R — лог. 1. В этом случае триггер может находиться в одном из двух устойчивых состояний. При подаче на вход S лог. 1, по крайней мере, на двух входах мажоритарного клапана будет лог. 1, на выходе появится лог. 1, она сохраняется при восстановлении на входе S лог. 0 (рис. 145, б). Аналогично произойдет переключение триггера в состояние 0 при подаче лог. 0 на вход R. При строго одновременной подаче лог. 1 на вход S и лог. 0 на вход R триггер должен сохранить исходное состояние, но лучше такого варианта подачи сигналов не допускать.

ЖДУЩИЕ МУЛЬТИВИБРАТОРЫ И ГЕНЕРАТОРЫ

Как уже отмечалось выше, ждущие мультивибраторы и генераторы нельзя отнести ни к последовательностным, ни к комбинационным микросхемам, поэтому рассмотрим их отдельно.

Микросхема К155АГ1 (рис. 146) — одиночный ждущий мультивибратор, имеет три входа запуска, три вывода C, RC и RI для

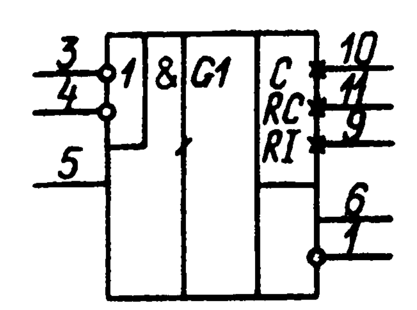


Рис. 146. Микросхема К155АГ1

подключения времязадающих цепей, прямой и инверсный выходы. Условие запуска мультивибратора —изменение входных сигналов, в результате которого появляется следующее сочетание — хотя бы на одном из входов 3 или 4 — лог. 0, на входе 5 — лог. 1. Исходное состояние для запуска — любое, не соответствующее указанному требованию.

Несколько основных вариантов подачи входных сигналов, обеспечивающих запуск, показано на рис. 147. Для обеспечения запуска фронтом положительного импульса его следует подать на вывод 5, при этом хотя бы на одном из входов 3 или 4 должен быть лог. 0 (рис. 147, а). Для запуска спадом положительного импульса можно использовать включение по схемам рис. 147, б или в.

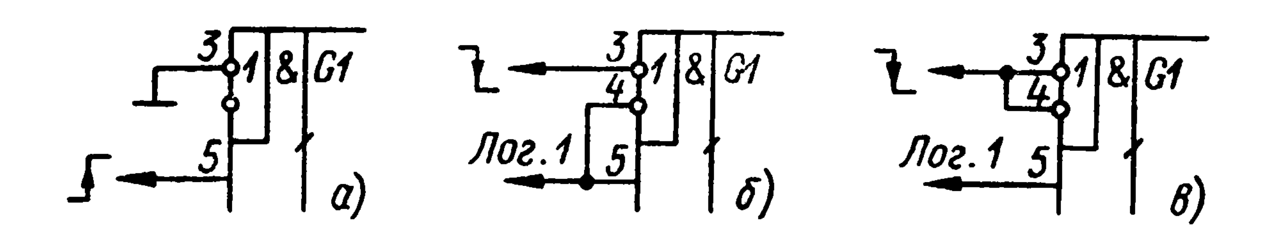


Рис. 147. Варианты запуска микросхемы К155АГ1

При запуске на прямом выходе генерируется импульс положительной полярности, на инверсном — отрицательной. Длительность импульса при основном варианте подключения времязадающей цепи, приведенном на рис. 148, а, приблизительно составляет T=0,7R1C1.

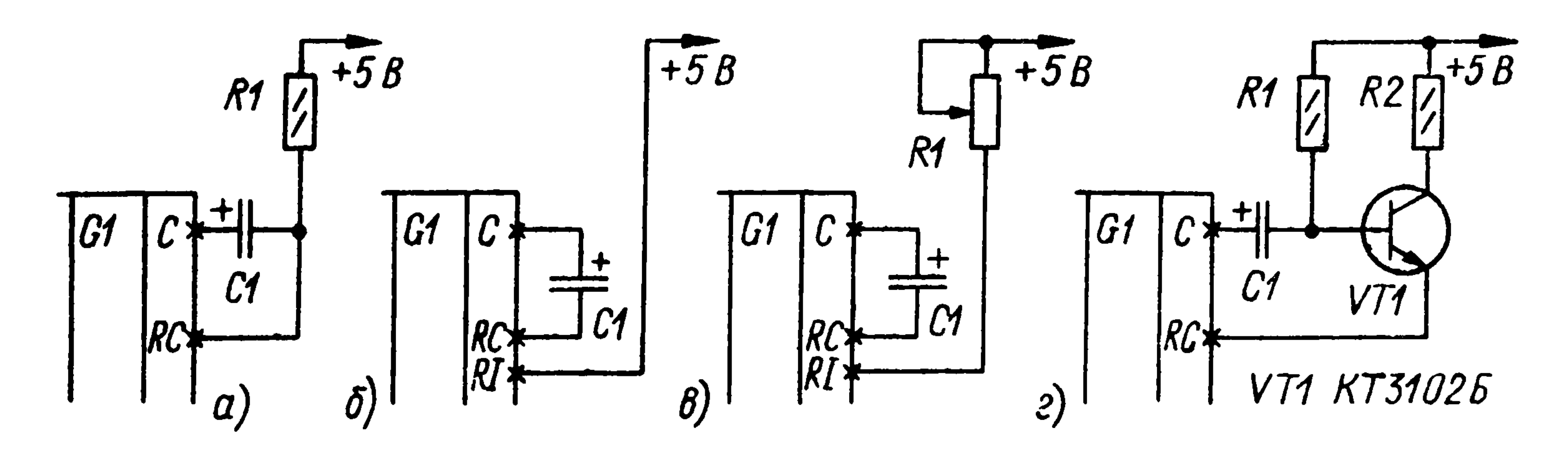


Рис. 148. Подключение времязадающих элементов к микросхеме К155АГ1

Размерности в этой формуле — килоомы, нанофарады, микросекунды или килоомы, микрофарады, миллисекунды.

Сопротивление резистора R1 может находиться в пределах 1,5...43 кОм. Емкость конденсатора C1 может быть любой, конденсатор даже может отсутствовать. В этом случае длительность генерируемого импульса составляет 30...100 нс в зависимости от сопротивления времязадающего резистора. При применении электролитических конденсаторов их полярность должна соответствовать приведенной на рис. 148. Сопротивление резистора может быть и более 43 кОм, однако стабильность длительности импульса при этом ухудшается.

Микросхема содержит внутренний времязадающий резистор сопротивлением около 2 кОм, включенный между выводами RC и RI, что может обеспечить работу ждущего мультивибратора без внешнего резистора при включении по схеме рис. 148, б. Внутренний резистор может использоваться как ограничительный при использовании в качестве времязадающего переменного резистора (рис. 148, в).

Если необходимо обеспечить большую длительность выходного импульса при малой емкости конденсатора времязадающую цепь следует дополнить транзистором (рис. 148, г). В этом случае длительность генерируемого импульса определяется по приведенной выше формуле, однако сопротивление времязадающего резистора R1 может быть выбрано в $h_{21Э}$ раз больше, чем указанные выше 43 кОм. При использовании транзисторов серии КТ3102 сопротивление времязадающего резистора может доходить до 20 МОм. Сопротивление ограничительного резистора R2 может находиться в пределах 1,5...20 кОм.

Длительность генерируемого ждущим мультивибраторов импульса не зависит от длительности запускающего импульса. Во время генерации выходного импульса ждущий мультивибратор нечувствителен к изменению входных сигналов. Повторный запуск мультивибратора может быть осуществлен спустя время $\tau > C1$ после окончания генерируемого импульса (размерности в этой формуле те же, что и в предыдущей). Если интервал после окончания импульса меньше, сокращается длительность генерируемого импульса и даже возможен срыв запуска.

Микросхема К155АГ3 (рис. 149) — сдвоенный ждущий мультивибратор. Каждый из мультивибраторов микросхемы имеет два входа для запуска — A, B, вход сброса R, выводы C и RC для подключения времязадающих элементов, прямой и инверсный выходы. Условие запуска мультивибратора — изменение входных сигналов,

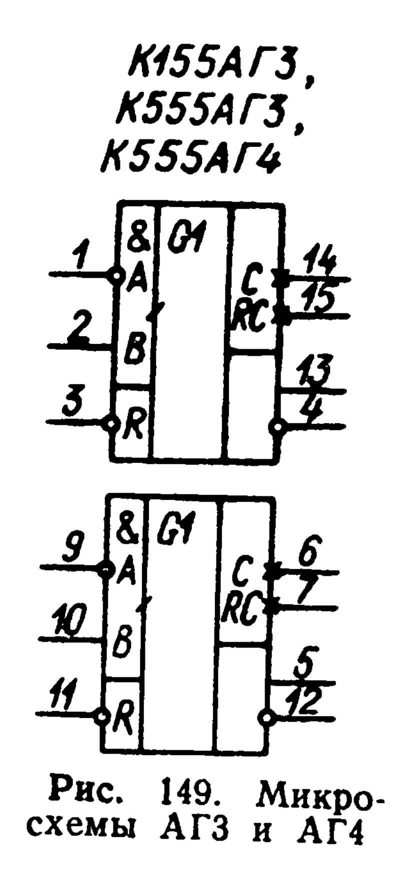


Рис. 149. Микросхемы АГ3 и АГ4

в результате которого появляется следующее сочетание — лог. 0 на входе A, лог. 1 на входах B и R. Исходное состояние для запуска — любое, не соответствующее указанному требованию.

Несколько основных вариантов подачи входных сигналов, обеспечивающих запуск, показано на рис. 150. Для обеспечения запуска фронтом положительного импульса его необходимо подать на вход B (рис. 150,а) или R (рис. 150, б). Для запуска спадом положительного импульса следует использовать включение по схеме рис. 150, в.

Различие между входами B и R в том, что лог. 0 на входе R прекращает генерацию импульса и принудительно устанавливает выходы мультивибратора в исходное состояние независимо от состояния других входов.

Ждущие мультивибраторы микросхемы К155АГ3 обладают способностью повторного запуска. Если во время генерации выходного импульса повторно выполнится условие запуска, длительность выходного импульса увеличится на интервал времени между запускающими импульсами (рис. 151). Однако для повторного запуска этот интервал должен

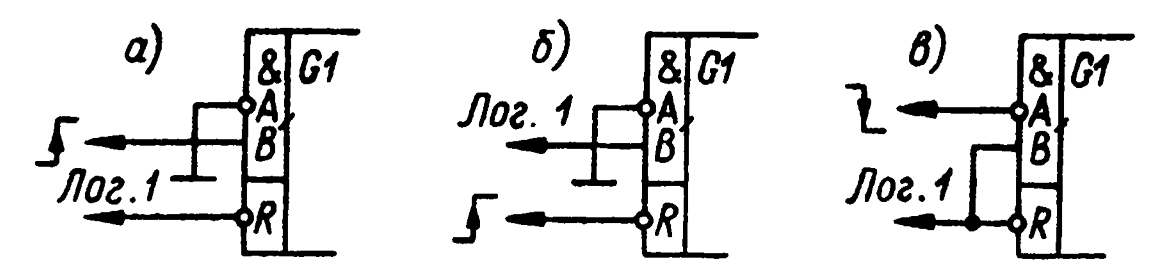


Рис. 150. Варианты подачи сигнала для запуска микросхем АГ3 и АГ4 (только а и в)

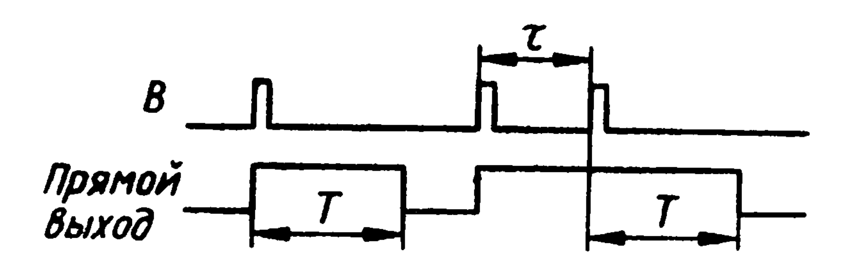


Рис. 151. Влияние повторного запуска микросхемы АГ3 на длительность выходного импульса

удовлетворять требованию $\tau > 0{,}224$ С, где размерности те же, что и в приведенных выше формулах.

Подключение времязадающих цепей проиллюстрировано на рис. 152. В основном варианте включения, приведенном на рис. 152, а, сопротивление резистора R1 может находиться в пределах 5,1 ... 51 кОм, емкость конденсатора C1 — любая. Длительность генерируемого импульса приближенно может быть определена по формуле

$$T = 0{,}32(R1 + 0{,}7)C1.$$

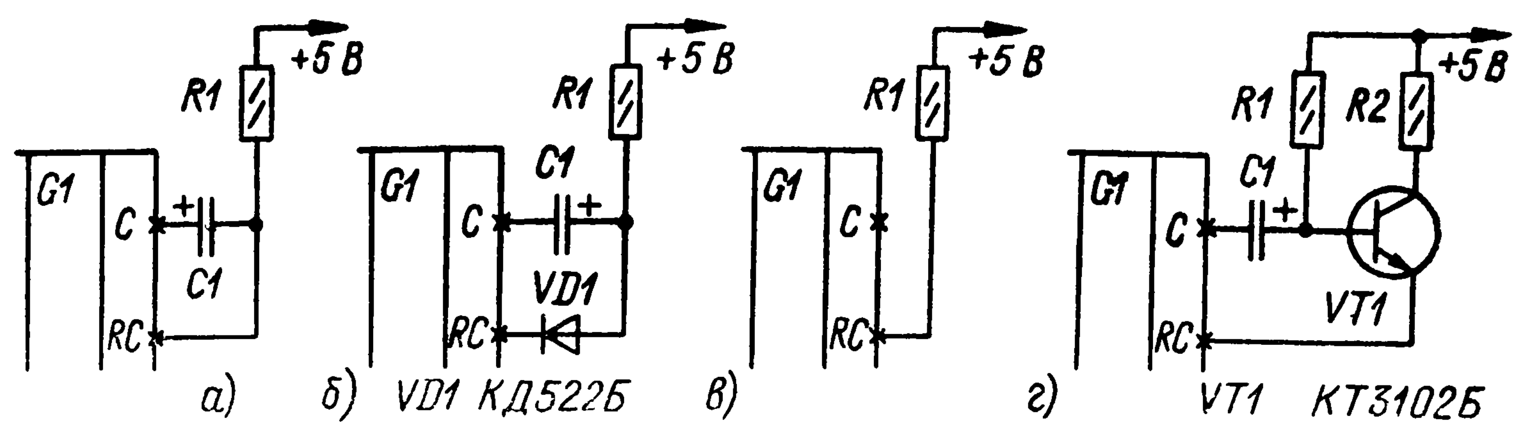


Рис. 152. Подключение времязадающих элементов к микросхемам АГ3 и АГ4

Размерности в этой формуле те же, что и в формуле для микросхемы К155АГ1. При установке электролитического конденсатора во времязадающую цепь рекомендуется устанавливать диод (рис. 152, б), в этом случае полярность электролитических конденсаторов меняется. В отсутствие внешнего конденсатора С1 (рис. 152, в) ждущий мультивибратор генерирует импульсы длительностью примерно 50...200 нс при сопротивлении резистора R1 соответственно 5,1...51 кОм.

Также как и в случае применения микросхемы К155АГ1, емкость конденсатора может быть существенно уменьшена, если времязадающую цепь дополнить транзистором (рис. 152, г). Ограничения на резисторы этой схемы включения аналогичны ограничениям схемы рис. 148, г.

Микросхема К555АГ3 — сдвоенный ждущий мультивибратор, схемы включения и условия запуска те же, что и микросхемы К155АГ3. Длительность импульса при времязадающей емкости С $>$1000 пФ рассчитывают по формуле: $T=0{,}45\ RC$. Времязадающий резистор может иметь сопротивление 3...200 кОм. В отсутствие внешнего конденсатора и при сопротивлении времязадающего резистора 10 кОм длительность выходного импульса около 2 мкс. Диод во времязадающей цепи не нужен при любой емкости времязадающего конденсатора, полярность подключения электролитических конденсаторов должна соответствовать указанной на рис. 152, б.

При изменении напряжения питания от 4,5 до 5,5 В длительность генерируемого импульса возрастает не более чем на 5%, имея максимум приблизительно при 5,25 В. Изменение температуры окружающего воздуха от минимальной до максимальной приводит к уменьшению длительности импульса приблизительно на 4%, причем более круто при повышении температуры более 20° С.

Микросхема АГ3 удобна для построения различных генераторов импульсов. Для примера на рис. 153 приведена схема управляемого генератора импульсов. Если на вход Запуск подать лог. 0, генерация импульсов не происходит, на выходах обоих ждущих мультивибраторов лог. 0; если подать лог. 1, на входах ждущего мультивибратора D 1.1 возникнет условие запуска, на его выходе появится положительный импульс, спадом которого запустится ждущий мультивибратор DD1.2, спадом выходного импульса последнего — ждущий мультивибратор DD 1.1 и т. д.

Если лог. 0 на вход Запуск будет подан во время генерации ждущим мультивибратором DD 1.1 выходного импульса, этот импульс будет укорочен, вслед за чем ждущий мультивибратор DD1.2

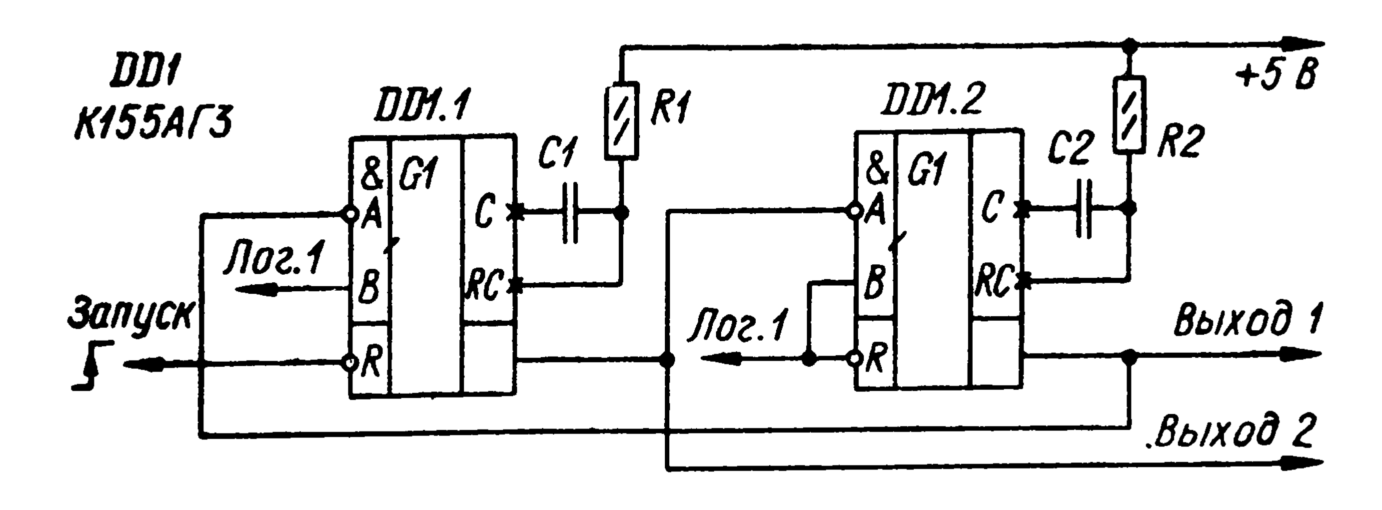


Рис. 153. Генератор на двух мультивибраторах микросхемы АГ3

сформирует последний импульс (рис. 154). Если в качестве входа Запуск использовать вход B DD1.1, а на его вход R подать постоянно лог. 1, указанного укорочения импульса не произойдет. Вместо соединения прямого выхода каждого ждущего мультивибратора с инверсным входом запуска A другого можно соединить инверсный выход с прямым входом B. Использование свободных входов ждущих мультивибраторов позволяет создавать различные варианты управляемых генераторов импульсов.

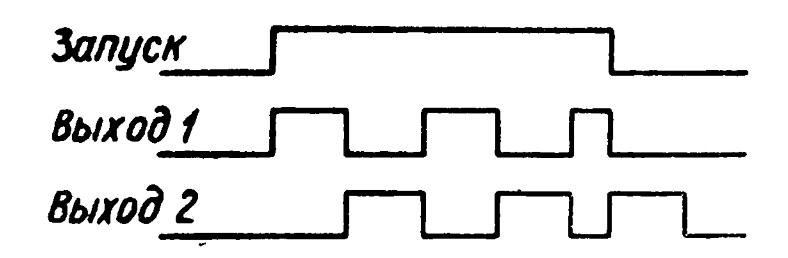


Рис. 154. Временная диаграмма работы генератора

Повторный запуск ждущего мультивибратора можно заблокировать, если инверсный выход мультивибратора соединить с входом B или прямой — с входом A. В этом случае во время формирования выходного импульса условие запуска не может быть выполнено. Однако, если длительность запускающего импульса превышает длительность выходного, сразу после окончания выходного импульса происходит повторный запуск и ждущий генератор превращается в управляемый генератор (рис. 155). Такой генератор формирует на своем прямом выходе короткие импульсы отрицательной полярности, на инверсном — положительной (рис. 156). Длительность

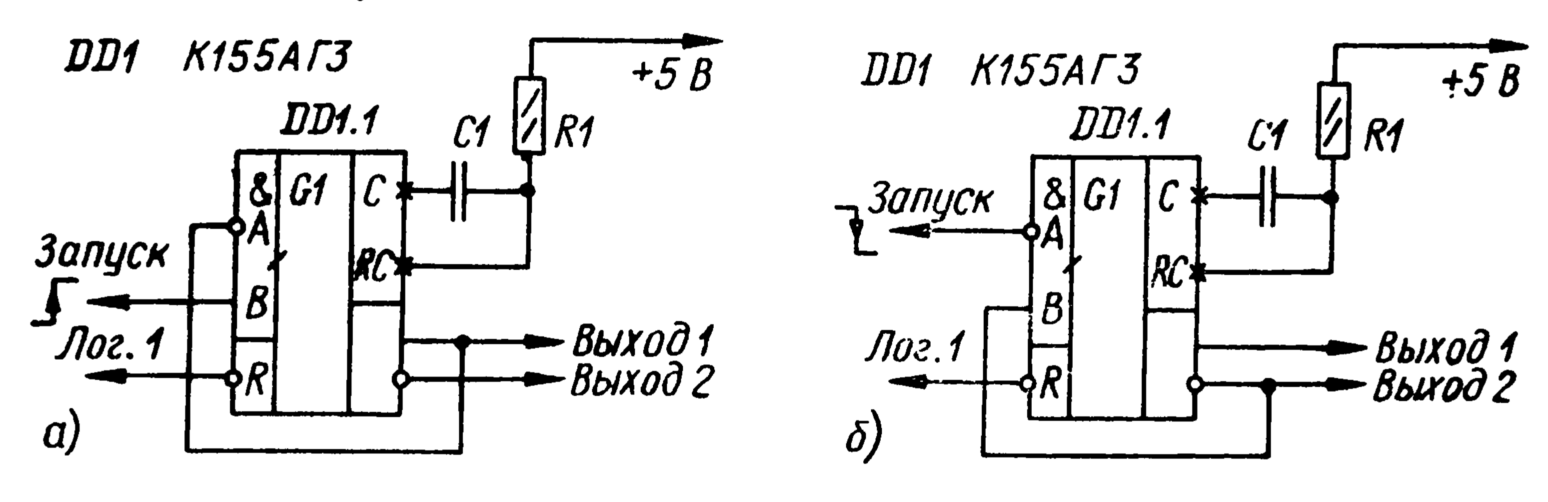


Рис. 155. Генераторы на одном мультивибраторе микросхемы АГ3

импульсов — примерно 50...100 нс. Период импульсов определяется по последней из приведенных выше формул.

Естественно, что управляемые генераторы по схемам рис. 153 и 155 могут использоваться как автогенераторы, если на их входы. Запуск постоянно подавать разрешающий генерацию уровень.

Микросхема К555АГ4 (рис. 149) — сдвоенный ждущий мультивибратор, по разводке выводов совпадает с АГ3. Каждый из мультивибраторов микросхемы имеет два входа для запуска — А, В, вход сброса R, выводы С и RC для подключения времязадающих цепей, прямой и инверсный выходы. Условие запуска мультивибратора — изменение выходных сигналов, в результате которого появляется следующее сочетание — лог. 0 на входе А, лог. 1 на входе В. Исходным состоянием на входах А и В может быть любое, не соответствующее указанному требованию, на входе R во время запуска должна быть лог. 1.

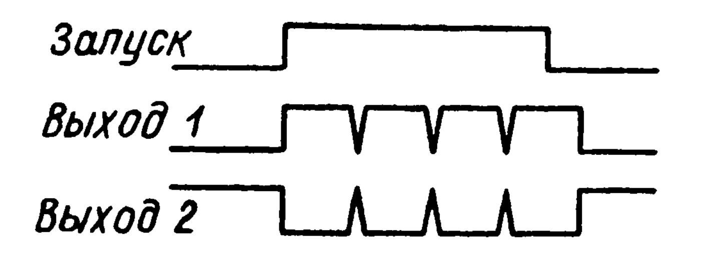


Рис. 156. Временная диаграмма работы генератора

Два основных варианта подачи входных сигналов, обеспечивающих запуск, показаны на рис. 150, а и в. Для запуска фронтом положительного импульса его необходимо подать на вход В (рис. 150, а), для запуска спадом положительного импульса следует использовать включение по схеме рис. 150, в.

Подача лог. 0 на вход R предотвращает запуск или прекращает генерацию импульса и принудительно устанавливает выходы мультивибратора в исходное состояние независимо от состояния других входов.

Ждущие мультивибраторы микросхемы К555АГ4 в отличие от АГ3 не обладают способностью повторного запуска. Если во время генерации выходного импульса повторно выполнится условие запуска, длительность выходного импульса не изменится.

Подключение времязадающих цепей проиллюстрировано на рис. 152, а, в и г, полярность включения конденсаторов всегда такая, как на рис. 152, а. В основном варианте включения, приведенном на рис. 152, а, сопротивление резистора R1 может находиться в пределах 1,4...100 кОм, емкость конденсатора С1 — любая. Длительность генерируемого импульса приближенно может быть определена по формуле $T=0,7\ R1C1$. Размерности в этой формуле — килоомы, нанофарады, микросекунды или килоомы, микрофарады, миллисекунды. В отсутствие внешнего конденсатора С1 (рис. 152,в) ждущий мультивибратор генерирует импульсы длительностью 20...70 нс при сопротивлении резистора $R1=2$ кОм.

Если необходимо обеспечить большую длительность выходного импульса при малой емкости конденсатора, времязадающую цепь следует дополнить транзистором (рис. 152, г). В этом случае длительность генерируемого импульса определяется по приведенной выше формуле, однако сопротивление времязадающего резистора

R1 может быть выбрано в $h_{21Э}$ раз больше, чем указанные выше 100 кОм. При использовании транзисторов серии КТ3102 сопротивление времязадающего резистора может доходить до 20 МОм. Сопротивление ограничительного резистора R2 может находиться в пределах 1,5...100 кОм.

При использовании микросхем К155АГ1, АГ3 и К555АГ4 следует помнить, что они легко запускаются как от помех по цепи питания, так и по входным цепям. Для исключения ложных запусков рекомендуется в непосредственной близости от микросхем устанавливать по цепи питания блокировочные керамические конденсаторы емкостью не менее 0,033 мкФ, а проводники входных и времязадающих цепей выполнять минимальной длины. Монтажная емкость точки соединения времязадающих конденсатора, резистора и вывода микросхемы К155АГ3 не должна превышать 50 пФ.

Следует также иметь ввиду, что приведенные выше формулы для расчета длительности генерируемого импульса приближенные и дают заниженный результат при емкости времязадающего конденсатора менее 1000 пФ.

Микросхема КР531ГГ1 (рис. 157) — два генератора импульсов. Частота генерируемых колебаний определяется или кварцевым резонатором, подключаемым к выводам C1 и C2, или конденсатором, подключаемым вместо резонатора. В последнем случае частоту можно регулировать в некоторых пределах, изменяя напряжение на двух управляющих входах, один из которых обычно называют диапазонным $U_д$, другой — входом управления частотой $U_ч$. При увеличении напряжения на входе $U_ч$ частота увеличивается, при увеличении напряжения на входе $U_д$ — уменьшается. Рекомендуемый интервал изменения напряжения на входе $U_д$ от 2 до 4...4,5 В. В зависимости от напряжения на входе $U_д$ меняется диапазон изменения частоты при изменении напряжения на входе $U_ч$. При

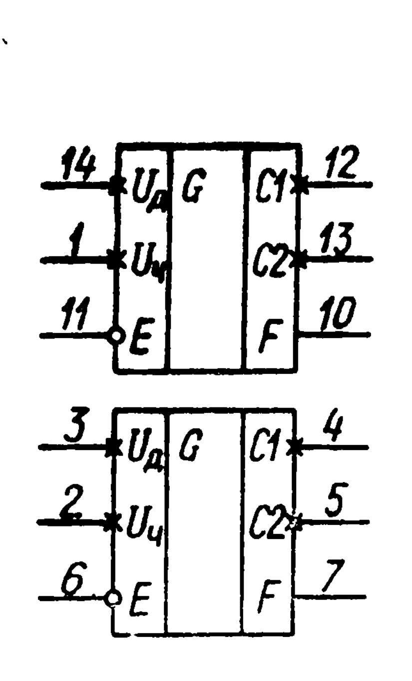


Рис. 157. Микросхема КР531ГГ1

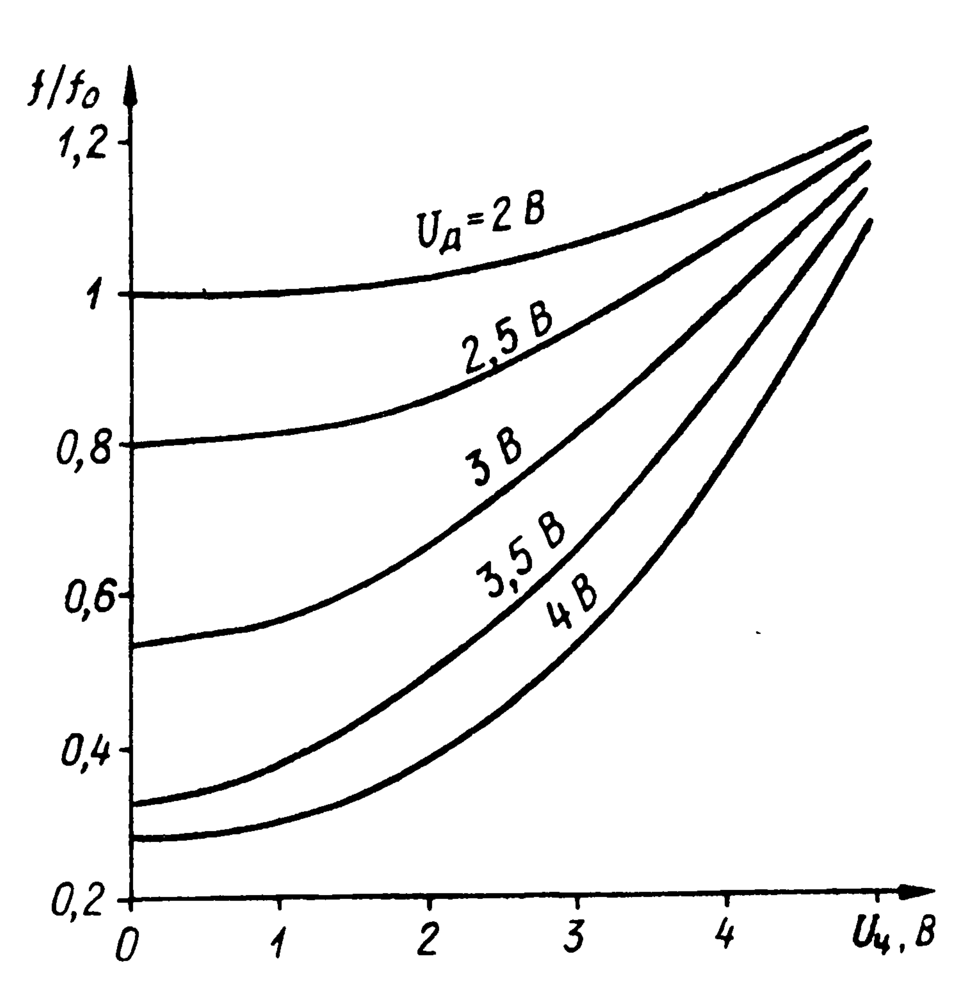


Рис. 158. Зависимость частоты генерации от управляющих напряжений

$U_д = 2$ В и при изменении напряжения на входе $U_ч$ от 1 до 5 В частота может быть изменена приблизительно на 15%, а при $U_д = 4$ В примерно в 4 раза (рис. 158).

Зависимость частоты f_0 генератора при $U_д = U_ч = 2$ В от емкости конденсатора приведена на рис. 159. Максимальная частота генерации — около 80 МГц. При изменении температуры от —10 до +70° С

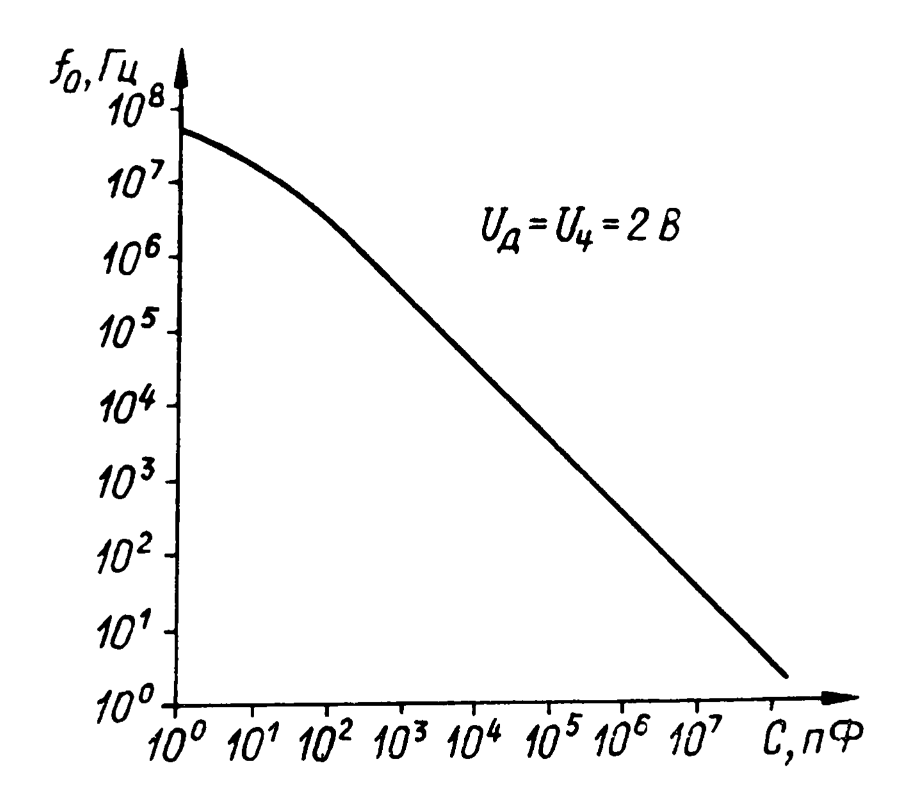


Рис. 159. Зависимость час тоты генерации от емкости

частота изменяется в пределах примерно от 107 до 91% частоты при 25° С, а при колебаниях напряжения питания ±5% частота изменяется примерно на ±2,5%.

На выходах генераторов микросхемы установлены ключи, которыми можно перевести выходы в состояние 1 подачей на входы E лог. 1. Сигналы генераторов проходят на выход при лог. 0 на входе E.

Цепи питания (выводы 16 и 15) и общего провода (9 и 8) цифровой и аналоговой частей микросхемы для уменьшения влияния генераторов друг на друга разделены. Несмотря на это, существует взаимное влияние генераторов и одновременная работа двух управляемых напряжением генераторов не рекомендуется.

СПИСОК ЛИТЕРАТУРЫ

1. **Бирюков С. А.** Цифровые устройства на интегральных микросхемах. 3-е изд.— М.: Радио и связь, 1991.— 184 с.

2. **Алексеев С. А.** Применение микросхем серии К155 // Радио, 1989, № 12.— С. 78—80.

3. **Алексеев С. А.** Применение микросхем серии К555 // Радио, 1988, № 3.— С. 34—37; № 4.— С. 40—42; № 5.— С. 36—38, 1990; № 8.— С. 58—63.

4. **Алексеев С. А.** Применение микросхем серии КР1533 // Радио, 1991, № 1.— С. 50—52; № 2.— С. 64—65.

5. **Алексеев С. А.** Применение микросхем серии КР531 // Радио, 1991, № 9.— С. 56—59; № 10.— С. 61—63

6. **Алексеев С. А.** Применение микросхем ТТЛ // Радио, 1991, № 12.— С. 66—68.

7. **Шило В. П.** Популярные цифровые микросхемы. Справочник.— М.: Радио и связь, 1987.— 352 с.

8. **Пухальский Г. И., Новосельцева Т. Я.** Проектирование дискретных устройств на интегральных микросхемах. Справочник.— М.: Радио и связь, 1990.— 304 с.

9. **Пузаков А.** ПЗУ в спортивной аппаратуре // Радио, 1982, № 1.— С. 22—23.

10. **Зеленко Г. В., Панов В. В., Попов С. Н.** Домашний компьютер.— М.: Радио и связь, 1989.— 142 с.

СОДЕРЖАНИЕ

